

**BỘ THÔNG TIN VÀ TRUYỀN THÔNG
HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG**



ĐẶNG NGỌC HÙNG

**NGHIÊN CỨU THUẬT TOÁN TÁCH SÓNG VÀ GIẢI MÃ
P-LDPC CHO HỆ THỐNG THÔNG TIN MIMO CỠ LỚN VỚI
BỘ ADC ĐỘ PHÂN GIẢI THẤP**

LUẬN ÁN TIẾN SĨ KỸ THUẬT

HÀ NỘI - 2022

**BỘ THÔNG TIN VÀ TRUYỀN THÔNG
HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG**



ĐẶNG NGỌC HÙNG

**NGHIÊN CỨU THUẬT TOÁN TÁCH SÓNG VÀ GIẢI MÃ
P-LDPC CHO HỆ THỐNG THÔNG TIN MIMO CỠ LỚN VỚI
BỘ ADC ĐỘ PHÂN GIẢI THẤP**

CHUYÊN NGÀNH : HỆ THỐNG THÔNG TIN
MÃ SỐ: 9.48.01.04

LUẬN ÁN

NGƯỜI HƯỚNG DẪN KHOA HỌC:

- 1. PGS.TS. Nguyễn Văn Thủy**
- 2. PGS.TS. Nguyễn Trung Hiếu**

HÀ NỘI - 2022

LỜI CAM ĐOAN

Tôi xin cam đoan dưới đây là luận án tốt nghiệp của riêng tôi, dưới sự hướng dẫn của **PGS.TS. Nguyễn Văn Thủy** – Học Viện Công Nghệ Bưu Chính Viễn Thông và **PGS.TS. Nguyễn Trung Hiếu** – Trường đại học Đông Nam Na Uy. Tất cả những kết quả và số liệu trong luận án này là trung thực và có được từ những nghiên cứu mà tôi và nhóm thực hiện trong quá trình làm luận án.

Hà Nội, ngày tháng năm 2021

Nghiên cứu sinh

Đặng Ngọc Hùng

LỜI CẢM ƠN

Tôi tin rằng luận án này không thể hoàn thành nếu không có sự giúp đỡ tận tình của những cá nhân, tổ chức sau đây.

Trước tiên, tôi xin bày tỏ lòng biết ơn sâu sắc nhất tới hai thầy hướng dẫn của tôi là PGS.TS. Nguyễn Văn Thủy và PGS.TS. Nguyễn Trung Hiếu vì sự hướng dẫn tận tình, những lời khuyên, sự lắng nghe và khích lệ trong quá trình thực hiện luận án. Các thầy không chỉ truyền cho tôi các kiến thức chuyên môn mà còn giúp tôi cải thiện nhiều kỹ năng trong nghiên cứu khoa học và cuộc sống. Tôi sẽ không quên khoảng thời gian dài cùng các thầy thực hiện các thử nghiệm, thu thập kết quả và mô phỏng. Các buổi thảo luận thường xuyên vào mỗi tối và các buổi diễn tập cho bài thuyết trình bằng tiếng Anh. Các thầy đã định hướng, hướng dẫn và giúp tôi chỉnh sửa các bài báo cũng như bản thảo luận án tiến sĩ này. Tôi đã học hỏi được rất nhiều điều, một lần nữa, tôi xin gửi lời cảm ơn chân thành tới thầy hướng dẫn của tôi.

Tôi xin chân thành cảm ơn Lãnh đạo, các thầy, cô giáo của Khoa Đào tạo Sau đại học, Học viện Công nghệ Bưu chính Viễn thông đã hướng dẫn, giúp đỡ, tạo điều kiện thuận lợi cho tôi trong thời gian học tập, nghiên cứu và thực hiện luận án.

Tôi xin gửi lời cảm ơn đặc biệt đến Quỹ đổi mới sáng tạo VINGROUP (VINIF), Viện nghiên cứu dữ liệu lớn (VINBIGDATA), đã chấp nhận hồ sơ ứng tuyển và tài trợ học bổng đào tạo Tiến sĩ trong nước cho tôi. Đây là nguồn kinh phí thiết thực, giúp tôi tập trung vào công việc nghiên cứu và hoàn thành đúng hạn chương trình nghiên cứu sinh của mình.

Tôi xin chân thành cảm ơn Lãnh đạo và các đồng nghiệp tại Khoa Công nghệ thông tin 1, Học viện Công nghệ Bưu chính Viễn thông, đã giúp đỡ, tạo điều kiện công tác thuận lợi, giúp tôi tập trung hoàn thành luận án.

Cuối cùng, tôi xin cảm ơn gia đình, đặc biệt là hai con nhỏ Kent và Bon đã luôn bên cạnh giúp tôi vượt qua những khó khăn, thách thức trong suốt quá trình làm luận án.

Hà Nội, ngày tháng năm 2022

Nghiên cứu sinh

MỤC LỤC

LỜI CAM ĐOAN	i
LỜI CẢM ƠN	ii
DANH MỤC TỪ VIẾT TẮT	v
DANH MỤC KÝ HIỆU	vii
DANH MỤC HÌNH VẼ	x
DANH MỤC BẢNG	xii
MỞ ĐẦU	1
CHƯƠNG 1. TỔNG QUAN VỀ HỆ THỐNG MIMO CỠ LỚN VỚI BỘ ADC ĐỘ PHÂN GIẢI THẤP SỬ DỤNG MÃ P-LDPC	7
1.1. Công nghệ đa đầu vào đa đầu ra (MIMO)	7
1.1.1. Dung lượng kênh	8
1.1.2. Mô hình hệ thống MIMO	8
1.2. Bộ chuyển đổi tín hiệu tương tự sang số (ADC)	10
1.2.1. Hoạt động của bộ ADC	10
1.2.2. Độ phân giải của bộ ADC	12
1.3. Mã Protograph LDPC	13
1.3.1. Mã Protograph LDPC	14
1.3.2. Hiệu năng của các mã protograph LDPC	16
1.3.3. Thiết kế mã protograph LDPC	18
1.3.4. Đánh giá hiệu năng giải pháp mã P-LDPC	21
1.4. Các nghiên cứu liên quan	22
1.4.1. Bộ ADC độ phân giải thấp (1 đến 2 bit)	23
1.4.2. Mã P-LDPC có tỉ lệ mã thích ứng	25
1.4.3. Thuật toán tách sóng và giải mã phía thu	27
1.5. Kết luận chương	29
CHƯƠNG 2. ĐỀ XUẤT BỘ ADC ĐỒNG NHẤT ĐỘ PHÂN GIẢI THẤP CHO HỆ THỐNG MIMO CỠ LỚN	30
2.1. Mô hình hệ thống	30
2.2. Bộ ADC độ phân giải thấp	32
2.3. Bộ tách sóng tín hiệu kết hợp tỉ lệ tối đa (MRC)	34
2.4. Tối ưu hóa lượng tử đồng nhất	37
2.4.1. Lượng tử hóa tối ưu đồng nhất cho ADC độ phân giải thấp	38
2.4.2. Lượng tử tối ưu hóa đồng nhất cho T-ADC	42
2.5. Mô phỏng và đánh giá	43
2.6. Kết luận chương	46
CHƯƠNG 3. THIẾT KẾ MÃ P-LDPC CHO HỆ THỐNG MIMO CỠ LỚN VỚI BỘ ADC ĐỘ PHÂN GIẢI THẤP	47
3.1. Hiệu năng mã LDPC trong hệ thống truyền thông LS-MIMO	48
3.1.1. Mô hình hệ thống	48
3.1.2. Bộ ADC đồng nhất 1-bit tối ưu	49
3.1.3. Thuật toán tách sóng và giải mã P-LDPC kết hợp	51
3.1.4. Mô phỏng và đánh giá kết quả	56
3.2. Thiết kế mã P-LDPC có tỉ lệ mã thích ứng	61
3.2.1. Bài toán thiết kế mã P-LDPC	63

3.2.2.	Thiết kế mã P-LDPC cho LS-MIMO với bộ ADC tối ưu 1-bit	65
3.2.3.	Mô phỏng và đánh giá kết quả	66
3.3.	Kết luận chương	70
CHƯƠNG 4. THUẬT TOÁN TÁCH SÓNG VÀ GIẢI MÃ P-LDPC CHO HỆ THỐNG LS-MIMO VỚI ADC HỖN HỢP		71
4.1.	Mô hình hệ thống	72
4.2.	Thuật toán tách sóng và giải mã P-LDPC cho LS-MIMO với ADC hỗn hợp.....	75
4.2.1.	Thông điệp α được truyền từ nút giám sát tới nút ký hiệu	76
4.2.2.	Thông điệp α được truyền từ nút biến tới nút kiểm tra.....	78
4.2.3.	Thông điệp β được truyền từ các nút kiểm tra tới nút biến	79
4.2.4.	Thông điệp β được truyền từ các nút ký hiệu tới nút giám sát.....	79
4.2.5.	Thông điệp hậu nghiệm Γ của các bit từ mã	80
4.3.	Thuật toán PEXIT đề xuất cho hệ thống LS-MIMO với ADC hỗn hợp	81
4.3.1.	Đồ thị hai lớp MIMO và Protograph LDPC kết hợp	82
4.3.2.	Luồng thông tin tương hỗ thuận.....	84
4.3.3.	Luồng thông tin tương hỗ nghịch.....	87
4.3.4.	Thông tin tương hỗ APP	89
4.3.5.	Thuật toán PEXIT đề xuất cho các hệ thống truyền thông LS-MIMO với ADC hỗn hợp	90
4.4.	Đánh giá thuật toán ADC-Mixed-LS-MIMO-PEXIT	92
4.5.	Mô phỏng hệ thống với bộ thu tách sóng và giải mã P-LDPC kết hợp.....	96
4.6.	Kết luận chương.....	102
KẾT LUẬN		103
	Những đóng góp chính	103
	Nghiên cứu trong tương lai	104
DANH MỤC CÔNG TRÌNH ĐÃ CÔNG BỐ		106
PHỤ LỤC 1		107
TÀI LIỆU THAM KHẢO		125

DANH MỤC TỪ VIẾT TẮT

Từ viết tắt	Nghĩa tiếng Anh	Nghĩa tiếng Việt
1G	1 st Generation Networks	Mạng di động thế hệ đầu tiên
4G	4 th Generation Networks	Mạng di động thế hệ thứ 4
5G	5 th Generation Networks	Mạng di động thế hệ thứ 5
ADC	Analog To Digital Converter	Bộ chuyển đổi tín hiệu tương tự sang số
APP	A Posterior Probability	Xác suất hậu nghiệm
AQNM	Addition Quantization Noise Model	Mô hình nhiễu lượng tử cộng
AR3A	Accumulate Repeat-3 and Accumulate	Mã tích lũy và lặp 3
AWGN	Additive White Gauss Noise	Nhiều Gauss trắng cộng
BER	Bit Error Rate	Tỷ lệ lỗi bit
BI-AWGN	Binary Input AWGN	Kênh AWGN đầu vào nhị phân
BS	Base Station	Trạm gốc
BP	Belief Propagation	Lan truyền độ tin cậy
BPSK	Binary Phase Shift Keying	Điều chế pha nhị phân
CSI	Channel State Information	Thông tin trạng thái kênh
DAC	Digital to Analog Converter	Bộ chuyển đổi tín hiệu số sang tương tự
DE	Density Evolution	Tăng trưởng mật độ
EE	Energy Efficiency	Hiệu quả năng lượng
EXIT	Extrinsic Information Transfer	Truyền thông tin ngoại lai
FER	Frame Error Rate	Tỷ lệ lỗi khung
IEEE	Institute of Electrical and Electronics Engineers	Hội Kỹ sư Điện và Điện tử
LDPC	Low Density Parity Check Code	Mã kiểm tra chẵn lẻ mật độ thấp

LLR	Log Likelihood Ratio	Tỷ lệ hàm log độ tin cậy
LS-MIMO	Large-Scale Multiple Input Multiple Output	Hệ thống đa đầu vào đa đầu ra cỡ lớn
LS-MIMO-PEXIT	Large-Scale Multiple Input Multiple Output Protograph Extrinsic Information Transfer	Thuật toán truyền thông tin ngoại lai sử dụng protograph cho hệ thống MIMO cỡ lớn
Mixed-ADC-LS-MIMO-PEXIT	Mixed ADC Large-Scale Multiple Input Multiple Output Protograph Extrinsic Information Transfer	Thuật toán truyền thông tin ngoại lai sử dụng protograph cho hệ thống MIMO cỡ lớn với ADC hỗn hợp
MIMO	Multiple Input Multiple Output	Hệ thống đa đầu vào đa đầu ra
MIMO-MU	MIMO Multiple User	Hệ thống MIMO đa người dùng
MIMO-SU	MIMO Single User	Hệ thống MIMO đơn người dùng
ML	Maximum Likelihood	Tách sóng hợp lệ tối đa
MMSE	Minimum Mean Square Error	Lỗi bình phương trung bình tối thiểu
PDF	Probability Density Function	Hàm mật độ xác suất
P-LDPC	Protograph LDPC	Mã LDPC dựa trên đồ thị cơ sở
PEG	Progressive edge-growth	Thuật toán tăng trưởng cạnh lũy tiến
PEXIT	Protograph Extrinsic Information Transfer	Truyền thông tin ngoại lai dựa trên protograph
QC	Quasi-Cyclic	Bán tuần hoàn
RF	Radio Frequency	Tần số vô tuyến
SE	Spectrum Efficiency	Hiệu suất phổ
SNR	Signal To Noise Ratio	Tỷ lệ tín hiệu trên nhiễu
T-ADC	Ternary-ADC	Bộ ADC bậc ba
V-BLAST	Vertical – Bell Labs Layered Space-Time	Phân lớp không gian thời gian theo chiều dọc của Bell Labs
ZF	Zero Forcing	Tách sóng cưỡng bức về không

DANH MỤC KÝ HIỆU

a	Giá trị LLR ngoại lai từ nút biến đến nút kiểm tra
b	Giá trị LLR ngoại lai từ nút kiểm tra đến nút biến
\mathbf{b}	Từ mã đầu vào bộ mã hóa
$\hat{\mathbf{b}}$	Từ mã thông tin giải mã ở phía thu
\mathbf{B}	Ma trận cơ sở của mã Protograph LDPC
\mathbf{c}	Từ mã đầu ra bộ mã hóa
C	Dung lượng kênh
$\mathcal{C}^{N \times M}$	Không gian phức 2 chiều
$\mathcal{CN}(0, N_0)$	Phân phối Gauss phức với trung bình không và phương sai N_0
$e_{s,p}$	Số cạnh kết nối giữa nút kiểm tra s và nút biến p trong ma trận protograph
E_b/N_0	Tỷ lệ năng lượng bit trên nhiễu
$f_r(\cdot)$	Hàm ràng buộc trong bài toán tối ưu
\mathbf{F}	Số ma trận kênh trong thuật toán tìm kiếm
\mathbf{G}_{LDPC}	Ma trận sinh của mã
$h(n, m)$	Hệ số kênh từ ăng ten phát m đến ăng ten thu n
\mathbf{H}	Ma trận kênh
\mathbf{H}^T	Ma trận chuyển vị của ma trận kênh \mathbf{H}
\mathbf{H}_{LDPC}	Ma trận kiểm tra chẵn lẻ
I_{APP}	Thông tin tương hỗ của xác suất hậu nghiệm
$I(x, y)$	Thông tin tương hỗ của tín hiệu truyền đi x và tín hiệu nhận được y
$I_a[p, s]$	Thông tin tương hỗ ngoại lai giữa giá trị LLR được gửi bởi nút biến thứ p tới nút kiểm tra thứ s và bit mã hóa tương ứng thứ p
$I_b[s, p]$	Thông tin tương hỗ ngoại lai giữa giá trị LLR được gửi bởi nút kiểm tra thứ s đến nút biến thứ p và bit mã hóa tương ứng thứ p

$I_{\alpha}[n, m]$	Thông tin tương hỗ ngoại lai giữa giá trị LLR được gửi bởi quan sát thứ n nút đến nút biến thứ m và bit mã hóa tương ứng thứ m .
$I_{\beta}[m, n]$	Thông tin tương hỗ ngoại lai giữa giá trị LLR được gửi bởi biến thứ m đến nút quan sát thứ n và bit mã hóa tương ứng thứ m
$Iter_{max}$	Số lần lặp giải mã tối đa
$J(\cdot)$	Hàm tính thông tin tương hỗ xấp xỉ
$J(\cdot)^{-1}$	Hàm nghịch đảo tính thông tin tương hỗ xấp xỉ
K_c	Độ dài khối thông tin đầu vào bộ tạo mã
L_c	Số lần sử dụng kênh
L_s	Giới hạn cắt của bộ ADC
M	Số ăng ten phát
N	Số ăng ten thu
N_L	Số ăng ten thu độ phân giải thấp
N_H	Số ăng ten thu độ phân giải cao
$\mathcal{N}(0, N_0)$	Phân phối Gauss với trung bình không và phương sai N_0
N_c	Độ dài khối thông tin đầu ra bộ tạo mã
N_0	Công suất nhiễu nền
P	Số cột của ma trận cơ sở
Q	Toán tử lượng tử hóa
R	Tỉ lệ mã hóa
\Re	Hàm lấy phần thực của số phức
S	Số hàng của ma trận cơ sở
\mathbf{s}	Ký hiệu đầu ra bộ điều chế
$\tanh(\cdot)$	Hàm tanh tính xấp xỉ thông điệp truyền từ nút kiểm tra tới nút biến
\mathbf{x}	Véc tơ ký hiệu được truyền đi

\hat{x}	Ước tính mềm của ký hiệu x
\mathbf{w}	Nhiều Gauss trắng cộng
w_q	Nhiều lượng tử
\mathbf{r}	Vector tín hiệu đầu vào máy thu
$r[n]$	Tín hiệu nhận được tại ăng ten thứ n
y	Tín hiệu đầu ra của bộ lượng tử hóa với tín hiệu đầu vào r
\bar{r}	Phiên bản cắt của tín hiệu thu r
σ	Độ lệch chuẩn
σ^2	Phương sai của biến ngẫu nhiên
Ψ	Tổng nhiễu
Γ	Giá trị LLR của xác suất hậu nghiệm
α	Giá trị LLR ngoại lai từ nút quan sát đến nút ký hiệu
β	Giá trị LLR ngoại lai từ nút ký hiệu đến nút quan sát
ε	Một số nhỏ tùy ý
ξ	Hàm chi phí tối ưu mã
ρ	Nghịch đảo của tỷ lệ tín hiệu trên nhiễu lượng tử
φ	Hệ số hiệu năng của bộ lượng tử trong mô hình nhiễu lượng tử cộng
Σ	Số bit sử dụng trong bộ lượng tử hóa

DANH MỤC HÌNH VẼ

Hình 1.1. Mô hình tổng quan hệ thống thông tin MIMO mã hóa	9
Hình 1.2. Mô hình bộ chuyển đổi ADC lý thuyết với quá trình lượng tử hóa hai giai đoạn	11
Hình 1.3. (a) Hoạt động của thành phần S/H lý thuyết với tín hiệu đầu vào liên tục st và (b) Tín hiệu đầu ra được thể hiện bằng các tín hiệu rời rạc sn	12
Hình 1.4. Các mức lượng tử hóa của bộ lượng tử hóa 3-bit.....	12
Hình 1.5. Nhân bản protograph để thực hiện xây dựng đồ thị lớn hơn.....	15
Hình 1.6. Thực hiện hoán vị các cạnh sau khi thực hiện nhân bản.....	15
Hình 1.7. Đồ thị đường cong hiệu năng điển hình của một mã LDPC	17
Hình 1.8. Đánh giá hiệu năng thông qua độ lợi mã hóa.....	22
Hình 2.1. Mô hình hệ thống MIMO-MU	30
Hình 2.2. Mô hình nhiều lượng tử cộng (AQNM)	33
Hình 2.3. Hàm mật độ xác suất tín hiệu thu được của người dùng với: $M = 10, N = 50$..	38
Hình 2.4. Vị trí người dùng trong cell với $N = 10, RR = 1000m$ và $r_c = 100m$	43
Hình 2.5. So sánh tốc độ tổng đường lên trường hợp ADC 1-bit	45
Hình 2.6. So sánh tốc độ tổng đường lên trường hợp ADC 2-bit	45
Hình 2.7. So sánh tốc độ tổng đường lên trường hợp ADC 3-bit	45
Hình 3.1. Mô hình kênh hệ thống truyền thông mã hóa LS-MIMO với ADC 1-bit.....	48
Hình 3.2. Bộ thu lan truyền độ tin cậy hai lớp kết hợp	52
Hình 3.3. Hiệu năng ở MIMO 10×10 tỉ lệ $R = 1/2$	59
Hình 3.4. Hiệu năng ở MIMO 10×10 tỉ lệ $R = 2/3$	59
Hình 3.5. Hiệu năng ở MIMO 40×40 tỉ lệ $R = 1/2$	59
Hình 3.6. Hiệu năng ở MIMO 40×40 tỉ lệ $R = 2/3$	59
Hình 3.7. Hiệu năng ở MIMO 100×100 tỉ lệ $R = 1/2$	59
Hình 3.8. Hiệu năng ở MIMO 100×100 tỉ lệ $R = 2/3$	59
Hình 3.9. Hiệu năng ở MIMO 10×10 tỉ lệ $R = 3/4$	60
Hình 3.10. Hiệu năng ở MIMO 40×40 tỉ lệ $R = 3/4$	60
Hình 3.11. Hiệu năng ở MIMO 100×100 tỉ lệ $R = 3/4$	60
Hình 3.12. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10×10	68
Hình 3.13. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 100×100	68
Hình 3.14. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10×40	69
Hình 3.15. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10×100	69
Hình 4.1. Mô hình kênh hệ thống truyền thông LS-MIMO với ADC hỗn hợp	72
Hình 4.2. Đồ thị hai lớp thuật toán tách sóng và giải mã cho ADC hỗn hợp.....	75
Hình 4.3. Luồng thông tin thuận (a) và Luồng thông tin nghịch (b) trong đồ thị hai lớp.	83
Hình 4.4. Độ phân giải trung bình và ngưỡng giải mã lặp của các ADC hỗn hợp ở cấu hình MIMO 16×16	93
Hình 4.5. Độ phân giải trung bình và ngưỡng giải mã lặp của các ADC hỗn hợp ở cấu hình MIMO 16×32	94
Hình 4.6. Hiệu năng BER và FER với cấu hình MIMO: 16×16 , tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 15$ và $NH = 1$	97
Hình 4.7. Hiệu năng BER và FER với cấu hình MIMO: 16×16 , tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 14$ và $NH = 2$	98

Hình 4.8. Hiệu năng BER và FER với cấu hình MIMO: 16 x 16, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 8$ và $NH = 8$	99
Hình 4.9. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 31$ và $NH = 1$	100
Hình 4.10. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 28$ và $NH = 4$	100
Hình 4.11. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $NL = 22$ và $NH = 10$	101

DANH MỤC BẢNG

Bảng 2.1. Giá trị của ρ tương ứng với các lượng tử hóa đồng nhất Σ bit.....	34
Bảng 2.2. Giá trị của ρ tương ứng với các lượng tử hóa không đồng nhất Σ bit.....	34
Bảng 2.3. Giới hạn cắt tối ưu cho bộ lượng tử đồng nhất	40
Bảng 2.4. So sánh hiệu năng (φ) giữa các bộ lượng tử hóa	41
Bảng 2.5. Chi tiết khoảng cách (m) của 10 người dùng trong tế bào.....	44
Bảng 3.1. Giới hạn cắt và giá trị φ của các bộ ADC 1-bit	50
Bảng 3.2. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 12$	57
Bảng 3.3. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 23$	57
Bảng 3.4. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 34$	57
Bảng 3.5. Tham số mô phỏng đánh giá bộ lượng tử hóa tối ưu	58
Bảng 3.6. Tham số mô phỏng đánh giá hiệu năng các mã P-LPDC đề xuất	67
Bảng 4.1. Giá trị cắt tối ưu và tham số hiệu năng φ của các bộ ADC độ phân giải thấp .	74
Bảng 4.2. Ngưỡng giải mã lặp với cấu hình MIMO: 16 x 16 và tỉ lệ mã $R = 1/2$	93
Bảng 4.3. Ngưỡng giải mã lặp với cấu hình MIMO: 16 x 32 và tỉ lệ mã $R = 1/2$	95
Bảng 4.4. Tham số mô phỏng đánh giá hiệu năng hệ thống LS-MIMO với ADC hỗn hợp	97

MỞ ĐẦU

Trong mạng không dây thế hệ mới, hàng tỷ thiết bị được khai thác để cung cấp kết nối cho các dịch vụ đòi hỏi tốc độ cao và độ trễ thấp [1]. Theo thống kê, lưu lượng dữ liệu mạng di động đã tăng 46% trong khoảng thời gian từ quý 1 năm 2020 đến quý 1 năm 2021, đạt khoảng 66 ExaByte [2]. Điều này cho thấy nhu cầu về tốc độ truyền dẫn sẽ không ngừng gia tăng để đáp ứng các dịch vụ yêu cầu băng thông cao. Bên cạnh đó, một số dịch vụ mới cũng yêu cầu thời gian thực với độ trễ thấp hơn gấp nhiều lần. Ví dụ: Nếu như mạng 4G yêu cầu độ trễ xử lý 10 ms trong một số dịch vụ thì độ trễ dự kiến yêu cầu trong mạng 5G sẽ thấp hơn 1ms [3].

Sẽ không thể đạt được các mục tiêu trên nếu chỉ dựa vào kiến trúc và cơ sở hạ tầng của mạng 4G hiện tại và việc tăng quy mô công suất phát. Điều này đòi hỏi cần có những thay đổi về công nghệ nhằm đáp ứng các yêu cầu về tốc độ và độ trễ xử lý trong mạng không dây thế hệ mới. Gần đây, công nghệ đa đầu vào đa đầu ra (MIMO) đã được ứng dụng thành công trong các mạng di động hay mạng không dây thế hệ thứ năm (5G) [4]–[10], cũng như trong các mạng cảm biến không dây tiết kiệm năng lượng [11]–[14]. Việc trang bị hàng chục đến hàng trăm ăng ten ở phía phát và phía thu giúp các hệ thống MIMO, gọi là hệ thống MIMO cỡ lớn (LS-MIMO) có thể cải thiện đáng kể tốc độ truyền dữ liệu và tăng hiệu suất phổ [4]–[6], [15]–[18]. Tuy nhiên việc khôi phục dữ liệu được mã hóa từ các tín hiệu nhận được bởi số lượng lớn ăng ten phát đòi hỏi một lượng tính toán rất lớn ở phía thu, cụ thể là thành phần tách sóng của máy thu MIMO [19]. Hơn nữa, việc sử dụng một số lượng lớn ăng ten trong các hệ thống MIMO cỡ lớn cũng mang đến thách thức về hiệu quả năng lượng (EE) cho mô-đun tần số vô tuyến (RF) [20]. Tại RF, các bộ chuyển đổi tín hiệu tương tự sang tín hiệu số (ADC) là thành phần chiếm phần lớn tổng mức điện năng tiêu thụ của hệ thống. Bên cạnh đó, chi phí phần cứng và mức tiêu thụ năng lượng của các bộ ADC tăng tuyến tính với số lượng ăng ten và theo cấp số mũ với số lượng bit của bộ ADC [20]. Hiện nay, mức tiêu thụ điện năng phổ biến của các bộ ADC độ phân giải cao (cụ thể là 8-12 bit) trong các hệ thống thương mại tốc độ cao (với tốc độ lấy mẫu ≥ 20 GSamples/s) là khoảng 500 mW [21]. Nếu tính trên một hệ thống MIMO cỡ lớn với 256 ăng ten thu và 512 bộ ADC, thì tổng công suất tiêu thụ của các bộ ADC này lên tới 256 W. Điều này là không khả thi để áp dụng trong các hệ thống thông tin MIMO cỡ lớn trong thực tế.

Đã có nhiều nghiên cứu về ADC độ phân giải thấp cho các hệ thống LS-MIMO được thực hiện [22]–[24], nhưng việc phân tích và tối ưu hóa hiệu năng cho chúng vẫn còn những hạn chế. Đầu tiên, các nghiên cứu thường giữ nguyên phương pháp truyền thống là lấy giới hạn cắt bằng ba lần độ lệch chuẩn (three-sigma) cho bất kể độ phân giải nào của bộ ADC [22]. Điều này dẫn đến hiệu năng của các hệ thống MIMO cỡ lớn với ADC độ phân giải thấp sẽ bị suy giảm, do luật three-sigma vốn được thiết kế tối ưu cho hệ thống với bộ ADC độ phân giải cao (8 đến 12 bit). Hơn nữa, các nghiên cứu gần nhất về LS-MIMO sử dụng giải pháp mã hóa P-LDPC với ADC độ phân giải thấp [22] mới chỉ xem xét giới hạn độ phân giải thấp từ 2-bit tới 5-bit. Trong khi đó, như đã chỉ ra trong [21], ADC độ phân giải 1-bit và 2-bit là lựa chọn phù hợp nhất nếu các nhà thiết kế có thể đảm bảo được hiệu năng hệ thống vì hai mức độ phân giải này cung cấp hiệu quả về tốt nhất năng lượng.

Bên cạnh đó, mã kiểm tra chẵn lẻ mật độ thấp (LDPC) [25] là một công nghệ mã hóa kênh hiện đại. Với khả năng sửa lỗi tốt và sử dụng giải mã lặp có độ phức tạp thấp [25]–[27], mã LDPC ngày nay được sử dụng rộng rãi trong các hệ thống truyền thông khác nhau. Đã có nhiều hoạt động nghiên cứu liên quan đến việc phân tích và thiết kế các hệ thống MIMO sử dụng giải pháp mã hóa LDPC với các dạng cơ chế tách sóng và giải mã khác nhau [28]–[32]. Đây được xem như là một cách tiếp cận tự nhiên để áp dụng mã LDPC có độ phức tạp giải mã thấp vào các hệ thống LS-MIMO nhằm cải thiện độ tin cậy đường truyền và tiết kiệm năng lượng.

Những thay đổi mới về công nghệ trong mạng không dây thế hệ mới, như đã phân tích ở trên, đòi hỏi cần có những nghiên cứu đưa ra các giải pháp cải thiện hiệu năng của hệ thống MIMO cỡ lớn sử dụng mã P-LDPC. Tuy vậy, theo khảo sát ở trên, chưa có nghiên cứu chuyên sâu nào về thuật toán tách sóng MIMO và giải mã P-LDPC cho hệ thống thông tin MIMO cỡ lớn trong trường hợp sử dụng bộ chuyển đổi ADC có độ phân giải thấp từ 1 tới 2 bit. Do vậy, chủ đề này được lựa chọn là đề tài nghiên cứu của luận án.

a. Mục đích nghiên cứu

Mục đích của luận án này là nghiên cứu các giải pháp thiết kế thuật toán tách sóng và giải mã P-LDPC nhằm cải thiện hiệu năng của hệ thống thông tin MIMO cỡ lớn với các bộ ADC độ phân giải thấp từ 1 tới 2 bit. Các mục tiêu nghiên cứu cụ thể của luận án được xác định gồm:

Thứ nhất, nghiên cứu giải pháp cải thiện hiệu năng bộ ADC đồng nhất độ phân giải thấp từ 1 tới 2 bit, giúp hoạt động hiệu quả cho hệ thống LS-MIMO.

Thứ hai, nghiên cứu phương pháp thiết kế và đề xuất họ mã P-LDPC mới, phù hợp cho hệ thống thông tin LS-MIMO có ứng dụng bộ ADC độ phân giải thấp đề xuất ở trên.

Thứ ba, nghiên cứu, đề xuất thuật toán tách sóng và giải mã cho hệ thống thông tin LS-MIMO sử dụng giải pháp mã P-LDPC với các bộ ADC có độ phân giải thấp khác nhau (độ phân giải hỗn hợp).

b. Đối tượng nghiên cứu

Luận án tập trung nghiên cứu ba đối tượng chính, ảnh hưởng tới hiệu quả năng lượng (EE) và hiệu suất phổ (SE) trong các mạng không dây thế hệ tương lai. Cụ thể gồm: 1) Bộ ADC độ phân giải rất thấp từ 1 tới 2 bit; 2) Giải pháp mã hóa P-LDPC có tỉ lệ mã thích ứng; 3) Thuật toán tách sóng và giải mã kết hợp ở phía thu.

c. Phạm vi nghiên cứu

- Mô hình kênh được sử dụng là mô hình kênh Rayleigh fading. Lựa chọn này là bởi đây là mô hình kênh thống kê, giúp việc triển khai các biểu thức toán học được thuận lợi.
- Bộ điều chế được sử dụng là bộ điều chế pha nhị phân (BPSK), việc mở rộng lên các phương thức điều chế bậc cao là một chủ đề phức tạp và nên được xem xét ở các nghiên cứu độc lập khác.
- Số lượng ăng ten phát và ăng ten thu được lựa chọn trong giới hạn từ 10 đến 100. Lựa chọn cấu hình này xuất phát từ so sánh với các công trình nghiên cứu có liên quan khác về hệ thống thông tin MIMO cỡ lớn. Lưu ý rằng, các phân tích và kết quả nghiên cứu trong luận án này có thể áp dụng cho các cấu hình MIMO khác nhau với số lượng ăng ten tùy biến và lớn hơn nữa.
- Trạng thái thông tin kênh (CSI) là có ở phía thu nhưng không có ở phía phát.

d. Phương pháp nghiên cứu

Phương pháp tiếp cận giải quyết các vấn đề trong luận án này được thực hiện thông qua hai quá trình: Thứ nhất là phân tích vấn đề và thiết lập mô hình toán học của bài toán và

quá trình thứ hai là mô phỏng các phân tích này trên máy tính để xác minh và kiểm chứng tính đúng đắn của các mô hình toán học đã thực hiện.

- *Quá trình thứ nhất, thiết lập mô hình toán học.* Với bộ ADC độ phân giải thấp, nghiên cứu trong luận án đã xây dựng biểu thức toán học tính toán giới hạn cắt tối ưu nhằm giảm biến dạng lượng tử từ đó cải thiện hiệu năng của bộ ADC này. Với các thành phần trong hệ thống thông tin truyền dẫn, hầu hết đều được mô hình hóa thông qua mô hình toán thống kê. Ví dụ như hệ số kênh truyền được mô hình hóa bằng một biến ngẫu nhiên theo phân bố Rayleigh hoặc nhiễu đầu vào máy thu, nhiễu lượng tử được mô hình hóa thông qua nhiễu Gauss trắng cộng. Các mô hình toán học này được áp dụng phổ biến trong các nghiên cứu của các nhà khoa học trên thế giới trong lĩnh vực xử lý và truyền thông tin.
- *Quá trình thứ hai, xây dựng và thiết lập chương trình mô phỏng trên máy tính.* Bước này được thực hiện bởi ngôn ngữ lập trình C++ nhằm kiểm chứng tính đúng đắn của các kết quả phân tích toán học. Các mô phỏng được thực hiện dựa trên phương pháp Monte-Carlo. Đây là phương pháp phổ biến được sử dụng để đánh giá hiệu năng của các mô hình mạng, hệ thống thông tin, khi mà trong mô hình đó có nhiều biến có xác suất ngẫu nhiên. Điều này giúp đảm bảo độ tin cậy của kết quả mô phỏng cũng như cho phép đánh giá hiệu năng của giải pháp đề xuất trên các hệ thống truyền dẫn thực tế.

e. Những đóng góp chính của luận án

Như đã trình bày, mục đích của luận án này là nghiên cứu các giải pháp cho thuật toán tách sóng và giải mã phía thu nhằm cải thiện hiệu năng tổng thể của các hệ thống thông tin MIMO cỡ lớn sử dụng giải pháp mã P-LDPC và bộ ADC độ phân giải thấp từ 1 đến 2 bit.

Trong đóng góp đầu tiên, hiệu suất phổ đường lên của hệ thống thông tin MIMO cỡ lớn với bộ ADC độ phân giải thấp 1 đến 2 bit được nghiên cứu. Một biểu thức tính toán giới hạn cắt không phụ thuộc số lượng ăng ten phát được đề xuất để tính toán giới hạn cắt phù hợp cho các bộ ADC vô hướng đồng nhất độ phân giải thấp và bộ ADC ba mức (T-ADC). Các kết quả mô phỏng cho thấy rằng sự cải thiện hiệu suất phổ đường lên của các bộ lượng tử hóa đề xuất này là rất đáng kể cho các hệ thống MIMO cỡ lớn, đặc biệt là trong trường hợp bộ ADC có độ phân giải 1-bit. Cụ thể, với số lượng ăng ten tại trạm gốc $N = 500$, hiệu

suất phổ đường lên được cải thiện lên đến 9bits/s/Hz. Đóng góp này được công bố trong công trình [CT3] và được trình bày trong nội dung Chương 2 của luận án.

Trong đóng góp thứ hai, ảnh hưởng của giải pháp mã hóa và giải mã P-LDPC đối với hiệu năng của hệ thống MIMO cỡ lớn với bộ ADC độ phân giải thấp được nghiên cứu. Một họ mã P-LDPC có tỉ lệ mã thích ứng mới được đề xuất cho hệ thống MIMO cỡ lớn với ADC 1 bit mang lại độ lợi mã hóa từ 0.3 dB tới 0.7 dB so với các mã P-LDPC hiện đại được công bố gần nhất. Những độ lợi mã hóa này là đáng kể về mặt hiệu năng, đặc biệt là đối với hệ thống truyền thông không dây tốc độ cao, nơi mà nguồn năng lượng cung cấp cho các thiết bị hoạt động bị hạn chế một cách nghiêm ngặt. Đóng góp này của luận án được thể hiện trong các công trình [CT1], [CT2] về phương pháp thiết kế mã P-LDPC tương tích tỉ lệ và trong [CT4], [CT5] về thiết kế, đánh giá các giải pháp mã P-LDPC cho hệ thống LS-MIMO có sử dụng bộ ADC đề xuất độ phân giải thấp (1-bit). Nội dung chi tiết của đóng góp được trình bày tại Chương 3 của luận án.

Trong đóng góp thứ ba, ảnh hưởng của thuật toán tách sóng MIMO và giải mã P-LDPC đến hiệu năng của hệ thống MIMO cỡ lớn với ADC độ phân giải thấp hỗn hợp được nghiên cứu. Thuật toán tách sóng và giải mã kết hợp dựa trên đồ thị hai lớp và thuật toán PEXIT tương ứng để thiết kế các mã P-LDPC cho các hệ thống truyền thông LS-MIMO với bộ ADC hỗn hợp được đề xuất. Kết quả thực nghiệm cho các cấu hình MIMO (16 x 16 và 16 x 32) với bộ các bộ ADC có độ phân giải và tỷ lệ hỗn hợp ăng ten khác nhau cho thấy sự cải thiện về hiệu năng của hệ thống và xác nhận tính hữu dụng, độ chính xác của thuật toán được đề xuất. Đóng góp này của luận án được công bố tại [CT6] và được trình bày trong Chương 4 của luận án.

Cuối cùng, luận án trình bày một đóng góp mới về công cụ nghiên cứu các hệ thống thông tin MIMO cỡ lớn được đặt tên là: “Hệ thống phần mềm mô phỏng và thiết kế mã P-LDPC cho hệ thống MIMO cỡ lớn”. Đây là một đóng góp có ý nghĩa thực tiễn cho các nhà nghiên cứu trong lĩnh vực thiết kế mã P-LDPC cho hệ thống MIMO cỡ lớn nói chung. Bởi việc thiết kế mã P-LDPC và mô phỏng trên các hệ thống MIMO cỡ lớn đòi hỏi một số lượng tính toán lớn, đôi khi có thể mất vài tháng để hoàn thành. Các kết quả mô phỏng thực nghiệm trong các công trình đã công bố của luận án được thực hiện sử dụng hệ thống này với một tài nguyên phần cứng giới hạn. Kiến trúc của hệ thống và mô tả các chức năng cũng như

phân tích, đánh giá tính hiệu quả của hệ thống này được trình bày trong Phụ lục 1 của luận án.

Tóm lại, luận án này trình bày các giải pháp tiết kiệm năng lượng (EE) của các hệ thống MIMO cỡ lớn với các bộ ADC độ phân giải thấp từ 1 đến 2 bit. Các phân tích lý thuyết và kết quả thực nghiệm mô phỏng chỉ ra rằng có thể cải thiện hiệu năng chung của hệ thống thông tin MIMO cỡ lớn thông qua nghiên cứu, cải thiện bộ ADC độ phân giải thấp, giải pháp mã P-LDPC và đặc biệt là thuật toán tách sóng và giải mã ở phía thu.

*f. **Bố cục luận án***

Ngoài phần mở đầu và phụ lục, Luận án được chia thành 4 chương với bố cục như sau:

- **Chương 1:** Trình bày các lý thuyết tổng quan trong nghiên cứu hiệu năng của hệ thống thông tin MIMO cỡ lớn.
- **Chương 2:** Nghiên cứu ảnh hưởng và thiết kế bộ ADC đồng nhất độ phân giải thấp từ 1 đến 2 bit cho các hệ thống MIMO cỡ lớn.
- **Chương 3:** Nghiên cứu giải pháp và thiết kế mã Protograph LDPC có tỉ lệ thích ứng cho hệ thống thông tin MIMO cỡ lớn với bộ ADC đồng nhất độ phân giải thấp 1 bit.
- **Chương 4:** Nghiên cứu và đề xuất thuật toán tách sóng MIMO và giải mã P-LDPC kết hợp cho hệ thống MIMO cỡ lớn với bộ chuyển đổi ADC có độ phân giải hỗn hợp.
- **Kết luận:** Trình bày những đóng góp mới của luận án cũng như hướng nghiên cứu tiềm năng trong tương lai của đề tài nghiên cứu thuật toán tách sóng và giải mã P-LDPC cho hệ thống thông tin MIMO cỡ lớn với bộ ADC độ phân giải thấp.

CHƯƠNG 1. TỔNG QUAN VỀ HỆ THỐNG MIMO CỠ LỚN VỚI BỘ ADC ĐỘ PHÂN GIẢI THẤP SỬ DỤNG MÃ P-LDPC

Công nghệ đa đầu vào đa đầu ra cỡ lớn (LS-MIMO) là một trong những kỹ thuật quan trọng cho phép triển khai mạng không dây thế hệ thứ 5 (5G). Do sở hữu một số lượng lớn các ăng-ten tại trạm gốc (BS), các hệ thống MIMO lớn có thể mang lại những cải thiện đáng kể về hiệu suất phổ (SE). Tuy nhiên, số lượng ăng-ten tăng lên làm tăng đáng kể mức tiêu thụ năng lượng trên mạch tần số vô tuyến (RF). Theo đó, một hướng nghiên cứu quan trọng là làm thế nào cải thiện hiệu quả năng lượng (EE) hay hiệu năng của hệ thống thông tin MIMO mà vẫn đảm bảo hiệu suất phổ và yêu cầu về độ trễ xử lý.

Phần đầu của chương này trình bày các lý thuyết tổng quan về các khái niệm và vấn đề hiệu năng của hệ thống thông tin MIMO cỡ lớn. Phần tiếp theo của chương trình bày ngắn gọn các nghiên cứu và lý thuyết cơ sở về các đối tượng nghiên cứu chính của luận án. Trong phần cuối, các khảo sát và phân tích về các công trình nghiên cứu có liên quan trong và ngoài nước được xem xét để làm rõ các mục tiêu của luận án.

1.1. Công nghệ đa đầu vào đa đầu ra (MIMO)

Các mạng di động thương mại đã phát triển nhanh chóng để đáp ứng nhu cầu dữ liệu ngày càng tăng trong nhiều thập kỷ kể từ khi hệ thống di động thế hệ đầu tiên (1G) ra đời vào năm 1980. Gần đây, sách trắng do Cisco phát hành đã khẳng định rằng mạng 4G hiện tại không thể đáp ứng nhu cầu dữ liệu không dây trong tương lai gần [33]. Một trong những thách thức chính trong thiết kế hệ thống di động thế hệ tiếp theo (5G) nằm ở việc cải thiện SE.

Công nghệ MIMO đã được chuẩn hóa và thương mại hóa trong mạng 5G [34]. Để cải thiện hơn nữa SE, kỹ thuật MIMO cỡ lớn (còn được gọi là hệ thống ăng ten quy mô lớn, MIMO rất lớn, siêu MIMO, MIMO đầy đủ kích thước) sử dụng số lượng ăng ten BS lớn hơn nhiều so với trong các hệ thống MIMO truyền thống và đã được coi là một trong những tính năng chính trong 5G [4], [5], [24], [35]–[37].

Tuy nhiên, cho đến nay số lượng ăng ten quy chuẩn cho một hệ thống MIMO cỡ lớn vẫn chưa được quy định cụ thể. Ví dụ, vào tháng 8 năm 2016 Ericsson đã trình diễn hệ thống MIMO cỡ lớn phiên bản thương mại đầu tiên trên thế giới là Ericsson AIR 6468, với 64 ăng

ten thu [38]. Tiếp đó, HUAWEI và Samsung cũng xem xét sử dụng 32 và 64 ăng ten thu trong các ứng dụng 5G mới nhất của họ [39], [40]. Hơn nữa, để các kết quả so sánh là công bằng với các công trình nghiên cứu gần nhất, số lượng ăng ten trong các nghiên cứu của luận án được lựa chọn trong khoảng từ 10 cho đến 100, như đã được giới hạn ở trên. Một số khái niệm cơ sở trong một hệ thống MIMO cỡ lớn được xem xét trong luận án này được trình bày dưới đây.

1.1.1. Dung lượng kênh

Dung lượng kênh được định nghĩa là tốc độ tối đa mà thông tin có thể truyền qua kênh một cách đáng tin cậy. Khái niệm về dung lượng kênh được Shannon đưa ra lần đầu tiên vào năm 1948 [41], trong đó chỉ ra rằng có một giới hạn lý thuyết về dung lượng kênh. Giới hạn này tương ứng với mức tối đa của thông tin tương hỗ $I(s, y)$ giữa tín hiệu truyền s và tín hiệu nhận được y :

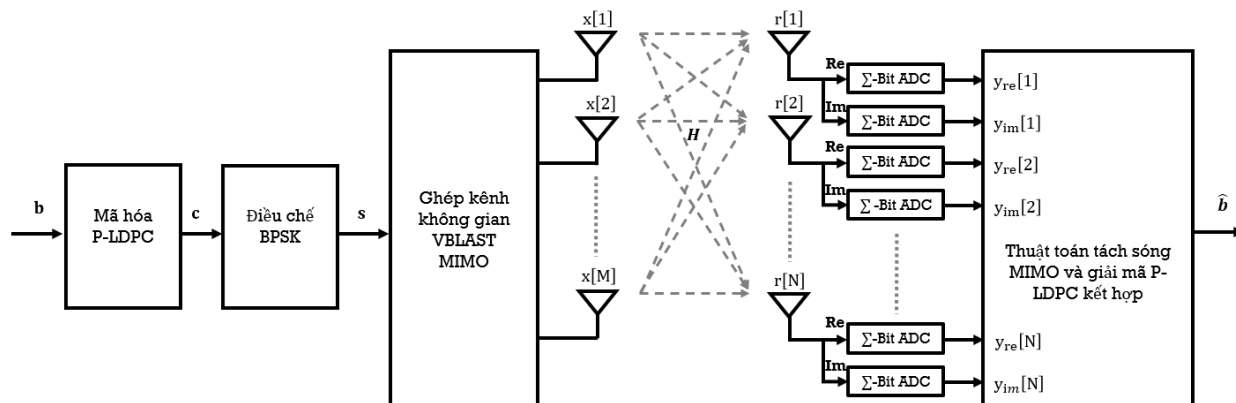
$$C = \max_{p_s(s)} I(s, y) \quad (1.1)$$

Trong đó, p_s là hàm mật độ xác suất của tín hiệu truyền. Trong công trình [15], Telatar đưa ra biểu thức lý thuyết cho dung lượng kênh MIMO trong các kênh Rayleigh Fading. Ông chỉ ra rằng dung lượng này tăng tuyến tính với số lượng tối thiểu của ăng ten thu và ăng ten phát. Dung lượng này phụ thuộc phần lớn vào mô hình kênh, do vậy, dung lượng kênh tức thời được xem xét khi ma trận kênh H được xác định. Kênh Rayleigh Fading được sử dụng trong các mô hình hệ thống MIMO, được xem xét trong các công trình nghiên cứu của luận án này.

1.1.2. Mô hình hệ thống MIMO

Xem xét một hệ thống truyền thông không dây được mã hóa MIMO, có M ăng ten phát (đầu vào) và N ăng ten thu (đầu ra) như Hình 1.1 dưới đây. Tại máy phát, một khối bit thông tin b kích thước L_i đầu tiên được mã hóa bởi bộ mã hóa thành một từ mã c với độ dài các bit được mã hóa là L_c . Giá trị của L_c được biểu diễn thông qua L_i thông qua tỉ lệ mã hóa $R = L_i / L_c$. Bộ mã hóa kênh có thể là bộ mã hóa chập, bộ mã hóa turbo hoặc bộ mã hóa LDPC. Các bit được mã hóa $c \in \{0, 1\}$ được điều chế thông qua bộ điều chế pha nhị phân (BPSK) với các mức đầu ra thuộc tập $s = (-1)^c \in \{+1, -1\}$. Trong một lần sử dụng kênh, sử dụng

sơ đồ ghép kênh không gian [20], M tín hiệu được điều chế sẽ được truyền thông qua M ăng ten. Như vậy, nó đòi hỏi sử dụng kênh $L = \lceil L_c / M \rceil$ lần để truyền tất cả các bit được mã hóa L_c .



Hình 1.1. Mô hình tổng quan hệ thống thông tin MIMO mã hóa

Như vậy, kênh MIMO được mô hình bằng toán học như sau:

$$r = Hx + w \quad (1.2)$$

Trong đó, $x = [x_1, x_2, \dots, x_m]^T$ là tín hiệu MIMO được truyền đi với các phần tử thuộc miền giá trị của bộ điều chế pha nhị phân. Năng lượng tín hiệu trung bình $E_s = E(|x|^2)$ được chuẩn hóa về 1. Ma trận $H \in \mathbb{C}^{N \times M}$ là ma trận hệ số kênh chứa các thành phần $h[n, m]$ tại hàng n và cột m của ma trận H .

$$H = \begin{pmatrix} h_{11} & h_{12} & \dots & h_{1m} \\ h_{21} & h_{22} & \dots & h_{2m} \\ \vdots & \vdots & \dots & \vdots \\ h_{n1} & h_{n2} & \dots & h_{nm} \end{pmatrix} \quad (1.3)$$

Giả sử giá trị $h[n, m]$ là các phần tử của ma trận H , có giá trị tuân theo phân phối Gauss phức với độ lệch chuẩn bằng 0 và phương sai đơn vị, được ký hiệu $\mathcal{CN}(0, 1)$.

Như được giới hạn trong phạm vi luận án, các nghiên cứu trong luận án này được thực hiện với giả thiết rằng thông tin trạng thái kênh (CSI) là có ở phía thu nhưng không có ở phía phát. Theo đó, vector nhiễu $W = [w[1], w[2], \dots, w[N]]^T \in \mathbb{C}^{N \times 1}$ được giả sử là

vector nhiễu Gauss trắng cộng với các phân tử tuân theo phân phối chuẩn Gauss với trung bình không và phương sai N_0 , nghĩa là $\mathcal{CN}(0, N_0)$. Cuối cùng, $r = [r[1], r[2], \dots, r[N]]^T \in \mathbb{C}^{N \times 1}$ là vector tín hiệu nhận được với $r[n]$ là tín hiệu nhận được tại ăng ten thứ n .

Tại máy thu, chúng ta có thể quan sát thấy tổng tuyến tính của các ký hiệu được truyền trong kênh MIMO bị nhiễu. Do vậy, một nhiệm vụ của bộ tách sóng MIMO là khôi phục lại được vector x được truyền từ vector r chứa nhiễu nhận được. Tiếp đó, các hoạt động ngược lại được thực hiện để khôi phục thông tin đã truyền. Đầu tiên, tín hiệu nhận được tại mỗi ăng ten thu, $r[n]$ với $n = 1, 2, \dots, N$ được chuyển đổi từ dạng tương tự sang dạng số thông qua một cặp ADC tại mô-đun tần số vô tuyến. Sau đó, các ký hiệu này được giải điều chế và giải mã LDPC. Quá trình này được thực hiện trong một tiến trình lặp liên tục, nhờ vậy hiệu năng của hệ thống được cải thiện. Thuật toán tách sóng và giải mã phía thu này sẽ được trình bày chi tiết trong các nội dung nghiên cứu tại Chương 3 và Chương 4 của luận án. Phần tiếp theo sẽ trình bày về bộ chuyển đổi tín hiệu tương tự sang số (ADC) độ phân giải Σ bit tại phía thu.

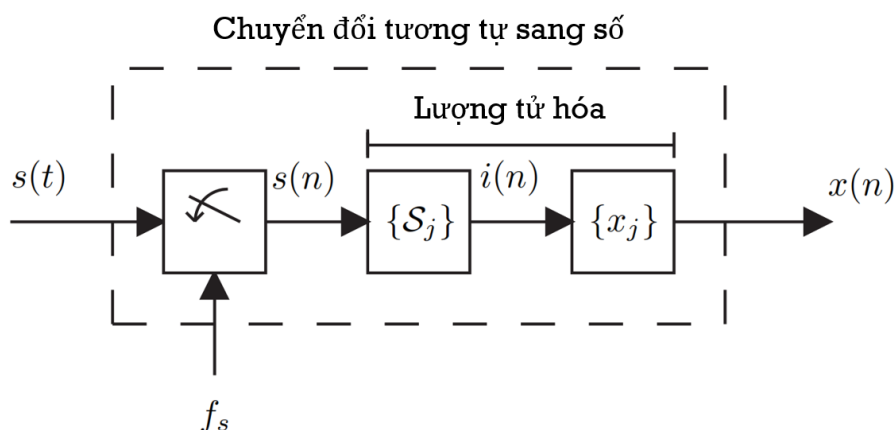
1.2. Bộ chuyển đổi tín hiệu tương tự sang số (ADC)

Ngày nay, bộ ADC được sử dụng rộng rãi trong nhiều ứng dụng khác nhau. Trong khi đó, tần số sóng mang cũng như băng thông ngày càng mở rộng, đòi hỏi tốc độ lấy mẫu cao hơn và tăng băng thông đầu vào tín hiệu tương tự. Tuy nhiên, hiệu năng của các bộ thu kỹ thuật số, còn được gọi là bộ thu vô tuyến phần mềm, bị hạn chế bởi độ méo (distortion) do ADC tạo ra và các yêu cầu về dải tín hiệu điển hình khó đáp ứng với các bộ chuyển đổi hiện có trên thị trường [42]. Các bộ ADC được sử dụng tại trạm gốc để chuyển đổi tín hiệu tương tự nhận được thành tín hiệu số. Một bộ tách sóng sau đó được sử dụng để khôi phục các tín hiệu đã truyền. Hoạt động của bộ lượng tử hóa ADC được trình bày sau đây, để giải thích nguyên nhân sự ảnh hưởng nghiêm trọng của quá trình lượng tử hóa độ phân giải thấp đối với hiệu năng của các hệ thống MIMO cỡ lớn.

1.2.1. Hoạt động của bộ ADC

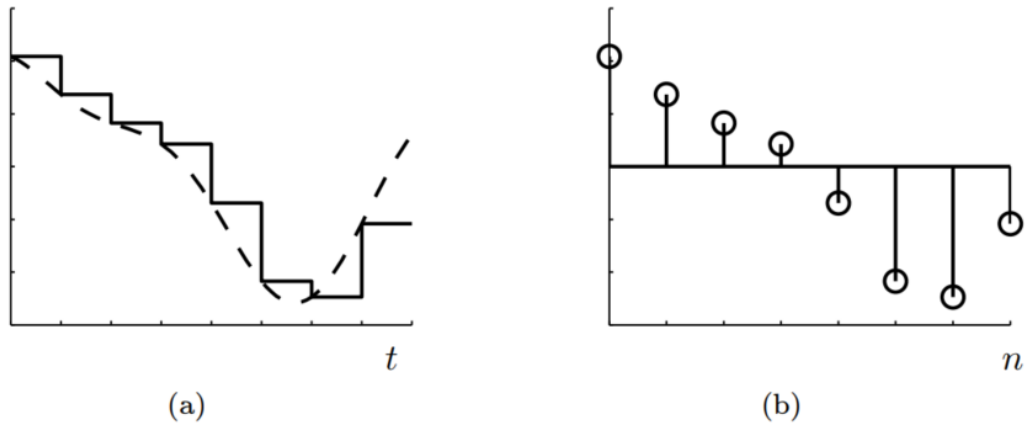
Bộ chuyển đổi ADC trong thực tế là một thiết bị điện tử phức tạp. Tuy nhiên, lý thuyết hoạt động của một bộ chuyển đổi Σ -bit lý thuyết tương đối đơn giản để giải thích. Bộ chuyển

đổi có tín hiệu đầu vào thời gian liên tục, được ký hiệu là $s(t)$. Tín hiệu này có thể giả định bất kỳ giá trị thực nào, có thể bị giới hạn trong miền hữu hạn, tức là $s(t)$ là liên tục cả về biên độ và thời gian. Sau đó, chuyển đổi tương tự sang số là một lượng tử hóa theo thời gian và biên độ, sao cho mọi thời điểm nT_s , trong đó T_s là chu kỳ lấy mẫu và n là chỉ số mẫu (số nguyên), một đầu ra x_i được tạo ra từ một tập hữu hạn $\{x_j\}_{j=0}^{M-1}$. Ở đây, $M = 2^\Sigma$ là số mức lượng tử hóa hoặc số mã đầu ra có thể có, với Σ là số bit của bộ lượng tử. Phiên bản được chuyển đổi A/D của đầu vào $s(t)$ có thể được biểu diễn bằng tín hiệu thời gian rời rạc $x_n \in \{x_j\}_{j=0}^{M-1}$. Người ta thường chia một thiết bị ADC lý thuyết thành hai phần: Thành phần giữ và lấy mẫu và Thành phần lượng tử như trong Hình 1.2. Cấu trúc này không chỉ thuận tiện về mặt lý thuyết toán học mà còn phù hợp với một số kiến trúc ADC thực tế.



Hình 1.2. Mô hình bộ chuyển đổi ADC lý thuyết với quá trình lượng tử hóa hai giai đoạn

Thành phần giữ và lấy mẫu (S/H) lý tưởng chỉ đơn thuần là một thiết bị lấy mẫu tín hiệu đầu vào tại các thời điểm nhất định. Thông thường, các hằng thời gian này xảy ra định kỳ với tốc độ f_s , tương ứng với chu kỳ lấy mẫu $T_s = \frac{1}{f_s}$, do đó việc lấy mẫu đầu vào xảy ra tại thời điểm nT_s cho mọi số nguyên n . Đầu ra từ thành phần S/H là $s(nT_s)$ với $nT_s \leq t \leq (n+1)T_s$, cho đến thời điểm lấy mẫu tiếp theo, khi nó thay đổi sang giá trị mới $s((n+1)T_s)$. Đầu ra có thể được biểu diễn bằng các tín hiệu thời gian rời rạc $s(n)$. Hoạt động của một S/H lý thuyết được minh họa trong Hình 1.3.

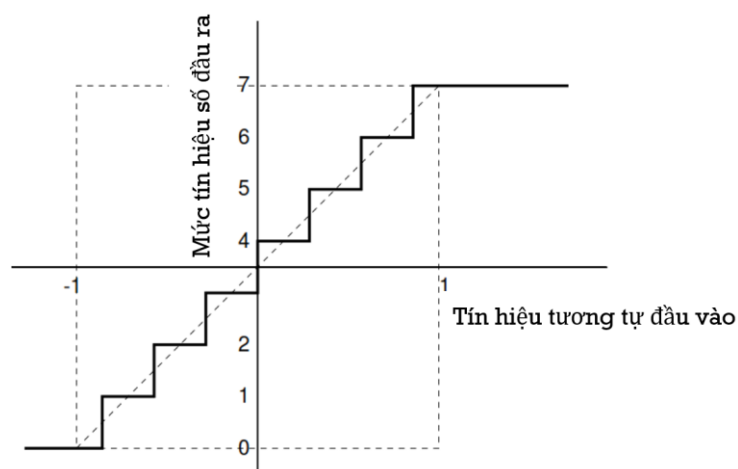


Hình 1.3. (a) Hoạt động của thành phần S/H lý thuyết với tín hiệu đầu vào liên tục $s(t)$ và (b) Tín hiệu đầu ra được thể hiện bằng các tín hiệu rời rạc $s(n)$

Có thể thấy giá trị của tín hiệu đầu vào $s(t)$ tại thời điểm lấy mẫu được giữ cho đến thời điểm lấy mẫu tiếp theo, được thể hiện bằng tín hiệu đầu ra đi ngang không đổi theo từng đoạn. Tín hiệu đầu ra được biểu diễn bằng các tín hiệu rời rạc theo thời gian $s(n)$.

1.2.2. Độ phân giải của bộ ADC

Trong chuyên đổi tương tự sang kỹ thuật số, số lượng mức lượng tử hóa phụ thuộc vào độ phân giải của ADC [43]. Hình 1.4 minh họa hoạt động của thành phần lượng tử hóa, trong trường hợp này là bộ lượng tử 3-bit hay nói cách khác độ phân giải của bộ ADC này là 3-bit.



Hình 1.4. Các mức lượng tử hóa của bộ lượng tử hóa 3-bit

Nhìn chung, lượng tử hóa Σ -bit thường được biểu diễn dưới dạng ánh xạ hai bước, như trong Hình 1.3. Trong bước đầu tiên, giá trị tín hiệu được lấy mẫu $s(n)$ được ánh xạ thông qua một ánh xạ không thể đảo ngược thành một chỉ mục $i \in \{0, 1, \dots, N_Q - 1\}$. Những chỉ mục này được xác định bởi một phân vùng (partition) của miền giá trị thực thành một tập rời rạc $\{\mathcal{S}_j\}_{j=0}^{N_Q-1}$, hay còn gọi là các vùng lượng tử hóa. Một vùng lượng tử hóa được xác định bởi hai mức chuyển tiếp lân cận là:

$$\mathcal{S}_j = \{s : T_i \leq s \leq T_{i+1}\} \quad (1.4)$$

Với $T_0 = -\infty$, $T_{N_Q} = +\infty$ và $T_i \leq T_{i+1}$ với mọi i . Nếu tín hiệu đầu vào $s(nT_s)$ rơi vào vùng \mathcal{S}_i , thì chỉ số i được tạo ra. Phần lớn các ADC thực tế được thiết kế để có các vùng lượng tử hóa có kích thước bằng nhau, tiết kiệm các vùng cuối bán vô hạn, như trong Hình 1.4. Các bộ lượng tử này thường được gọi là đồng nhất hoặc tuyến tính. Sự khác biệt giữa hai mức chuyển đổi mã lân cận được biểu thị là khoảng lượng tử hóa Δ . Tức là, T_k là mức chuyển mã giữa các mã thứ $k - 1$ và k , và $W_k = T_k - T_{k-1}$ là độ rộng của khoảng thứ k . Trong bước thứ hai, chỉ số i được ánh xạ thông qua một ánh xạ (có thể đảo ngược) tới một giá trị đầu ra $x_i \in \{x_j\}_{j=0}^{N_Q-1}$, trong đó $\{x_j\}_{j=0}^{N_Q-1}$ là tập hợp tất cả các giá trị đầu ra có thể có. Đôi khi giá trị đầu ra x_i được gọi là mức tái tạo và $\{x_j\}$ được gọi là sổ mã (*codebook*).

Để thuận tiện có thể đặt hoạt động lượng tử hóa Σ -bit bằng toán tử $Q_\Sigma[\cdot]$. Như vậy, hoạt động lượng tử có thể được định nghĩa là $s \in \mathcal{S}_i \Rightarrow Q_\Sigma[s] = x_i$, với các ký hiệu được giới thiệu ở trên. Sử dụng toán tử này, tín hiệu đầu ra ADC cũng có thể được viết theo cách rút gọn là $x(n) = Q_\Sigma[s(nT_s)]$.

1.3. Mã Protograph LDPC

Ngày nay, mã kiểm tra chẵn lẻ mật độ thấp (LDPC) được xem xét như là một giải pháp mã sửa lỗi hàng đầu cho các hệ thống truyền thông không dây tương lai. Các họ mã LDPC được ứng dụng rộng rãi trong các hệ thống truyền thông hiện đại, nhờ hiệu năng giải mã hiệu quả, khả năng cải thiện hiệu suất phổ và tiết kiệm năng lượng. Chúng đã được áp dụng trong một số tiêu chuẩn truyền thông, chẳng hạn như IEEE 802.11n (WiFi), IEEE 802.16e (WiMAX), IEEE 802.15.3c (WPAN). Gần đây hơn, để đáp ứng các yêu cầu về hiệu suất

phổ ngày càng tăng trong các tiêu chuẩn không dây, mã LDPC đã được chấp nhận bởi IEEE trong 802.11ac (WiFi evolution) và IEEE 802.11ad (WiGig).

Các mã kiểm tra chẵn lẻ mật độ thấp (LDPC) là lớp các mã khối sửa lỗi tuyến tính, được giới thiệu bởi Gallager trong luận án tiến sĩ của ông vào năm 1962 [25]. Mã LDPC được xác định thông qua một ma trận kiểm tra chẵn lẻ thưa và có thể được giải mã với độ phức tạp thấp thông qua thuật toán giải mã truyền tin lặp. Khác với các mã khối tuyến tính được giới thiệu cùng thời (ví dụ như Hamming, BCH, ReedSolomon, ...) đều là các mã ngắn, dựa trên cấu trúc đại số, các mã LDPC tốt thường có độ dài lớn và được xây dựng giả ngẫu nhiên. Sự khác biệt này cộng với giới hạn về năng lực tính toán trong triển khai bộ mã hóa và giải mã tại thời điểm đó, các mã LDPC bị lãng quên trong một thời gian dài. Sau khi mã Turbo xuất hiện và chứng tỏ sức mạnh của các kỹ thuật giải mã lặp [44], mã LDPC bắt đầu được chú ý trở lại với nghiên cứu năm 1996 của Mackay [45].

Các mã LDPC là một mã khối tuyến tính được định nghĩa thông qua một ma trận nhị phân thưa $m \times n$, được gọi là ma trận kiểm tra chẵn lẻ H . Ma trận H được gọi là thưa nếu số các giá trị 1 trên mỗi hàng hoặc cột là nhỏ khi so sánh với giá trị của m và n tương ứng. Quá trình giải mã lặp sẽ cải thiện từng bước giá trị LLR (Log Likelihood Ratio) của các bit được mã hóa trong một tiến trình giải mã lặp [46], [47]. Các mã LDPC có ma trận H kiểm tra chẵn lẻ thưa, tạo điều kiện cho việc giải mã lặp hiệu quả và cho phép xây dựng các bộ giải mã có độ phức tạp thấp.

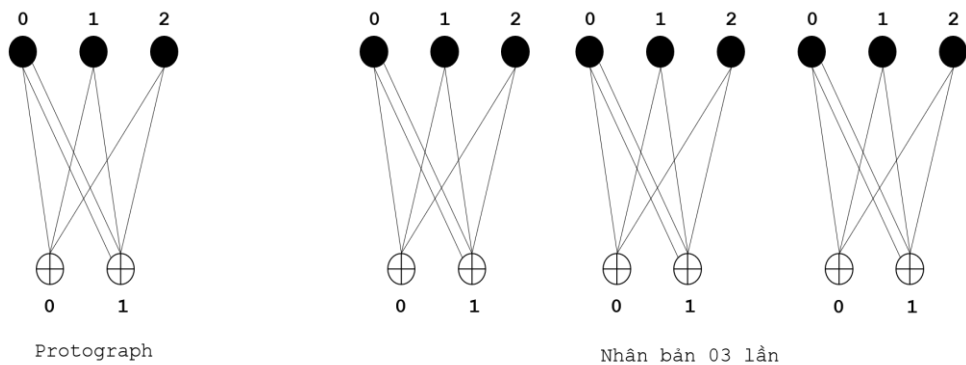
Đã có nhiều nỗ lực nghiên cứu để thiết kế một cấu trúc tốt cho các mã LDPC [46], có cấu trúc tuần hoàn (cyclic) hoặc bán tuần hoàn (quasi-cyclic). Các cấu trúc này tạo điều kiện cho độ phức tạp mã hóa thấp với các thanh ghi dịch chuyển phản hồi đơn giản [48]. Phần tiếp theo trình bày về lớp mã protograph LDPC (P-LDPC) hiện đại, thuộc họ mã bán tuần hoàn.

1.3.1. Mã Protograph LDPC

Một protograph được xem xét là một đồ thị Tanner với số lượng nút tương đối nhỏ, được kết nối với nhau bằng một số lượng nhỏ các cạnh, cho phép các cạnh song song giữa hai nút. Một protograph thông thường được mô tả bởi một ma trận/đồ thị cơ sở (protomatrix hay protograph), ví dụ, một ma trận chứa các chỉ mục chỉ ra số cạnh kết nối tương ứng giữa

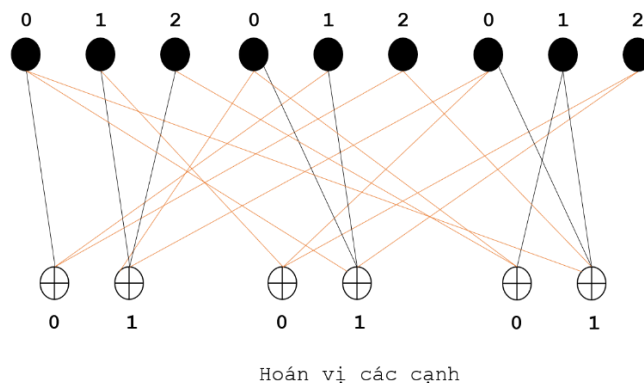
các nút biến và nút kiểm tra. Mặc dù vậy, không giống như ma trận kiểm tra chẵn lẻ ban đầu, một protograph thường không ở dạng nhị phân.

Một mã protograph LDPC (tương đương một mã LDPC), là một đồ thị dẫn xuất lớn hơn được xây dựng dựa trên việc “nhân bản-và-hoán vị” trên một protograph ban đầu. Đầu tiên, protograph được nhân bản N lần, sau đó thu được một đồ thị mã LDPC lớn hơn được xây dựng bằng cách hoán vị N cặp cạnh giữa nút biến kết nối tới nút kiểm tra, tương ứng với cùng loại cạnh trong protograph ban đầu. Một ví dụ đơn giản của protograph ban đầu và hoạt động nhân bản với $N = 3$ được minh họa như Hình 1.5 dưới đây.



Hình 1.5. Nhân bản protograph để thực hiện xây dựng đồ thị lớn hơn

Có thể thấy protograph ban đầu được biểu diễn thông qua một đồ thị Tanner gồm 3 nút biến và 2 nút kiểm tra và được kết nối với nhau bởi 7 loại cạnh kết nối khác nhau. Giả sử chúng ta muốn tạo ra mã Protograph LPDC với độ dài từ mã gấp ba lần so với độ dài của mã protograph ban đầu thì trước tiên một hoạt động nhân bản 03 lần sẽ được thực hiện.



Hình 1.6. Thực hiện hoán vị các cạnh sau khi thực hiện nhân bản

Sau đó, đồ thị dẫn xuất được xây dựng bằng thực hiện hoán vị các cặp cạnh nút biến tới nút kiểm tra trong cùng một loại cạnh của protograph ban đầu. Hay nói cách khác, việc

hoán vị này có thể cho ra nhiều phiên bản khác nhau nhưng đảm bảo giữ nguyên số loại cạnh như trong ma trận protograph ban đầu. Đồ thị dẫn xuất kết quả được minh họa như trong Hình 1.6. Hoàn toàn tương tự, nếu chúng ta muốn tạo một mã protograph LDPC với độ dài từ mã 2400 bits, chúng ta sẽ nhân bản protograph ban đầu 800 lần sau đó thực hiện hoán đổi các cạnh với quy tắc đảm bảo bậc kết nối đã nói ở trên. Thường khi số lần sao chép lên đến hàng trăm lần, việc hoán vị cạnh được thực hiện bằng cách sử dụng thuật toán tăng trưởng cạnh lũy tiến (PEG) [49]. Bằng cách xây dựng trên, đồ thị của mã protograph LDPC sẽ giữ nguyên được các tính chất của đồ thị Tanner nhỏ của protograph ban đầu.

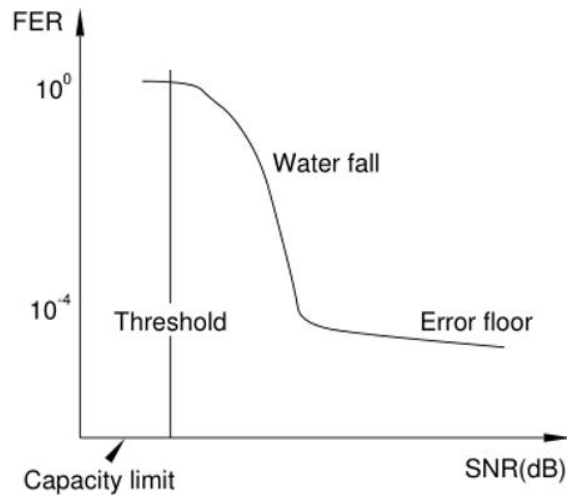
Ma trận cơ sở của đồ thị cơ sở được sử dụng trong Hình 1.5 được biểu diễn như dưới đây:

$$H_{proto} = \begin{pmatrix} 1 & 1 & 1 \\ 2 & 1 & 1 \end{pmatrix} \quad (1.5)$$

Trong đó, hàng và cột tương ứng mô tả nút kiểm tra và nút biến trong đồ thị. Phần tử $h(i, j)$ của ma trận cơ sở chỉ ra số cạnh song song được kết nối giữa nút kiểm tra i và nút biến j . Đồ thị mã protograph được xây dựng có số nút gấp N lần so với protograph ban đầu nhưng so sánh với protograph thì nó có cùng tỉ lệ mã cũng như cùng đặc tính về bậc đồ thị cho cả nút kiểm tra lẫn nút biến. Như vậy, việc tối ưu protograph có kích thước nhỏ cắt giảm khối lượng tính toán thông qua việc thu nhỏ tập tìm kiếm của bài toán tối ưu. Trong khi các nghiên cứu thực tế cho thấy các mã P-LDPC được dẫn xuất hoàn toàn có thể có hiệu năng tiệm cận với giới hạn của Shannon [50]. Các mã protograph LDPC có thể đạt hiệu năng đến tiệm cận dung lượng kênh với độ phức tạp của bộ mã hóa thấp cũng như tỉ lệ giải mã nhanh.

1.3.2. Hiệu năng của các mã protograph LDPC

Dung lượng Shannon của kênh AWGN đầu vào nhị phân (BI-AWGN) được xác định là tỉ lệ mã tối đa được hỗ trợ với một SNR cho trước. Dung lượng kênh BI-AWGN mặc dù không có biểu thức, nhưng là một hàm đơn điệu có thể giải ngược, do đó với tỉ lệ nhất định, người ta có thể tìm thấy SNR tối thiểu để hỗ trợ tỉ lệ đó. Đây thường là cách giới hạn kênh Shannon được biểu diễn trong ngữ cảnh mã hóa: dưới dạng một giới hạn SNR cho mỗi tỉ lệ mã.



Hình 1.7. Đồ thị đường cong hiệu năng điển hình của một mã LDPC

Hình 1.7 trình bày một đường cong hiệu năng điển hình mô tả hành vi của một mã LDPC trong hệ thống thông tin MIMO. Mỗi mã LDPC có một ngưỡng (threshold) giải mã thấp nằm trên giới hạn dung lượng kênh. Nếu ngưỡng của mã gần với dung lượng kênh, chúng ta nói rằng mã tiệm cận dung lượng kênh. Hiệu năng của các mã LDPC được chia làm 02 vùng, vùng có độ dốc lớn gọi là vùng thác (waterfall) và vùng lồi sàn (error-floor). Vùng thác cho biết miền hoạt động của mã trong đó tỉ lệ lỗi giảm đáng kể khi SNR tăng, chính là độ dốc lớn. Ở SNR cao hơn, một số mã cho độ dốc về tỉ lệ lỗi thấp hơn do đạt đến ngưỡng giới hạn bởi khoảng cách tối thiểu của mã hoặc do giới hạn của hiệu năng giải mã thấp do sự không hoàn hảo của đồ thị mã.

Các nghiên cứu trước đây đã cho thấy sự phức tạp để thiết kế một mã LDPC có hiệu năng tốt ở cả vùng thác và vùng lồi sàn. Từ Hình 1.7, hiệu năng của vùng thác nước có thể được cải thiện bởi cách tối ưu ngưỡng của mã dựa trên lựa chọn mã có các kết nối đồ thị mới cho phép giải mã tốt hơn và có ngưỡng giải mã nhỏ hơn. Điều đó tương đương với việc dịch chuyển đường cong hiệu năng lồi sang trái, gần với giới hạn dung lượng. Hiệu năng vùng lồi sàn khó có thể được cải thiện hơn do phụ thuộc vào sự không hoàn hảo của đồ thị các mã có độ dài hữu hạn cũng như tập các nút bẫy giải mã (trapping set), có thể gây nên hiện tượng lặp giải mã vô hạn hoặc do các chu kỳ lặp ngắn như được giải thích trong [51] và các tham chiếu trong đó.

Cải thiện hiệu năng vùng lỗi sàn của các mã LDPC là điều rất quan trọng đối với nhiều hệ thống, chẳng hạn như thiết bị lưu trữ dữ liệu và hệ thống truyền thông quang, những hệ thống yêu cầu tỉ lệ lỗi cực thấp. Có hai chiến lược chính để giải quyết vấn đề này, thiết kế mã LDPC mới hoặc cải thiện thuật toán dựa trên bộ giải mã. Chiến lược trước [52] liên quan đến một thiết kế cẩn thận để cấu trúc mã tránh được sự không hoàn hảo của đồ thị trong các chu kỳ ngắn tạo thành các tập các nút bẫy giải mã [51]. Chiến lược sau [53] liên quan đến việc thiết kế các bộ giải mã lặp sửa đổi để chúng có thể tránh hoặc phục hồi khi gặp tập các nút bẫy.

1.3.3. Thiết kế mã protograph LDPC

Khi thiết kế các mã P-LDPC mới, có hai vấn đề cơ bản cần phải tính đến: 1) Hoạt động tốt trong cả vùng thác và vùng lỗi sàn; 2) Có độ phức tạp giải mã thấp. Trong các công trình trước đây, hầu hết các thiết kế protograph LDPC đều tập trung vào việc tìm các mã có ngưỡng giải mã lặp càng gần với giới hạn dung lượng càng tốt dựa trên thuật toán tiến hóa mật độ mã [27] hoặc sơ đồ truyền thông tin ngoại lai (EXIT) [54]. Điều này dẫn đến thực tế là các mã được công bố thường yêu cầu số lần lặp giải mã lớn [52], [55] để mang lại hiệu năng mã tương ứng. Do đó, các bộ giải mã lặp cho các mã protograph LDPC được công bố trước đây thường có độ phức tạp cao vì mức độ phức tạp của bộ giải mã lặp tỷ lệ thuận với số lần lặp giải mã tối đa [56].

Ngoài độ phức tạp, việc sử dụng một số lượng lớn số lần giải mã lặp có thể dẫn đến thời gian xử lý dài cho máy thu tín hiệu, một trong những nguyên nhân gây ra độ trễ dài tổng thể cho các hệ thống thông tin liên lạc. Độ trễ xử lý kéo dài làm cho các mã LDPC dựa trên phương pháp thiết kế trước đó không phù hợp với một số hệ thống truyền thông hiện đại, ví dụ như mạng 5G thế hệ tiếp theo, trong đó độ trễ cực thấp là yêu cầu chính khi truyền thông tin từ điểm này đến điểm khác [57], [58]. Vì những lý do trên, việc ứng dụng của mã protograph được tối ưu hóa trước đây bị hạn chế trong nhiều tình huống thực tế khi mà độ trễ và độ phức tạp phần cứng thấp là những yêu cầu thiết kế quan trọng. Như vậy, yêu cầu thực tế khi thiết kế mã P-LDPC mới, có hiệu năng tốt hơn các nghiên cứu trước đó là phải cùng có độ dài khối ngắn và số lần lặp giải mã nhỏ, phù hợp với các hệ thống có yêu cầu độ trễ thấp và độ phức tạp thấp. Ngoài ra, các thiết kế trong nghiên cứu của luận này cũng cho phép đưa ra nhiều mã ở nhiều tỉ lệ khác nhau và được lồng trong một sơ đồ mã hóa chung.

Điều này cho phép đưa ra nhiều tỉ lệ linh hoạt thích ứng với điều kiện kênh truyền với một nền tảng phần cứng chung và có thể cung cấp hiệu năng độ trễ cực thấp.

Tóm lại, các tham số đầu vào cho quá trình thiết kế mã họ mã P-LDPC có tỉ lệ thích ứng trong các nghiên cứu của luận án gồm:

- 1) Ngưỡng (threshold) giải mã lặp tác động đến hiệu năng vùng thác nước (water-fall)
- 2) Thuộc tính khoảng cách tối thiểu tuyến tính tăng trưởng theo độ dài mã. Tham số này có tác động tăng hiệu năng vùng lỗi hay ngăn hành vi lỗi sàn (error-floor).
- 3) Số lần lặp giải mã thấp có tác động cải thiện độ trễ xử lý của hệ thống.

1.3.3.1. Ngưỡng giải mã lặp của các mã protograph

Như đã đề cập trong phần 1.3.2, một mã P-LDPC sẽ có cùng tính chất đồ thị như protograph ban đầu. Do vậy, ngưỡng giải mã lặp của mã P-LDPC giống như của protograph ban đầu. Điều này thể hiện giá trị SNR tối thiểu mà cho phép giải mã lặp đáng tin cậy của các mã LDPC lớn được xây dựng từ protograph. Ngưỡng giải mã có thể được tính toán bằng cách sử dụng giải thuật tiến hóa mật độ mã (DE) [27]. Thuật toán tiến hóa mật độ theo dõi phân phối các bản tin giải mã lan truyền trong đồ thị Tanner, nhưng thuật toán này rất phức tạp về mặt tính toán. Đặc biệt là cho các phương pháp thiết kế mã tự động, khi quá trình tìm kiếm, tối ưu mã P-LDPC mới đi qua nhiều giai đoạn thiết kế lặp đi lặp lại để đưa ra mã được tối ưu hóa với hiệu năng cao trong không gian thiết kế cho phép. Có một số kỹ thuật gần đúng làm giảm độ phức tạp của việc tính ngưỡng giải mã như: Sơ đồ truyền thông tin ngoại lai (EXIT) [59] và sử dụng xấp xỉ kênh đối ứng (RCA) [52]. Sơ đồ EXIT và các biến thể của nó là phương pháp phổ biến hơn để tính nhanh giá trị của ngưỡng trong các công trình nghiên cứu và là cách tiếp cận được sử dụng trong luận án này.

Để xem xét kỹ lưỡng việc tính toán ngưỡng giải mã lặp sử dụng sơ đồ EXIT, một danh sách chứa thuộc tính của mã protograph được xây dựng. Sau đó là bước hoán vị để xây dựng mã LDPC từ protograph ban đầu của nó với nguyên tắc chỉ hoán vị các cạnh giữa cùng một loại nút từ các bản sao khác nhau của protograph. Do đó, mặc dù mã LDPC được xây dựng có cùng đặc tính phân phối bậc như protograph ban đầu, nhưng các cạnh có cấu trúc nhiều hơn được bao hàm bởi đặc tính phân phối bậc và cấu trúc đó được quyết định bởi protograph ban đầu. Nói cách khác, có thể có hai mã P-LDPC sở hữu hàm phân phối bậc giống nhau được sinh ra từ 02 protograph khác nhau; Hai mã P-LDPC này có thể có cùng một ngưỡng

giải mã. Kết quả là, ngưỡng giải mã của mã P-LDPC là một hàm chức năng phụ thuộc của tỉ lệ phân phối bậc cũng như ma trận cơ sở ban đầu của nó.

Do sự phụ thuộc này của sơ đồ EXIT thông thường, vốn được thiết kế cho các nhóm LDPC chung, không thể được áp dụng chính xác cho các mã protograph. Cụ thể là không thể tính đến các nút biên bậc 1 cũng như sự phụ thuộc vào ma trận ban đầu như trình bày ở trên [54]. Để giải quyết những vấn đề này, Liva and Chiani [54] đề xuất một phương pháp gọi là PEXIT. Thuật toán PEXIT tính toán ngưỡng lặp của một protograph dựa trên phân phối bậc cạnh của chính nó thay vì dựa trên phân phối cạnh của các nút như trong sơ đồ EXIT thông thường [59]. Thuật toán PEXIT là cơ sở để thực hiện các nghiên cứu mở rộng trong luận án này.

1.3.3.2. Thuộc tính tăng trưởng khoảng cách tối thiểu tuyến tính

Nội dung phần trước đã giải thích việc tính toán ngưỡng protograph được sử dụng để thiết kế các mã đạt hiệu năng tốt ở vùng thác. Mặc dù vậy, là không dễ để kiểm soát hiệu năng vùng lỗi sàn vì giá trị lỗi sàn liên quan tới sự không hoàn hảo của đồ thị và sự xuất hiện của tập các nút bẫy [51].

Việc tìm kiếm các tập các nút bẫy có độ phức tạp tăng dần cùng với độ dài của từ mã. Tuy nhiên, các thực nghiệm cho thấy rằng nếu khoảng cách tối thiểu của một mã LDPC tăng trưởng tuyến tính cùng với độ dài của từ mã, mã LDPC đó sẽ không có hiện tượng lỗi sàn [60]. Trong [55], các tác giả cũng chỉ ra rằng nếu các mã protograph ban đầu thỏa mãn thuộc tính tăng trưởng khoảng cách tối thiểu thì kích thước tối thiểu của tập các nút bẫy của chúng cũng tăng trưởng với độ dài khối của mã. Thuộc tính tăng trưởng khoảng cách tối thiểu của một mã P-LDPC được xác định thông qua tính toán liệt kê trọng số được xây dựng từ một protograph cơ sở ban đầu [52].

1.3.3.3. Số lần lặp giải mã

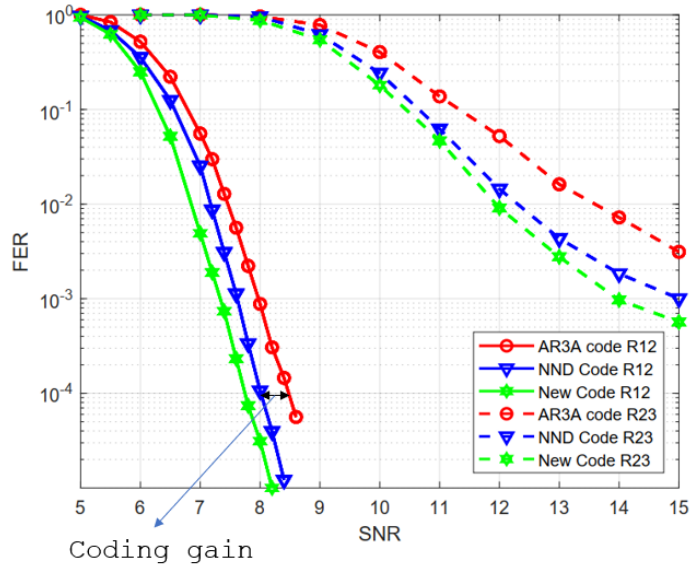
Để thiết kế một mã P-LDPC tốt, người ta thường tập trung vào việc tối ưu hóa ngưỡng giải mã lặp, từ đó thu được nhiều mã tiệm cận dung lượng kênh [52]. Tuy nhiên, những mã đó thường yêu cầu một số lượng lớn các lần lặp giải mã và độ dài khối rất lớn để cung cấp hiệu năng thỏa đáng. Điều này dẫn đến độ trễ cao và tiêu tốn điện năng trong máy thu.

Như vậy, những mã này có thể không phù hợp và tối ưu cho nhiều ứng dụng thực tế trong mạng không dây thế hệ tương lai khi mà độ phức tạp và trễ xử lý được giới hạn nghiêm ngặt, tức là yêu cầu số lượng lặp giải mã nhỏ. Gần đây, nhiều công trình nghiên cứu đã cố gắng để thiết kế mã Protograph LDPC với một số lượng nhỏ số lần lặp giải mã [57], [61], [62]. Kết quả mô phỏng đã chứng minh rằng các mã được tối ưu hóa với số lần lặp thấp hoạt động tốt hơn mã tối ưu hóa với số lần lặp cao như mã NND [55].

Do vậy, nghiên cứu thiết kế mã P-LDPC trong luận án này lựa chọn số lần lặp giải mã, là một tham số thiết kế để tối ưu các mã P-LDPC cho trường hợp các hệ thống không dây mã hóa MIMO với ADC độ phân giải cực thấp. Tham số này thể hiện số lần lặp giải mã tối đa trong thuật toán giải mã lặp, giá trị này thường bị giới hạn để đảm bảo yêu cầu về độ trễ xử lý của một hệ thống truyền thông không dây nhất định. Điểm khác biệt này so với các nghiên cứu thiết kế mã protograph tồn tại trước đây [52], [55], giúp các mã P-LDPC tối ưu được hiệu năng trên cả vùng thác và vùng lỗi sàn mà vẫn đảm bảo được độ trễ nằm trong giới hạn cho phép của hệ thống truyền thông.

1.3.4. Đánh giá hiệu năng giải pháp mã P-LDPC

Để đánh giá các giải pháp mã P-LDPC, thông thường các nghiên cứu thực hiện bằng cách xem xét mức tín hiệu SNR cần thiết của giải pháp giải mã đó để đạt đến một xác suất lỗi giới hạn. Giải pháp mã P-LDPC tốt hơn có thể chịu được mức tín hiệu SNR thấp hơn. Sự khác biệt này (được tính bằng đơn vị dB) thường được gọi là độ lợi mã hóa. Nói cách khác, độ lợi mã hóa được xem là mức giảm của công suất tín hiệu trong các hệ thống được mã hóa đối với một công suất nhiễu cố định hoặc là mức tăng của công suất nhiễu cho phép đối với công suất tín hiệu cố định, hay chính là hiệu quả về mặt năng lượng. Hình 1.8 được trích từ kết quả nghiên cứu trong công trình [CT5], minh họa về giá trị độ lợi mã hóa. Trong đó biểu diễn hiệu năng theo tỉ lệ lỗi khung (FER) theo SNR của một số mã P-LDPC có tỉ lệ mã $R = 1/2$ và $R = 2/3$. Thông thường để đảm bảo FER là chính xác và đảm bảo độ tin cậy, quá trình mô phỏng cần thực hiện khi xuất hiện số lượng khung lỗi đạt tối thiểu là 100. Điều này có nghĩa là để đạt được giá trị $FER = 10^{-5}$ cần phải thực hiện trên tổng số khung là: $F_s = 10^7$.



Hình 1.8. Đánh giá hiệu năng thông qua độ lợi mã hóa

Quan sát Hình 1.8 ở trên, có thể thấy độ lợi mã hóa là khoảng $0,4 \text{ dB}$ khi so sánh mã có đường nét liền hình tam giác (mã NND) có độ lợi mã so với mã có đường nét liền hình tròn (mã AR3A).

1.4. Các nghiên cứu liên quan

Vì 5G đã và đang được triển khai trong tương lai gần, điều quan trọng là phải hiểu rõ hành vi hiệu năng của công nghệ MIMO cỡ lớn và giải pháp mã P-LDPC, hai trong số các công nghệ chính trong 5G. Trong đó đó, hiệu quả năng lượng (EE) và hiệu suất phổ (SE) đã trở thành các thước đo chính về hiệu năng trong các hệ thống truyền thông không dây [63]–[66]. Như đã trình bày ở trên, luận án này tập trung nghiên cứu về hiệu năng của các hệ thống MIMO cỡ lớn với các bộ ADC độ phân giải thấp từ 1 đến 2 bit. Các phân tích lý thuyết và mô phỏng tập trung vào ba chủ đề là: 1) Bộ ADC độ phân giải thấp giới hạn từ 1 đến 2 bit; 2) Giải pháp mã hóa P-LDPC và 3) Thuật toán tách sóng và giải mã ở phía thu. Số lượng và phạm vi nghiên cứu về hiệu năng của hệ thống thông tin MIMO cỡ lớn là rất rộng và đa dạng. Do vậy, phần nội dung tiếp theo tập trung khảo sát và phân tích vào các nghiên cứu gần nhất với chủ đề của luận án này.

1.4.1. Bộ ADC độ phân giải thấp (1 đến 2 bit)

Việc giảm công suất truyền tải được biết đến như một lợi thế của các hệ thống thông tin MIMO cỡ lớn. Phân tích gần đúng trong [4] chỉ ra rằng năng lượng truyền yêu cầu trên mỗi bit giảm khi số lượng ăng ten trên trạm gốc (BS) ngày càng tăng và cuối cùng biến mất với vô số ăng ten BS. Tuy nhiên, trên thực tế việc giảm công suất truyền tải không phải lúc nào cũng cải thiện hiệu quả EE. Vì công suất tiêu thụ của mạch RF tăng tuyến tính với số lượng ăng ten trạm gốc, tiếp đó việc sử dụng một số lượng lớn ăng ten tại BS trong MIMO lớn có thể làm tăng đáng kể mức tiêu thụ điện của mạch tần số vô tuyến (RF) [17], [23], [67]–[69]. Mức tiêu thụ công suất mạch RF tăng lên này có thể ảnh hưởng đáng kể đến EE chung của hệ thống [17] [67].

Hơn nữa, việc sử dụng một số lượng lớn ăng ten trong các hệ thống MIMO cỡ lớn mang đến một số thách thức kỹ thuật cho cả mô-đun RF [20] và bộ tách sóng tín hiệu tại trạm cơ sở [19]. Tại giao diện tần số vô tuyến, việc sử dụng nhiều cặp chuyển đổi tín hiệu tương tự sang tín hiệu số (ADC) và chuyển đổi tín hiệu số sang tín hiệu tương tự (DAC) tại phía nhận không chỉ là vấn đề chi phí phần cứng mà còn là suy hao năng lượng. Điều này là do chi phí phần cứng, mức tiêu thụ năng lượng của các bộ ADC và DAC tăng trưởng tuyến tính với số lượng ăng ten và theo cấp số nhân với số lượng bit được sử dụng. Nhằm giải quyết thách thức này, một giải pháp tiềm năng là thay thế các bộ ADC độ phân giải cao, tiêu tốn nhiều năng lượng bằng các bộ ADC độ phân giải thấp và tiêu tốn ít năng lượng [22], [70]–[77].

Sử dụng mô hình nhiễu lượng tử cộng (AQNМ), phân tích trong [20] gợi ý rằng sự mất mát của SE có thể đạt được do sử dụng ADC độ phân giải thấp có thể được bù đắp bằng cách sử dụng nhiều ăng ten BS hơn. Điều này được nghiên cứu thêm trong [78] cho kênh Rayleigh fading với CSI không có ở phía thu. Kết quả cho thấy khi số lượng ký hiệu (symbol) truyền và ăng ten thu đủ lớn, vẫn có thể đạt được SE cao. Bên cạnh đó, biểu thức tiệm cận tổng quát hơn của SE được đề xuất và kết luận tương tự như [20] được rút ra. EE có thể được cải thiện bằng cách cùng tối ưu độ phân giải của bộ ADC và số lượng ăng ten BS [79], [80], [81]. Kết quả cho thấy rằng các bộ ADC có độ phân giải thấp vừa phải, ví dụ, bộ ADC 4-bit hoặc 5-bit, có thể tối ưu hóa EE, trong khi sử dụng các bộ ADC có độ phân giải cực thấp, ví dụ 1-bit, có thể làm suy giảm nghiêm trọng EE vì rất nhiều ăng ten tại trạm gốc được

sử dụng để bù đắp tổn thất cho SE. Sau đó, phân tích được mở rộng sang việc so sánh các bộ ADC có độ phân giải thấp với kiến trúc bộ ADC hỗn hợp trong kênh Rayleigh Fading trong [82]. Kết quả chỉ ra rằng EE có thể được cải thiện bằng cách sử dụng các ADC có độ phân giải thấp nhưng kiến trúc bộ ADC hỗn hợp có thể đem lại sự cân bằng tốt hơn giữa SE và EE.

Các ADC độ phân giải thấp, bên cạnh sự suy giảm về phần cứng, còn có thể gây ra hiện tượng lỗi sàn khi ước tính lỗi trên kênh. Tuy nhiên, Xu và cộng sự [75], thông qua tốc độ tổng đường lên đã chứng minh rằng việc tăng số lượng ăng ten tại trạm gốc có thể giúp giảm thiểu sự suy giảm hiệu năng gây ra bởi các bộ ADC độ phân giải thấp và sự suy giảm về năng lực phần cứng. Một nghiên cứu khác của Gao và cộng sự [73], đã sử dụng các kỹ thuật học sâu để giải quyết vấn đề ước tính kênh, nhưng cho các hệ thống MIMO quy mô lớn với các bộ ADC hỗn hợp (nghĩa là hệ thống có sử dụng một phần nhỏ ăng ten có các ADC độ phân giải cao trong khi phần còn lại chứa các ADC độ phân giải thấp). Chiến lược được sử dụng ở đây là nhằm loại bỏ các ảnh hưởng bất lợi của các ADC có độ phân giải thấp là sử dụng tín hiệu nhận được bởi các ăng ten có ADC độ phân giải cao để dự đoán tín hiệu của các kênh khác cũng như các kênh riêng của chúng. Cách tiếp cận này đạt được sự cải thiện hiệu năng cho trường hợp các ADC hỗn hợp 1-bit.

Liên quan tới giới hạn lý thuyết của các hệ thống MIMO-MU với ADC độ phân giải thấp, Fan và cộng sự [20], đã đưa ra biểu thức tốc độ tổng gần đúng cho các hệ thống MIMO đơn người dùng (MIMO-SU), trong đó có tính đến cả các tác động cho cả thành phần fading nhanh và fading chậm. Tương tự như những phát hiện trong [75], Fan và cộng sự chỉ ra rằng những tổn thất về hiệu năng có thể được bù đắp nhờ tăng số ăng ten phía thu. Hơn nữa, nghiên cứu chỉ ra rằng ADC 1-bit và 2-bit cho hiệu quả năng lượng tốt nhất về công suất truyền qua kênh và công suất hao hụt bởi ADC tại ăng ten thu.

Về mặt xử lý thông tin, có sự tham gia của quá trình lượng tử hóa vô hướng khi chuyển đổi từ tín hiệu liên tục sang tín hiệu rời rạc ở mô đun tần số vô tuyến. Một số nghiên cứu gần đây sử dụng bộ lượng tử hóa vô hướng không đồng nhất, với các mức lượng tử hóa không bằng nhau và được tối ưu hóa dựa trên hàm mật độ xác suất của đầu vào [20], [72]. Bộ lượng tử hóa không đồng nhất được biết đến là cho hiệu năng tốt nhưng có độ phức tạp xử lý lớn hơn bởi các mức khoảng lượng tử Δ cần được tối ưu theo hàm phân phối mật độ

xác xuất (PDF) đầu vào. Một loại lượng tử hóa khác là lượng tử hóa vô hướng đồng nhất, có ưu điểm so với lượng tử hóa không đồng nhất là nó mạnh mẽ hơn với các phân phối đầu vào không biết trước và lỗi lượng tử tối đa được giới hạn [22], [61]. Cụ thể hơn, các tác giả trong [61] đã nghiên cứu, áp dụng bộ lượng tử hóa vô hướng đồng nhất cho các hệ thống MIMO quy mô lớn với ADC độ phân giải thấp. Tuy nhiên, việc cân bằng biến dạng quá tải và biến dạng mềm không được tối ưu hóa để giảm thiểu biến dạng lượng tử tổng thể [61]. Nghĩa là, một giới hạn cắt sẽ luôn được lựa chọn theo luật three-sigma bất kể độ phân giải của ADC [22]. Điều này dẫn đến hiệu năng của các hệ thống MIMO quy mô lớn với ADC độ phân giải thấp sẽ bị suy giảm, đặc biệt là với trường hợp ADC 1-bit.

Xuất phát từ quan sát trên, chủ đề nghiên cứu đầu tiên của luận án là làm thế nào để cải thiện sự suy giảm hiệu năng nghiêm trọng của hệ thống thông tin MIMO cỡ lớn khi triển khai bộ ADC đồng nhất độ phân giải thấp từ 1 đến 2 bit. Theo đó, thông qua việc tìm kiếm một giới hạn cắt phù hợp cho mỗi mức độ phân giải của bộ ADC, một chiến lược để cân bằng biến dạng quá tải và biến dạng mềm được thực hiện, nhằm giảm biến dạng lượng tử hóa tổng thể. Để kiểm chứng, tốc độ tổng có thể đạt được đường lên của hệ thống MIMO-MU được sử dụng để so sánh giữa bộ ADC đồng nhất được đề xuất với các bộ ADC liên quan. Các kết quả nghiên cứu vấn đề này được trình bày tại Chương 2 của luận án và đã được công bố trong công trình [CT3].

1.4.2. Mã P-LDPC có tỉ lệ mã thích ứng

Nhu cầu ngày càng tăng của tốc độ dữ liệu lớn trong các hệ thống truyền thông không dây thế hệ mới, được hỗ trợ bởi việc sử dụng các công nghệ cải thiện băng thông lên rất lớn, sẽ dẫn đến các yêu cầu nghiêm ngặt về cả hiệu suất phổ và độ trễ xử lý. Các yêu cầu này sẽ đòi hỏi tốc độ xử lý tín hiệu tại trạm gốc cao hơn đáng kể so với các giải pháp thông thường, điều này đặc biệt khó khăn đối với các giải pháp mã hóa sửa lỗi (FEC). Do tính chất của các kênh truyền thông, các cơ chế mã hóa sửa lỗi FEC là rất cần thiết cho bất kỳ hệ thống truyền thông nào, bất kể cách thức thông tin được vận chuyển, liên kết có dây hoặc không dây. Tuy nhiên, các cơ chế sửa lỗi này đòi hỏi số lượng tính toán lớn, tiêu tốn một lượng lớn tài nguyên về phần cứng và năng lượng.

Trong ngữ cảnh đó, mã LDPC được xem như một lựa chọn hàng đầu và được tìm thấy ứng dụng rộng rãi trong các hệ thống thông tin liên lạc hiện đại do hiệu năng giải mã tuyệt

vòi của chúng [26], [57], cho phép đạt được hiệu suất phổ cao [83] và hiệu quả năng lượng [84]. Do vậy, mã LDPC đang dần thay thế các giải pháp FEC đã được thiết lập tốt khác trong mạng không dây thế hệ tương lai [85]. Chẳng hạn, chúng đã được thông qua trong một số tiêu chuẩn không dây gần đây.

Trong hầu hết các hệ thống truyền thông hiện đại, ví dụ như mạng thế hệ 5G, có những yêu cầu không đồng nhất về độ trễ, hiệu suất phổ và độ tin cậy [86]. Các yêu cầu đa dạng này có thể được chuyển trực tiếp thành các yêu cầu cụ thể về tỉ lệ lỗi khung (FER) và tỉ lệ lỗi bit (BER) khi thiết kế mã [57]. Để đáp ứng được các yêu cầu đa dạng về FER/BER, một giải pháp thực tế là sử dụng các cấu hình điều chế và mã hóa kênh khác nhau phù hợp cho các kịch bản dịch vụ khác nhau. Tương ứng với giải pháp này, cần một phương pháp thiết kế họ mã LDPC có tỉ lệ mã thích ứng dựa trên các protograph lồng nhau. Khi đó, việc thiết kế chỉ cần thực hiện trên một cặp cấu trúc bộ mã hóa/giải mã và cùng độ dài khối thông tin cho tất cả các tỷ lệ mã được thiết kế.

Mặc dù có rất nhiều nghiên cứu về ADC 1-bit cho các hệ thống MIMO cỡ lớn [22], [73], [77] nhưng việc phân tích và tối ưu hóa hiệu năng cho chúng vẫn còn hạn chế. Đặc biệt là với các hệ thống truyền thông không dây được mã hóa bởi giải pháp mã hóa kênh P-LDPC và sử dụng công nghệ MIMO cỡ lớn. Công trình có liên quan nhất gần đây tới nghiên cứu này là từ Vu và các cộng sự [62]. Với giải pháp sử dụng thuật toán trao đổi thông tin tương hỗ ngoại lai (PEXIT) đề xuất cho hệ thống MIMO cỡ lớn bộ tách sóng MIMO, các tác giả đã thiết kế các mã LDPC protograph mới tối ưu cho hệ thống LS-MIMO. Mặc dù vậy, có hai giới hạn trong nghiên cứu này: 1) Nghiên cứu chỉ xem xét giới hạn độ phân giải ADC từ 2-bit tới 5-bit; 2) Giới hạn cắt là cố định bằng cách sử dụng luật three-sigma. Bên cạnh đó, như được chứng minh trong [22], luật three-sigma là tối ưu cho các ADC độ phân giải cao.

Từ những phân tích trên, vấn đề nghiên cứu tiếp theo của luận án là tìm kiếm một giải pháp thiết kế họ mã P-LDPC có tỉ lệ thích ứng linh hoạt đáp ứng các yêu cầu về hiệu suất phổ, độ trễ xử lý mà vẫn đảm bảo hiệu quả về năng lượng, phù hợp cho các hệ thống truyền thông không dây thế hệ mới. Hay nói cách khác, họ mã P-LDPC có tỉ lệ mã thích ứng được này giúp cải thiện hiệu năng của hệ thống thông tin MIMO cỡ lớn với các bộ ADC độ phân giải thấp từ 1 đến 2 bit. Các kết quả nghiên cứu chủ đề này được trình bày trong Chương 3 và được công bố trong công trình [CT1], [CT2], [CT4] và [CT5].

1.4.3. Thuật toán tách sóng và giải mã phía thu

Hiện nay có nhiều nghiên cứu tập trung giải quyết ảnh hưởng của bộ ADC độ phân giải thấp và ảnh hưởng của suy giảm phần cứng đối với hiệu năng hệ thống [22], [73], [75]–[77]. Trong đó, Nguyen và các cộng sự [74] đã đề xuất các kỹ thuật học máy (sử dụng kiểm dữ liệu được giải mã để huấn luyện) cho các trường hợp thông tin trạng thái kênh (CSI) không có tại BS phía thu. Phương pháp học máy này mang lại sự cải thiện hiệu năng và tiết kiệm năng lượng cho MIMO lớn với ADC độ phân giải thấp [74]. Thông qua một phương pháp tương tự, Gao và cộng sự [73], đã sử dụng các kỹ thuật học sâu để giải quyết các vấn đề về ước tính kênh, nhưng đối với MIMO lớn có ADC hỗn hợp (nghĩa là, trong hệ thống này một phần nhỏ các ăng ten có ADC độ phân giải cao trong khi phần còn lại có ADC độ phân giải thấp). Xuất phát từ ý tưởng này, một cách tiếp cận được đề xuất là sử dụng tín hiệu nhận được bởi ăng ten ADC độ phân giải cao để dự đoán thông tin độ tin cậy thấp của các ăng ten độ phân giải thấp khác. Từ đó, giảm các tác động bất lợi của ADC độ phân giải thấp, chiến lược này giúp cải thiện hiệu năng đối với trường hợp ADC hỗn hợp.

Đối với các thuật toán tách sóng tín hiệu trong hệ thống truyền thông LS-MIMO với ADC độ phân giải thấp, các tác giả trong [77] đã nghiên cứu bộ tách sóng tín hiệu hai giai đoạn dựa trên bộ tách sóng cưỡng bức về không (ZF) và bộ tách sóng hợp lệ tối đa (ML) cho các hệ thống MIMO lớn với ADC 1-bit. Bộ tách sóng được đề xuất này hoạt động tốt hơn bộ tách sóng ZF thông thường, trong khi độ phức tạp của nó thấp hơn nhiều so với bộ tách sóng ML. Bên cạnh đó, với hướng nghiên cứu về hệ thống MIMO với ADC 1-bit sử dụng bộ giải mã truyền thông điệp, Cho và các cộng sự [76] đã đưa ra một thuật toán để tính toán giá trị thông tin mềm (tỷ lệ log-likelihood) cho bộ tách sóng tín hiệu MIMO. Ưu điểm của cách tiếp cận này là bộ tách sóng MIMO và bộ giải mã kênh truyền thông điệp có thể trao đổi thông tin mềm của các bit được mã hóa với nhau, và nhiễu giữa các luồng cũng bị loại bỏ. Do đó, bộ tách sóng đầu ra mềm này hoạt động tốt hơn bộ tách sóng loại ZF ở cả trường hợp CSI hoàn hảo và không hoàn hảo ở BS. Chung hướng nghiên cứu sử dụng bộ tách sóng MIMO đầu ra mềm, Nguyen và các cộng sự [22] nghiên cứu các hệ thống MIMO cỡ lớn được mã hóa trong đó các bộ ADC độ phân giải thấp và mã protograph kiểm tra chẵn lẻ mật độ thấp (P-LDPC) được áp dụng. Trong đó, bộ tách sóng MIMO và giải mã kết hợp với thuật toán khử nhiễu song song được sử dụng tại máy thu. Nghiên cứu chỉ ra rằng một số lượng lớn các ăng ten ở máy thu có thể bù đắp cho độ phân giải thấp của bộ ADC. Hiệu

năng của các hệ thống sử dụng ADC 4-bit có thể tiệm cận với hiệu năng của các hệ thống sử dụng ADC độ phân giải cao trong nhiều cấu hình LS-MIMO khác nhau.

Việc tách sóng tín hiệu ảnh hưởng như thế nào đến hiệu quả năng lượng cũng đã được Lui và cộng sự nghiên cứu [71]. Trong công trình này, các tác giả tập trung vào việc điều tra hiệu năng của máy tách sóng ZF và biến thể của nó, có loại bỏ nhiễu liên tiếp ZF (ZF-SIC). Chiến lược phân bổ năng lượng là được thực hiện ở dạng phân tích bằng cách xem xét tốc độ truyền bằng nhau cho tất cả người dùng. Ngoài ra, Dai và các cộng sự đã nghiên cứu tốc độ có thể đạt được cho cả đường lên và đường xuống của các hệ thống MIMO lớn song công với các bộ ADC có độ phân giải thấp [72]. Kết quả cho thấy rằng việc sử dụng luật phân chia tỷ lệ công suất thích hợp và nhiễu ăng ten hơn tại BS có thể giảm nhiễu và tạp âm. Nghiên cứu này một lần nữa chứng minh rằng tăng độ phân giải của ADC không phải là lựa chọn đúng vì hiệu năng hệ thống được cải thiện một cách hạn chế trong khi chi phí tiêu thụ và điện năng tăng một cách bất hợp lý. Cuối cùng, nghiên cứu cho rằng sử dụng ADC có độ phân giải thấp là một lựa chọn thiết thực cho các hệ thống MIMO lớn.

Các nghiên cứu trước đây về hệ thống LS-MIMO sử dụng ADC hỗn hợp chủ yếu dựa trên lý thuyết thông tin trong đó giả định mã ngẫu nhiên với độ dài mã vô hạn. Rất ít các nghiên cứu chú ý tới các hệ thống truyền thông thực tế nơi mà các họ mã sửa lỗi kênh cụ thể được sử dụng. Nghiên cứu liên quan gần nhất về hiệu năng của mã protograph LDPC trong hệ thống truyền thông LS-MIMO với ADC độ phân giải thấp được thực hiện bởi Vu và cộng sự [22]. Tuy nhiên, nghiên cứu này chỉ áp dụng với bộ ADC có cùng độ phân giải và độ phân giải thấp giới hạn từ 3 đến 5 bit.

Từ những phân tích trên, chủ đề nghiên cứu tiếp theo của luận án là nghiên cứu, đề xuất thuật toán tách sóng MIMO và giải mã P-LDPC ở phía thu cho hệ thống thông tin MIMO cỡ lớn với các bộ ADC hỗn hợp. Đây là chủ đề nghiên cứu mới, chưa có một nghiên cứu chuyên sâu nào trên thế giới thực hiện. Hơn thế nữa, thuật toán mới được đề xuất sẽ sử dụng các kết quả nghiên cứu về bộ ADC đồng nhất độ phân giải thấp và giải pháp mã P-LDPC mới được đề xuất trong các công trình nghiên cứu ở trên. Điều này hi vọng sẽ giúp cải thiện đáng kể hiệu năng của hệ thống MIMO cỡ lớn với ADC độ phân giải hỗn hợp. Cuối cùng, thuật toán được đề xuất sẽ là cơ sở để mở ra nhiều hướng nghiên cứu mới cho hệ thống thông tin MIMO cỡ lớn với giải pháp mã P-LDPC và các bộ ADC hỗn hợp. Kết quả nghiên

cứu chủ đề này được trình bày trong Chương 4 của luận án và được công bố trong công trình nghiên cứu [CT6].

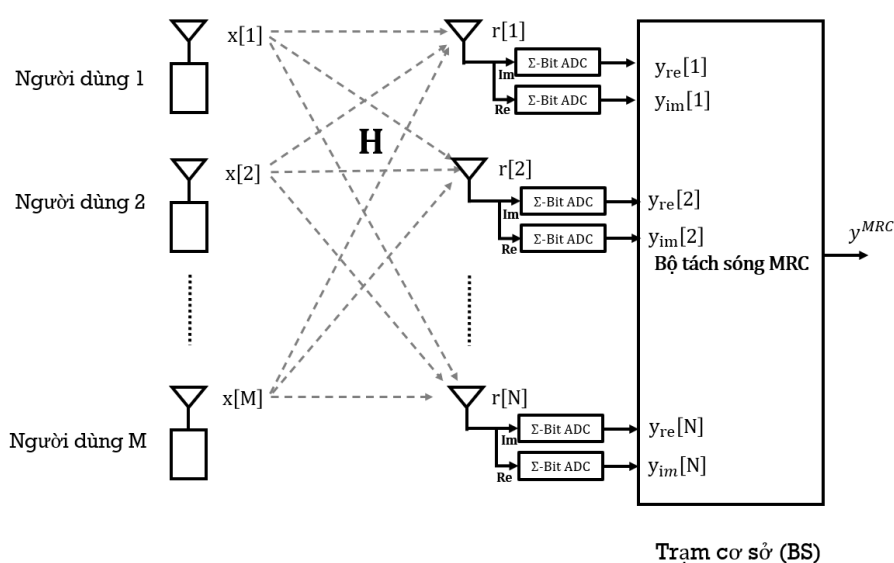
1.5. Kết luận chương

Chương này trình bày ngắn gọn về vấn đề hiệu năng của các hệ thống thông tin MIMO cỡ lớn, một trong các công nghệ quan trọng được triển khai trong mạng không dây 5G. Các thành phần quan trọng, có ảnh hưởng, tác động đến hiệu năng của hệ thống MIMO cỡ lớn như bộ ADC độ phân giải thấp, giải pháp mã P-LPDC được xem xét, phân tích. Trong đó, các khái niệm cơ sở có liên quan, sẽ được sử dụng trong các phần còn lại của luận án được trình bày. Phần cuối của chương giới thiệu các khảo sát, phân tích về các công trình nghiên cứu trong và ngoài nước có liên quan tới chủ đề của luận án. Từ đó, làm rõ và rút ra các mục tiêu chính của luận án, sẽ được trình bày chi tiết ở các chương tiếp theo.

CHƯƠNG 2. ĐỀ XUẤT BỘ ADC ĐỒNG NHẤT ĐỘ PHÂN GIẢI THẤP CHO HỆ THỐNG MIMO CỠ LỚN

Chương này nghiên cứu thiết kế bộ ADC đồng nhất độ phân giải thấp từ 1 đến 2 bit, cho hệ thống thông tin MIMO cỡ lớn. Khác với các nghiên cứu trước đây chỉ sử dụng giới hạn cắt theo luật three-sigma khi xây dựng bộ ADC đồng nhất với độ phân giải bất kỳ. Một biểu thức tính toán giới hạn mới được nghiên cứu, đề xuất và ứng dụng trong bộ ADC độ phân giải thấp 1 đến 2 bit, được gọi là bộ ADC đồng nhất tối ưu độ phân giải thấp. Các kết quả phân tích bằng lý thuyết và mô phỏng chỉ ra rằng việc sử dụng bộ ADC tối ưu độ phân giải thấp này có thể cải thiện đáng kể tốc độ tổng đường lên của hệ thống MIMO-MU. Cụ thể với trường hợp ADC 1 bit, sự cải thiện này là từ 5 đến 9 *bits/s/Hz* tương ứng với số lượng ăng ten trên trạm gốc là $N = 50$ đến $N = 500$. Hơn nữa, độ phân giải từ 1 đến 2 bit của bộ ADC được cho là có hiệu quả về năng lượng tốt nhất cho các hệ thống MIMO cỡ lớn. Như vậy, hiệu năng tổng thể của hệ thống MIMO có thể được cải thiện bằng cách sử dụng các bộ ADC tối ưu độ phân giải thấp được đề xuất này. Đóng góp của nghiên cứu trong chương này của luận án đã được công bố trong [CT3] và bộ ADC tối ưu độ phân giải thấp thiết kế trong chương này sẽ được sử dụng trong các công trình nghiên cứu tiếp theo, được trình bày trong phần sau của luận án này.

2.1. Mô hình hệ thống



Hình 2.1. Mô hình hệ thống MIMO-MU

Xem xét mô hình kênh đường lên với M người dùng sử dụng ăng ten đơn kết nối với một trạm gốc được trang bị N ăng ten, được gọi là hệ thống MIMO-MU như trình bày ở Hình 2.1.

Mô hình kênh cho hệ thống này được cho bởi biểu thức:

$$r = \sqrt{p_u} Hx + w \quad (2.1)$$

Trong đó, $H \in \mathbb{C}^{N \times M}$ là ma trận kênh giữa người dùng và trạm gốc, x là véc tơ kích thước $[M \times 1]$ của ký hiệu được truyền bởi tất cả người dùng, và $w \sim \mathcal{CN}(0, I)$ là nhiễu Gauss trắng cộng (AWGN). Cuối cùng, $r \in \mathbb{C}^{N \times 1}$ là vector của tín hiệu nhận được thông qua tất cả các ăng ten trên trạm gốc.

Trong nghiên cứu này, giả sử rằng hệ số kênh giữa người dùng thứ m và ăng ten thứ n trên trạm gốc là $h[n, m]$. Hệ số này gồm các các hệ số độc lập là fading nhanh, suy giảm hình học, và fading chậm tuân theo hàm log chuẩn [20]. Hệ số $h[n, m]$ có thể được biểu diễn là:

$$h[n, m] = g[n, m] \sqrt{\emptyset[m]} \quad (2.2)$$

Trong đó, $g[n, m]$ là hệ số fading nhanh từ người dùng thứ m tới ăng ten thứ n trên trạm gốc và $\emptyset[m]$ là thể hiện cả suy giảm hình học và giá trị fading chậm tuân theo hàm log chuẩn, được giả sử là không đổi trên qua tất cả các ăng ten [20]. Ở dạng ma trận, (2.2) được thể hiện:

$$\mathbf{H} = \mathbf{G} \emptyset^{\frac{1}{2}} \quad (2.3)$$

Trong đó, \mathbf{G} là ma trận kích thước $N \times M$ của kênh fading nhanh giữa người dùng và trạm gốc, và \emptyset là ma trận đường chéo $M \times M$ với các phần tử trên đường chéo là $\emptyset[m]$.

Tín hiệu nhận được tại mỗi ăng ten thu đầu tiên được chuyển đổi từ dạng tuần tự sang dạng số bởi một cặp ADC độ phân giải thấp Σ -bit: Một ADC Σ -bit dành cho thành phần cùng pha (phần thực) của tín hiệu và ADC Σ -bit còn lại là cho thành phần lệch pha (phần ảo) của tín hiệu. Đặt Q là toán tử lượng tử hóa, mối quan hệ giữa đầu vào và đầu ra của khối ADC Σ -bit được mô tả bởi công thức:

$$y = Q(r_{re}) + jQ(r_{im}) \quad (2.4)$$

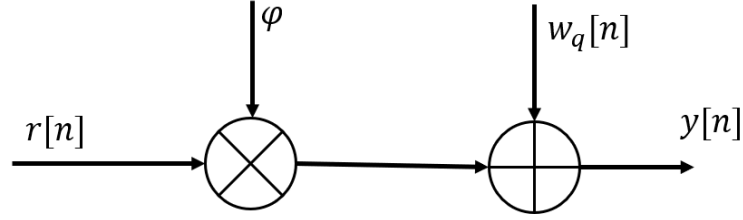
Trong đó, r_{re} và r_{im} lần lượt là thành phần thực và ảo của tín hiệu thu được r . Hơn nữa, bộ lượng tử hóa Q là đơn hướng (nghĩa là mỗi phân tử trong vector được lượng tử hóa riêng biệt).

2.2. Bộ ADC độ phân giải thấp

Như được trình bày ở Chương 1, số lượng mức lượng tử hóa phụ thuộc vào độ phân giải của bộ ADC [87]. Ví dụ, ADC 3-bit có thể cung cấp 8 mức khác nhau cho các tín hiệu đầu ra lượng tử hóa. Nhìn chung, ADC có độ phân giải cao dẫn đến sai số lượng tử hóa nhỏ hơn so với ADC có độ phân giải thấp. Với hệ thống mạng LTE (4G), các bộ ADC có độ phân giải cao, thường được sử dụng rộng rãi là 15 bit [88]. Tuy nhiên, việc sử dụng các ADC có độ phân giải cao như vậy có thể làm giảm EE tổng thể [81], [89], [90]. Điều này là do mức tiêu thụ điện năng tổng thể của các hệ thống MIMO lớn phần lớn phụ thuộc vào mức tiêu thụ điện của mạch RF, trong khi người ta biết rằng ADC có độ phân giải cao đóng góp đáng kể vào mức tiêu thụ điện của mạch RF [36], [87], [91]. Việc sử dụng các bộ ADC có độ phân giải thấp đem lại mức tiêu hao điện năng thấp hơn và đã được nhiều người coi là giải pháp tiết kiệm năng lượng cho các hệ thống MIMO lớn. Tuy nhiên một vấn đề là nhiều lượng tử hóa tỉ lệ theo hàm mũ với số lượng bit được sử dụng để đại diện cho mỗi giá trị trong mức lượng tử và chúng có thể ảnh hưởng đáng kể đến hiệu năng SE.

Vì hoạt động lượng tử hóa trong (2.4) là một quá trình phi tuyến tính và các đầu ra lượng tử hóa tương quan với các tín hiệu đầu vào [92], nên việc phân tích SE chính xác cho các hệ thống ADC có độ phân giải thấp có xu hướng khó khăn. Để nghiên cứu hiệu ứng nhiễu lượng tử hóa lên hiệu năng của hệ thống, một cách cổ điển là xử lý lượng tử hóa phi tuyến tính với một mô hình xấp xỉ tuyến tính [93]. Nghiên cứu trong phần này sử dụng mô hình nhiễu lượng tử hóa cộng (AQNM), là một phép gần đúng tuyến tính của lượng tử hóa ADC phi tuyến tính, để tính tốc độ có thể đạt được cho hệ thống. Trong [36], [93]–[95] đã chỉ ra rằng AQNM cung cấp một cách tiếp cận hiệu quả và đơn giản để phân tích ảnh hưởng của nhiễu lượng tử hóa ADC đối với hiệu năng của hệ thống. Mặc dù phân tích dung lượng chính xác cho các hệ thống MIMO lớn với ADC có độ phân giải hữu hạn dường như vẫn chưa được biết đến [96], AQNM đã được áp dụng rộng rãi trong nhiều nghiên cứu để hiểu hoạt động của ADC có độ phân giải thấp và thiết kế bộ thu của các bộ dò có độ phức tạp

thấp hoặc tối ưu hóa hệ thống. Theo báo cáo [97], AQNM hữu ích trong việc cung cấp ước tính hiệu năng nhanh so với các phương pháp phân tích khác.



Hình 2.2. Mô hình nhiễu lượng tử cộng (AQNM)

Xem xét mô hình hệ thống trong Hình 2.1 và giả sử rằng năng lượng là ngang nhau cho tất cả các UE. Tại BS, sử dụng mô hình AQNM trong Hình 2.2, có thể mô hình hóa tín hiệu nhận được r sau khi lượng tử hóa thành các tín hiệu đầu ra $y_q = [y_{q,1}, y_{q,2}, \dots, y_{q,M}]$ như sau:

$$y_q = \varphi r + w_q = \varphi \sqrt{p_u} Hx + \varphi w + w_q \quad (2.5)$$

Với hệ số φ có thể thu được bằng cách:

$$\varphi = 1 - \rho \quad (2.6)$$

Với ρ là nghịch đảo của tỉ lệ tín hiệu trên nhiễu lượng tử hóa (SQNR).

Trong thực tế, tín hiệu thu được là một biến ngẫu nhiên liên tục với khoảng biến thiên vô hạn. Do đó, tín hiệu thu được trước tiên được cắt để có khoảng biến thiên hữu hạn trong phạm vi $[-L_{NQ}, L_{NQ}]$. Giá trị của L_{NQ} được chọn sao cho độ sai lệch do quá trình cắt giới hạn tín hiệu là không đáng kể.

Thông thường với bộ lượng tử hóa vô hướng đồng nhất có độ phân giải cao, nhiễu lượng tử xấp xỉ không tính đến nhiễu tải (do quá trình cắt gây nên) và được tính gần đúng theo công thức [98]:

$$\sigma_q^2 \approx \Delta^2 / 12 \quad (2.7)$$

Trong đó $\Delta = \frac{2L_{NQ}}{2^\Sigma}$ và áp dụng quy tắc three-sigma (nghĩa là $L_{NQ} = 3\sigma$, với σ là độ lệch chuẩn của tín hiệu thu), chúng ta có thể tính được giá trị của ρ và φ như dưới đây:

$$\rho \approx \frac{3}{2^{2\Sigma}} \rightarrow \varphi \approx 1 - \frac{3}{2^{2\Sigma}} \quad (2.8)$$

Từ đó, giá trị của ρ của bộ lượng tử vô hướng đồng nhất sử dụng giới hạn cắt theo quy tắc three-sigma, với số bit $\Sigma \leq 5$ được minh họa trong Bảng 2.1 dưới đây.

Bảng 2.1. Giá trị của ρ tương ứng với các lượng tử hóa đồng nhất Σ bit

Σ	1	2	3	4	5
$\rho_{3\sigma}$	0,75	0,1875	0,0469	0,0117	0,0029

Theo [20], [23], với các bộ lượng tử hóa vô hướng không đồng nhất, giá trị gần đúng của ρ có thể được tính theo công thức:

$$\rho \approx \frac{\pi\sqrt{3}}{2} 2^{-2\Sigma} \quad (2.9)$$

Giá trị của ρ của bộ lượng tử vô hướng không đồng nhất với số bit $\Sigma \leq 5$ được minh họa trong Bảng 1.2 dưới đây.

Bảng 2.2. Giá trị của ρ tương ứng với các lượng tử hóa không đồng nhất Σ bit

Σ	1	2	3	4	5
ρ	0,3634	0,1175	0,03454	0,009497	0,002499

Ngoài ra, w_q là véc tơ nhiễu lượng tử hóa Gauss trắng cộng và độc lập với y . Cần lưu ý rằng chúng ta giả định rằng tín hiệu mong muốn x , nhiễu AWGN w và nhiễu lượng tử hóa w_q tuân theo phân phối Gauss với giá trị trung bình bằng không và độc lập với nhau. Hơn nữa, chúng bao gồm các giá trị phương sai độc lập, lần lượt được xác định bởi σ_x^2 , σ^2 và σ_q^2 . Trong đó, σ_x^2 là ma trận hiệp phương sai đường chéo của các tín hiệu được truyền đi, mà đường chéo của nó đại diện cho công suất truyền dẫn tương ứng [20] và phương sai σ_q^2 phụ thuộc vào loại lượng tử hóa (thông qua giá trị φ) và ma trận kênh truyền tương ứng trong một mô hình kênh cụ thể.

2.3. Bộ tách sóng tín hiệu kết hợp tỉ lệ tối đa (MRC)

Sau quá trình lượng tử hóa ADC, các bộ tách sóng tín hiệu được sử dụng để khôi phục các tín hiệu truyền ban đầu. Việc xử lý tín hiệu tại máy thu để giảm thiểu nhiễu nội tại giữa các UE, vốn là yếu tố ảnh hưởng đáng kể tới SE và EE có thể đạt được của các hệ thống MIMO cỡ lớn.

Trong tách sóng tín hiệu tuyến tính, mỗi luồng dữ liệu truyền x được ước tính tại máy thu như một phép biến đổi tuyến tính của các ký hiệu quan sát được y . Đặt máy thu tuyến tính cho K UE là $G = [g_1, g_2, \dots, g_k] \in \mathbb{C}^{M \times K}$. Từ đó, tín hiệu được ước tính bởi công thức:

$$\hat{x} = G^H y \quad (2.10)$$

Với G là ma trận trọng số tuyến tính đã được thiết kế sẵn, trong ngữ cảnh luận án này chính là các mã LDPC được thiết kế. Ma trận trọng số G cho ba loại máy tách sóng tín hiệu được sử dụng rộng rãi là: MRC, ZF và MMSE được đưa ra như sau:

$$G = \begin{cases} H^H, & \text{MRC} \\ (H^H H)^{-1} H^H, & \text{ZF} \\ (H H^H + \alpha^2 I_M)^{-1} H^H, & \text{MMSE} \end{cases} \quad (2.11)$$

Trong xử lý tín hiệu, có thể thấy MRC được xem là bộ thu có độ phức tạp thấp nhất vì nó không liên quan đến bất kỳ sự đảo ngược ma trận nào. Nhiều công trình nghiên cứu về SE trong các hệ thống truyền thông MIMO cỡ lớn với máy thu tuyến tính đã được thực hiện. Theo đó, giả sử với các bộ ADC lý tưởng [4], [24], giá trị SE cao có thể đạt được với các máy thu tuyến tính, chẳng hạn như máy thu MRC, ZF hoặc MMSE vì nhiễu trong một ô (intra-cell interference) có thể được triệt tiêu bằng một số lượng rất lớn các ăng ten. Nói chung, hiệu năng SE của MMSE tốt hơn máy thu MRC và ZF, trong khi ZF hoạt động tốt hơn máy thu MRC ở SNR cao [24] với cùng số lượng ăng ten. Khoảng cách SE giữa MRC và hai máy thu khác có thể được giảm thiểu với số lượng ăng ten bổ sung. Số lượng ăng ten bổ sung cho máy thu MRC để đạt được cùng hiệu năng SE của MMSE đã được nghiên cứu trong [6].

Theo các thảo luận ở trên, nhìn chung hiệu năng SE cao có thể đạt được khi thỏa mãn với một số lượng lớn các ăng ten tại trạm gốc. Tuy nhiên, trong nghiên cứu EE, một số lượng lớn các ăng ten như vậy gây ra việc tiêu thụ quá mức công suất của chuỗi RF. Do vậy, nội dung phần này khai thác các bộ ADC vô hướng đồng nhất với bộ tách sóng tuyến tính MRC,

sử dụng thông tin tương hỗ ở phía thu và mô hình nhiễu lượng tử AQNM để xem xét vấn đề trên.

Như vậy, vector tín hiệu được lượng tử hóa và sau đó gửi đi đến bộ kết hợp tỉ lệ tối đa (MRC), để tạo ra tín hiệu kết hợp y^{MRC} được biểu diễn bởi:

$$y^{MRC} = H^H y \quad (2.12)$$

Trong đó H^H là phiên bản chuyển vị của ma trận H .

Tốc độ tổng đường lên của kênh MIMO-MU được ước lượng gần đúng bởi công thức [20]:

$$R = \sum_{m=1}^M \log_2 \left(1 + \frac{p_u \varphi \Phi_m (N + 1)}{I_m} \right) \quad (2.13)$$

Với

$$I_m = p_u \varphi \sum_{i=1, i \neq m}^M \Phi_i + p_u (1 - \varphi) \left(\sum_{i=1}^M \Phi_i + \Phi_m \right) + 1 \quad (2.14)$$

Trong (2.13), biểu thức $p_u \varphi \Phi_m (N + 1)$ là năng lượng nhận được của người dùng thứ m thông qua N ăng ten gắn trên trạm gốc, với Φ_m là thành phần nhiễu fading chậm. Giá trị biểu thức này tỉ lệ thuận với giá trị của φ , chính là số liệu đại diện cho hiệu năng của một bộ lượng tử, hay nói cách khác giá trị φ càng cao thì bộ lượng tử hóa càng tốt. Trong khi đó, biểu thức I_m trong biểu thức (2.13) được tính như trong biểu thức (2.14), là tổng hợp của nhiễu điện từ giữa các người dùng, nhiễu lượng tử hóa và nhiễu Gauss trắng cộng. Xem xét tới tác động của nhiễu lượng tử, ta thấy rằng giá trị của φ càng lớn, và giá trị I_m càng nhỏ. Hai yếu tố này chỉ ra rằng giá trị tốc độ tổng đường lên đạt được có thể được cải thiện nếu hiệu năng của bộ lượng tử hóa φ cũng được tăng lên với một độ phân giải nhất định của ADC. Theo đó, thành phần nhiễu lượng tử hóa của bộ lượng tử cần được giảm thiểu để tối đa hóa giá trị của φ . Đây cũng là mục tiêu thiết kế của bộ lượng tử hóa tối ưu vô hướng đồng nhất trong phần sau của nội dung này. Trong đó, hàm mật độ xác suất được xác minh tuân theo phân phối chuẩn Gauss với tập xác định vô hạn. Sau đó, biểu thức tính giới hạn cắt được đưa ra để tính toán giới hạn cắt tối ưu cho các mức độ phân giải khác nhau của ADC.

2.4. Tối ưu hóa lượng tử đồng nhất

Chúng ta xem xét một bộ lượng tử chứa một lượng tử hóa vô hướng với một phân vùng và một số mã để chuyển đổi bất kỳ một mẫu tín hiệu đầu vào tương tự nào sang dạng số. Cụ thể, phân vùng là tập các điểm giới hạn/biên, và số mã là một tập các điểm đại diện cho các phân vùng.

Đặt I là phân vùng của bộ lượng tử hóa, miền giá trị của tín hiệu đầu vào $r[n]$, $n = 1, 2, \dots, N$ được chia thành N_Q khoảng riêng biệt I_1, I_2, \dots, I_{N_Q} và một tập các điểm đại diện tương ứng cho các khoảng này là $r_{Q,1}, r_{Q,2}, \dots, r_{Q,N_Q}$. Theo đó, tập các khoảng $\{I_k\}$ được kết hợp với nhau sẽ bao gồm toàn bộ miền giá trị của tín hiệu nguồn $r[n]$. Các điểm đại diện $r_{Q,k}$ có giá trị hữu hạn. Bộ lượng tử vô hướng cung cấp các mẫu lượng tử hóa theo biểu thức dưới đây:

$$r_Q[n] = r_{Q,k} \text{ nếu } r[n] \in I_k \quad (2.15)$$

Sai số bình phương trung bình (MSE) của bộ lượng tử vô hướng này được định nghĩa bởi:

$$D[n] = E(|r[n] - r_Q[n]|^2) = \sum_{k=1}^{N_Q} \int_{I_k} (r[n] - r_{Q,k})^2 f(r[n]) dr[n] \quad (2.16)$$

Trong đó, $f(r[n])$ là hàm mật độ xác suất (PDF) của tín hiệu nhận được $r[n]$, $n = 1, 2, \dots, N$. Như vậy, tỉ lệ tín hiệu trên nhiễu SNR_s của bộ lượng tử hóa được cho bởi:

$$SNR_s[n] = \frac{\sigma_{r[n]}^2}{D[n]} \quad (2.17)$$

Với $\sigma_{r[n]}^2$ là phương sai (công suất) của tín hiệu nhận được $r[n]$. Do vậy, giá trị hiệu năng φ được cho bởi công thức:

$$\varphi[n] = 1 - \frac{1}{SNR_s[n]} = 1 - \frac{D[n]}{\sigma_{r[n]}^2} \quad (2.18)$$

Về mặt lý thuyết, với một tập các khoảng cho trước $\{I_1, I_2, \dots, I_{N_Q}\}$, giá trị của các điểm đại diện tối ưu $r_{Q,1}, r_{Q,2}, \dots, r_{Q,N_Q}$ có thể giảm tối thiểu MSE chính là các điểm trung bình của mỗi khoảng I_k . Chúng được tính toán bởi:

$$r_{Q,k} = \frac{\int_{I_k} r f(r) dr}{\int_{I_k} f(r) dr} \quad (2.19)$$

Ngược lại, đối với một tập các điểm đại diện cho trước là $r_{Q,1}, r_{Q,2}, \dots, r_{Q,N_Q}$, giá trị phân vùng tối ưu được cho bởi:

$$\begin{aligned} I_1 &= \{r : g_0 \leq r < g_1\} \\ I_2 &= \{r : g_1 \leq r < g_2\} \\ &\dots \\ I_{N_Q} &= \{r : g_{N_Q-1} \leq r \leq g_{N_Q}\} \end{aligned} \quad (2.20)$$

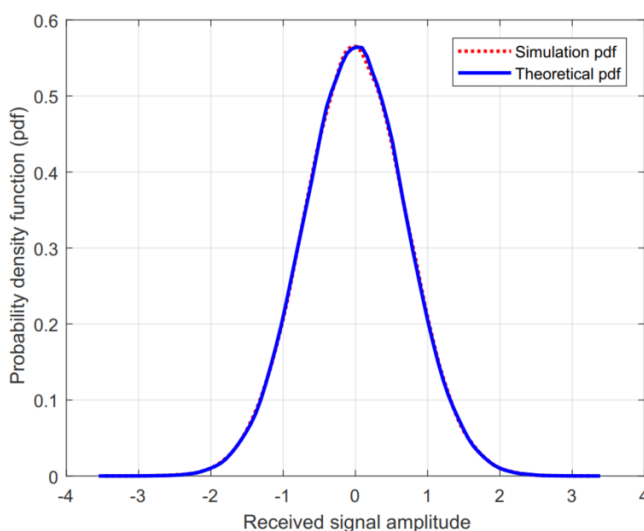
Với $g_k, k = 1, 2, \dots, N_Q$ là các điểm biên tương ứng được chọn theo công thức:

$$\begin{aligned} g_0 &= L_l \\ g_{N_Q} &= L_r \\ g_k &= \frac{r_{Q,k} + r_{Q,k+1}}{2}, k = 1, 2, \dots, N_Q - 1 \end{aligned} \quad (2.21)$$

Với L_l và L_r là giá trị các điểm biên bên trái và bên phải của miền tín hiệu nhận được.

2.4.1. Lượng tử hóa tối ưu đồng nhất cho ADC độ phân giải thấp

Trong phần này, bộ lượng tử vô hướng đồng nhất cho ADC độ phân giải thấp được thiết kế để tối đa tham số đại diện cho hiệu năng ở phần trước là φ . Quá trình lượng tử hóa này gồm hai giai đoạn: Giai đoạn thứ nhất là cắt tín hiệu đầu vào để chuyển từ dải tín hiệu vô hạn về dải tín hiệu hữu hạn. Giai đoạn thứ hai là thực hiện lượng tử tín hiệu đã được cắt về N_Q mức tín hiệu.



Hình 2.3. Hàm mật độ xác suất tín hiệu thu được của người dùng với: $M = 10, N = 50$

Sử dụng mô hình hệ thống như biểu diễn trong (2.1), giả sử rằng tín hiệu đầu vào của các ADC Σ -bit có hàm mật độ xác suất (pdf) tuân theo phân phối chuẩn như trong hình 2.2.

Theo đó, chúng là các biến ngẫu nhiên liên tục có miền giá trị vô hạn. Như vậy, tín hiệu đầu vào $r[n]$ đầu tiên được chuẩn hóa với độ lệch chuẩn của nó để có phương sai đơn vị. Sau đó, tín hiệu chuẩn hóa này được cắt để đảm bảo rằng tín hiệu đầu vào của bộ lượng tử vô hướng đồng nhất có miền giá trị hữu hạn trong phạm vi $[-L_{NQ}, L_{NQ}]$ như dưới đây:

$$\overline{r[n]} = \begin{cases} -L_{NQ}, & r^*[n] < -L_{NQ}; \\ r^*[n], & -L_{NQ} < r^*[n] < L_{NQ}; \\ L_{NQ}, & r^*[n] > L_{NQ}. \end{cases} \quad (2.22)$$

Trong đó, $r^*[n]$ là phiên bản được chuẩn hóa của $r[n]$ và $\overline{r[n]}$ là phiên bản đã cắt của tín hiệu nhận được $r^*[n]$, $N_Q = 2^\Sigma$ là số lượng khoảng giá trị rời rạc.

Tín hiệu đã được chuẩn hóa được đưa tới bộ lượng tử vô hướng đồng nhất có kích thước khoảng lượng tử hóa $\Delta = 2L_{NQ}/N_Q$. Như đã mô tả, lượng tử hóa gồm 02 tiến trình: 1) Tiến trình cắt để giới hạn miền giá trị của tín hiệu đầu vào; 2) Tiến trình xấp xỉ hóa (nghĩa là, thực hiện gán một điểm giữa phù hợp cho tín hiệu đầu vào) để chuyển đổi tín hiệu từ vô hạn thành hữu hạn. Tiến trình cắt gây nên biến dạng tải, là loại biến dạng phụ thuộc vào giá trị của L_{NQ} và hàm phân phối mật độ xác suất (pdf) của tín hiệu đầu vào. Ngược lại, tiến trình xấp xỉ hóa gây nên biến dạng mềm, là loại biến dạng phụ thuộc vào số lượng của mức độ lượng tử hóa N_Q . Để đơn giản hóa quá trình này, nhiều nghiên cứu làm việc với các hệ thống MIMO cỡ lớn áp dụng các bộ lượng tử hóa sử dụng luật three-sigma để xác định giá trị cắt, tức là $L_{NQ} = 3$ bất kể độ phân giải của bộ ADC. Tuy nhiên, các bộ lượng tử three-sigma này có giá trị hiệu năng thấp hơn khi so sánh với bộ lượng tử không đồng nhất [20], đặc biệt là cho trường hợp ADC độ phân giải thấp. Nguyên nhân là bởi ở độ phân giải thấp, biến dạng tải, do quá trình cắt gây ra, sẽ chi phối biến dạng mềm.

Để giải quyết vấn đề này, chúng ta cần tìm giá trị cắt L_{NQ} cho mỗi mức độ phân giải của ADC để đảm bảo sự cân bằng giữa biến dạng tải và biến dạng mềm. Cuối cùng, biến dạng lượng tử tổng thể sẽ được giảm, và như vậy tốc độ tổng có thể đạt được của đường lên trong công thức (2.13) sẽ tăng. Với mỗi mức độ phân giải của ADC thì số lượng các khoảng được lượng tử hóa N_Q là cố định, như vậy giá trị tối ưu của L_{NQ} phụ thuộc vào hàm mật độ xác suất của tín hiệu đầu vào. Rất may, vì tín hiệu nhận được tuân theo phân phối chuẩn như trình bày ở Hình 2.2, chúng ta có thể sử dụng kết quả được thiết lập bởi Hui và cộng sự [98]

để tìm kiếm giới hạn cắt tối ưu nhằm giảm nhiều lượng tử tổng thể. Đối với tín hiệu phân phối chuẩn, giới hạn cắt tối ưu L_{N_Q} gồm giới hạn hai biên như dưới đây [98]:

$$K^{-1}\left(\frac{1+\varepsilon}{6N_Q}\right) < L_{N_Q} < K^{-1}\left(\frac{1-\varepsilon}{6N_Q^2}\right) \quad (2.23)$$

Trong đó K^{-1} là hàm nghịch đảo của hàm sau:

$$K(y) = \frac{1}{\sqrt{2\pi}} \frac{1}{y} \exp\left(-\frac{y^2}{2}\right) \quad (2.24)$$

Đặt

$$L_{N_Q}^l = K^{-1}\left(\frac{1+\varepsilon}{6N_Q}\right) \quad (2.25)$$

và

$$L_{N_Q}^u = K^{-1}\left(\frac{1-\varepsilon}{6N_Q^2}\right) \quad (2.26)$$

Trong đó, ε được lựa chọn là một giá trị nhỏ tùy ý và với mỗi cặp ε và N_Q , chúng ta tính toán biểu thức (2.25) và (2.26) để tương ứng tìm ra giá trị trả về của $L_{N_Q}^l$ và $L_{N_Q}^u$. Tại đây, quá trình tìm kiếm giá trị cắt tối ưu L_{N_Q} được thực hiện với nhiều cấu hình độ phân giải khác nhau. Cuối cùng, giá trị cắt tối ưu L_{N_Q} đề xuất là điểm trung bình của giới hạn trên và giới hạn dưới trong (2.23) như sau:

$$L_{N_Q} = \frac{1}{2} \left(L_{N_Q}^l + L_{N_Q}^u \right) \quad (2.27)$$

Với lựa chọn $\varepsilon = 0,001$, thực hiện biểu thức (2.23) và (2.27), kết quả tính toán các giá trị L_{N_Q} tối ưu cho các mức độ phân giải khác nhau của ADC được trình bày trong Bảng 2.3 dưới đây.

Bảng 2.3. Giới hạn cắt tối ưu cho bộ lượng tử đồng nhất

Σ	1	2	3	4	5
N_Q	2	4	8	16	32
L_{N_Q}	1,669	2,0912	2,4613	2,7909	3,0285
SNR_s (dB)	4,27	9,19	14,29	19,33	24,31

Theo biểu thức tính giá trị tốc độ tổng (2.13), rõ ràng là giá trị φ càng lớn thì tốc độ tổng càng cao. Để đánh giá tác động của giới hạn cắt đến tốc độ tổng có thể đạt được của đường lên, giá trị hiệu năng φ được mô tả trong Bảng 2.4. Trong đó, giá trị φ của bộ lượng tử hóa không đồng nhất cũng được trình bày để thấy được sự cải thiện của bộ lượng tử hóa tối ưu. Có thể thấy qua giá trị φ : 1) Bộ lượng tử hóa đồng nhất tối ưu đề xuất có hiệu năng tiệm cận với bộ lượng tử hóa không đồng nhất ở tất cả các mức độ phân giải và 2) Bộ lượng tử theo luật three-sigma thông thường là tối ưu khi mức độ phân giải là lớn hơn hoặc bằng 5 bit.

Bảng 2.4. So sánh hiệu năng (φ) giữa các bộ lượng tử hóa

Σ	1	2	3	4	5
Lượng tử hóa không đồng nhất	0,6366	0,8825	0,9654	0,9905	0,9975
Lượng tử hóa three-sigma	0,1371	0,8135	0,9518	0,9878	0,9966
Lượng tử hóa đồng nhất tối ưu	0,6261	0,8796	0,9628	0,9985	0,9963

Quan sát Bảng 2.4, xem xét giá trị của φ với bộ lượng tử hóa đồng nhất three-sigma và bộ lượng tử hóa đồng nhất tối ưu. Ở ADC 1-bit hay nói cách khác chỉ gồm 2 mức lượng tử hóa, giá trị φ của bộ lượng tử hóa three-sigma là 0,1371, trong khi giá trị φ này với bộ lượng tử hóa tối ưu là 0,6261. Khoảng cách hiệu năng này là đáng kể, hi vọng rằng giá trị tốc độ tổng của bộ lượng tử hóa tối ưu sẽ được cải thiện nhiều hơn ở độ phân giải 1-bit. Khoảng cách giữa bộ lượng tử three-sigma và bộ lượng tử hóa tối ưu sẽ giảm dần khi độ phân giải tăng. Cụ thể, khoảng cách này giảm lần lượt từ 0,0661 và 0,011 cho trường hợp ADC 2-bit và ADC 3-bit. Thực tế này chỉ ra rằng khi độ phân giải của ADC lớn hơn hoặc bằng 3 bit, bộ lượng tử three-sigma là gần như tối ưu. Tuy nhiên, như đã chỉ ra trong [20], ADC 1-bit và ADC 2-bit được lựa chọn vì hai mức độ phân giải này cung cấp hiệu quả về năng lượng tốt nhất – sử dụng độ phân giải cao hơn sẽ làm giảm hiệu quả năng lượng tổng thể của hệ thống. Do vậy, bộ lượng tử đồng nhất tối ưu là rất quan trọng khi triển khai các hệ thống MIMO cỡ lớn trong thực tế.

2.4.2. Lượng tử tối ưu hóa đồng nhất cho T-ADC

Trong trường hợp cụ thể của bộ ADC bậc ba (hay Ternary-ADC hoặc T-ADC), phân vùng có hai điểm biên để chia toàn bộ miền của tín hiệu đầu vào thành 03 khoảng tín hiệu, và số mã của T-ADC chứa ba điểm đại diện – là các điểm giữa của ba khoảng tương ứng trong dải tín hiệu đầu vào. Bên cạnh đó, các bộ lượng tử T-ADC cũng thuộc nhóm các ADC độ phân giải thấp, đã được Zhang và cộng sự của mình chứng minh là có một số lợi thế hơn so với ADC 2-bit trong một số kịch bản chi phí thấp [70]. Thực tế này sẽ được kiểm chứng một lần nữa thông qua một phân tích về hiệu quả năng lượng EE đối với các T-ADC trong nghiên cứu của luận án được trình bày ở Chương 4. Trong [70], Zhang và các cộng sự đã thiết lập một công thức để tối ưu hóa các giới hạn cắt và các điểm biểu diễn để giảm thiểu hệ số biến dạng trong các kịch bản MIMO đường lên. Tuy nhiên, công thức này phụ thuộc vào số lượng người dùng tham gia vào liên kết đường lên. Điều này có thể dẫn đến yêu cầu rằng một phương trình phi tuyến tính phải được tính toán lại bất cứ khi nào số lượng người dùng tham gia đường lên thay đổi. Từ quan sát trên, nghiên cứu này của luận án sẽ đề xuất biểu thức tính toán mới không phụ thuộc vào số lượng ăng ten phát để tính toán các giới hạn cắt và các điểm biểu diễn của T-ADC.

Xem xét một bộ lượng tử T-ADC chứa một lượng tử hóa vô hướng với một phân vùng và một số mã. Bộ lượng tử sẽ thực hiện chuyển đổi bất kỳ một mẫu tín hiệu đầu vào tương tự nào sang dạng số. Phân vùng có hai điểm biên để chia toàn bộ miền của tín hiệu đầu vào thành ba khoảng tín hiệu, và số mã của T-ADC chứa ba điểm đại diện – là các điểm trung bình của ba khoảng tương ứng của dải tín hiệu đầu vào.

Dễ dàng nhận thấy rằng điểm khác biệt của lượng tử hóa tối ưu cho T-ADC so với lượng tử hóa tối ưu cho ADC độ phân giải thấp là dải giá trị sau khi cắt sẽ được phân vùng thành ba khoảng bằng nhau. Giá trị đại diện cho các phân vùng này được cho bởi biểu thức:

$$r_T[n] = \begin{cases} -2^{L_{NQ}/3}, & \bar{r}[n] < -L_{NQ}/3 \\ 0, & -L_{NQ}/3 \leq \bar{r}[n] \leq L_{NQ}/3 \\ 2^{L_{NQ}/3}, & \bar{r}[n] > L_{NQ}/3 \end{cases} \quad (2.28)$$

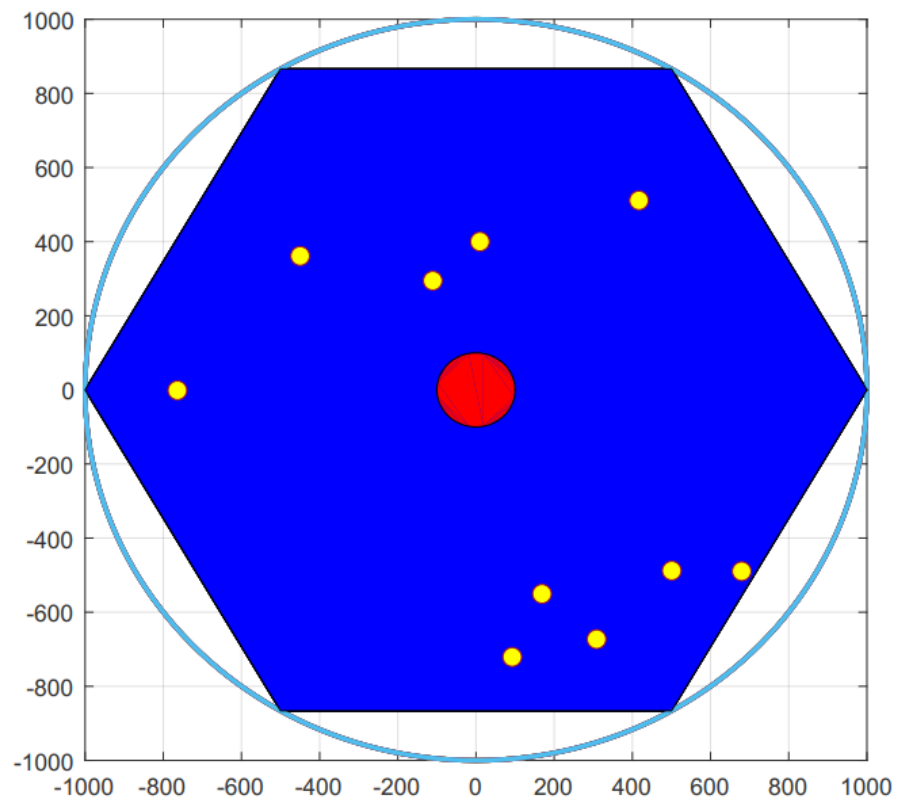
Áp dụng lần lượt các biểu thức (2.24) - (2.27) như với trường hợp lượng tử hóa tối ưu cho ADC độ phân giải thấp với giới hạn cắt $L_{NQ} = 1,9228$ và $N_Q = 3$, ta được kết quả phân vùng và số mã của bộ lượng tử hóa vô hướng đồng nhất tối ưu T-ADC như sau:

- Phân vùng = $\{-0,6409, 0,6409\}$
- Số mã = $\{-1,2818, 0, 1,2818\}$
- $SNR_s = 7,19$ dB
- $\varphi = 0,8095$

Biểu thức tính toán giới hạn cắt đã được đề xuất để tính giới hạn cắt tối ưu cho các mức độ phân giải khác nhau của ADC, bao gồm cả trường hợp đặc biệt là T-ADC. Tiếp theo, các mô phỏng lý thuyết cho một tế bào đơn với MIMO-MU đường lên được thực hiện nhằm xác minh hiệu quả của bộ lượng tử hóa tối ưu được đề xuất so với bộ lượng tử hóa đồng nhất three-sigma.

2.5. Mô phỏng và đánh giá

Để kiểm chứng những suy luận trong Phần 2.4 trên, một mô phỏng được thực hiện để đánh giá giá trị tốc độ tổng cho một tế bào lục giác có bán kính $R_R = 1000$ m. Sử dụng hàm phân phối đồng nhất để đặt $N = 10$ người dùng ngẫu nhiên vào trong tế bào có bán kính $r_c = 100$ m, ngoại trừ khu vực trung tâm. Vị trí của tất cả $N = 10$ người dùng được hiển thị như trong Hình 2.4 và khoảng cách tới tâm của tế bào được liệt kê trong Bảng 2.5.



Hình 2.4. Vị trí người dùng trong cell với $N = 10$, $R_R = 1000$ m và $r_c = 100$ m

Thành phần fading chậm được mô hình hóa sử dụng hàm phân phối log chuẩn trong nghiên cứu này như sau:

$$\phi_m = z_m \times \left(\frac{r_m}{r_c}\right)^{-v} \quad (2.29)$$

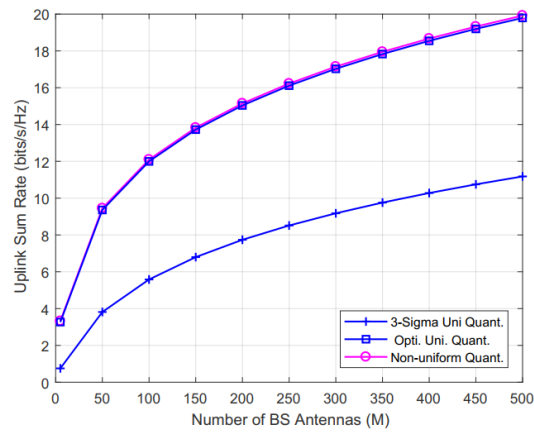
Với r_m là khoảng cách giữa người dùng thứ m so với trạm gốc, v là hệ số mũ mất mát đường dẫn và z_m là biến ngẫu nhiên theo hàm log chuẩn với độ lệch σ_s . Tương tự như giả sử trong [20], nghiên cứu này giả sử rằng ϕ_m là cố định mỗi khi người dùng thứ m truy cập vào trong tế bào. Trong tất cả các cấu hình mô phỏng dưới đây, giả sử rằng $\sigma_s = 8dB$ và $v = 3,8$.

Bảng 2.5. Chi tiết khoảng cách (m) của 10 người dùng trong tế bào

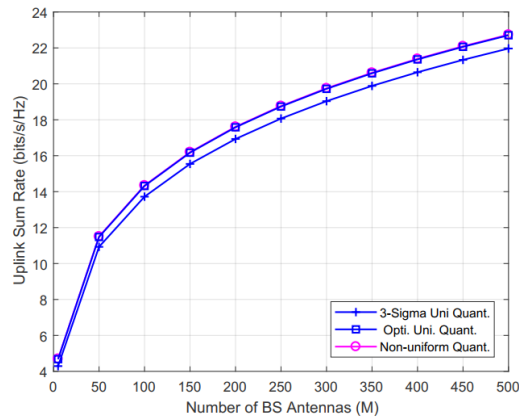
ID người dùng	Khoảng cách r_c (m)
1	312
2	659
3	574
4	742
5	762
6	578
7	701
8	398
9	728
10	840

Những kết quả trên giá trị tốc độ tổng đường lên được minh họa trong Hình 2.5 đến Hình 2.7. Cụ thể, Hình 2.5 hiển thị các giá trị tốc độ tổng của bộ lượng tử hóa không đồng nhất, bộ lượng tử hóa đồng nhất three-sigma và bộ lượng tử hóa đồng nhất tối ưu cho trường hợp ADC 1-bit. Quan sát thấy rằng tốc độ tổng của bộ lượng tử đồng nhất three-sigma thấp hơn nhiều so với hai bộ lượng tử hóa còn lại. Thật thú vị khi thấy rằng giá trị khoảng cách giá trị tốc độ tổng càng trở nên lớn hơn khi tăng số lượng ăng ten trên trạm gốc. Có thể ví dụ, khi số lượng ăng ten trên trạm gốc là $N = 5$, khoảng cách tốc độ tổng là khoảng 2bits/s/Hz. Trong khi đó, khi $N = 50$, khoảng cách tốc độ tổng giữa bộ lượng tử hóa đồng nhất three-sigma so với bộ lượng tử hóa đồng nhất tối ưu xấp xỉ 5bits/s/Hz. Khi số lượng

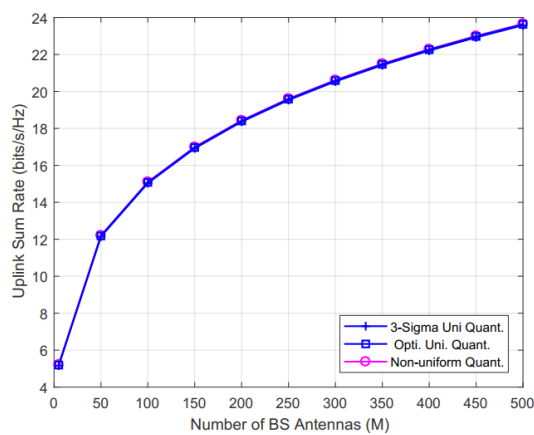
ăng ten cực kỳ lớn trên trạm gốc, cụ thể khi $N = 500$ thì khoảng cách này vào khoảng 9bits/s/Hz.



Hình 2.5. So sánh tốc độ tổng đường lên trường hợp ADC 1-bit



Hình 2.6. So sánh tốc độ tổng đường lên trường hợp ADC 2-bit



Hình 2.7. So sánh tốc độ tổng đường lên trường hợp ADC 3-bit

Quan sát khi độ phân giải của ADC tăng lên 2 bit, đường cong mô tả giá trị tốc độ tổng của ba bộ lượng tử hóa được trình bày trong Hình 2.6, có sự sụt giảm đáng kể và khoảng cách về tốc độ tổng khác nhau chỉ khoảng từ 1 tới 2bits/s/Hz . Khoảng cách này biến mất khi độ phân giải của ADC là 3 bit như ở Hình 2.7. Một lần nữa có thể thấy rằng, giá trị tốc độ tổng của bộ lượng tử đồng nhất tối ưu nhỏ hơn một chút so với bộ lượng tử không đồng nhất và bộ lượng tử đồng nhất three-sigma ở tất cả các độ phân giải ADC từ 1-bit tới 3-bit. Độ lợi về hiệu suất phổ được thể hiện qua khoảng cách tốc độ tổng đường lên trong mô phỏng đã phản ánh sự tương đồng với các phân tích về khoảng cách của giá trị φ được trình bày trong Bảng 2.2 và 2.4.

2.6. Kết luận chương

Chương này trình bày về nghiên cứu tối ưu giới hạn cắt của bộ lượng tử hóa đồng nhất cho bộ ADC độ phân giải thấp và bộ T-ADC. Kết quả mô phỏng cho thấy bộ lượng tử hóa đồng nhất tối ưu đã cải thiện đáng kể hiệu suất phổ đường lên của các hệ thống MIMO-MU, đặc biệt là cho trường hợp ADC có độ phân giải 1 bit. Hơn thế nữa, giá trị hiệu suất phổ của bộ lượng tử hóa đồng nhất tối ưu xấp xỉ với bộ lượng tử không đồng nhất ở tất cả các mức độ phân giải của ADC. Bên cạnh đó, các kết quả mô phỏng cũng cho thấy rằng sự cải thiện hiệu suất phổ của bộ lượng tử hóa tối ưu tại ADC 1-bit và ADC 2-bit là rất đáng kể cho các hệ thống MIMO cỡ lớn vì hai độ phân giải này đã được chứng minh là cho hiệu quả năng lượng tốt nhất [20].

Kết quả mô phỏng trong nghiên cứu của chương này được thu thập bằng cách sử dụng phương pháp phân tích theo lý thuyết cho mô hình hệ thống MIMO-MU. Nghĩa là, nghiên cứu giả định rằng mã hóa kênh là ngẫu nhiên và có độ dài khối thông tin là vô hạn. Do vậy, nên có một nghiên cứu nhằm kiểm chứng độ tin cậy của bộ ADC được đề xuất này trong các hệ thống truyền thông mã hóa MIMO có sử dụng các giải pháp mã kênh P-LDPC thực tế. Nội dung nghiên cứu này sẽ được trình bày chi tiết trong chương tiếp theo của luận án.

CHƯƠNG 3. THIẾT KẾ MÃ P-LDPC CHO HỆ THỐNG MIMO CỠ LỚN VỚI BỘ ADC ĐỘ PHÂN GIẢI THẤP

Nghiên cứu trong chương 2 được thực hiện với giả định rằng mã hóa kênh là ngẫu nhiên và có độ dài khối thông tin là vô hạn. Một câu hỏi được đặt ra là bộ ADC tối ưu được đề xuất có thể cải thiện hiệu năng tổng thể của hệ thống MIMO cỡ lớn, sử dụng các giải pháp mã hóa kênh P-LDPC thực tế hay không. Nội dung đầu của chương này tập trung trả lời câu hỏi trên, cho trường hợp hệ thống mã hóa MIMO cỡ lớn, với bộ ADC độ phân giải 1-bit tối ưu được đề xuất ở Chương 2 và giải pháp mã P-LDPC thực tế ở phía thu. Thuật toán tách sóng MIMO và giải mã P-LDPC kết hợp ở phía thu, được công bố trong công trình [CT2], được sử dụng để ước tính lỗi trên kênh. Các kết quả mô phỏng cho thấy hiệu năng vượt trội của bộ ADC tối ưu được đề xuất khi so sánh với bộ ADC độ phân giải thấp sử dụng luật three-sigma ở tất cả các cấu hình MIMO được lựa chọn. Điều này một lần nữa chỉ ra giới hạn cốt lõi là rất quan trọng đối với các bộ ADC độ phân giải thấp, đặc biệt là độ phân giải 1-bit. Hay nói cách khác, bộ ADC tối ưu độ phân giải thấp được đề xuất có thể đem lại những cải thiện đáng kể hiệu năng tổng thể của hệ thống thông tin MIMO cỡ lớn, có sử dụng giải pháp mã P-LDPC thực tế. Kết quả nghiên cứu này được công bố trong [CT4].

Mặc dù, bộ ADC tối ưu độ phân giải thấp đem lại những cải thiện đáng kể về hiệu năng thông qua việc giảm các tác động tiêu cực của nhiễu lượng tử, đặc biệt là trong trường hợp độ phân giải 1 bit. Tuy nhiên, nghiên cứu cũng cho thấy sự suy giảm hiệu năng của hệ thống ở tỉ lệ mã hóa cao và cấu hình MIMO thấp. Điều này có thể là do các mã protograph LDPC chưa được tối ưu. Do vậy, phần sau của chương tập trung trình bày về nghiên cứu, thiết kế các mã protograph có tỉ lệ mã thích ứng cho hệ thống MIMO cỡ lớn với bộ ADC độ phân giải 1 bit. Trong đó, phương pháp thiết kế mã P-LDPC có tỉ lệ mã thích ứng, đã được công bố trong công trình [CT1], được sử dụng để thiết kế mã P-LDPC tối ưu ở tỉ lệ mã $R = 1/2$ và $R = 2/3$ cho trường hợp MIMO cỡ lớn với bộ ADC độ phân giải 1 bit.

Các mã protograph LDPC mới được đề xuất mang lại độ lợi mã hóa từ 0,3 dB tới 0,7 dB so với các mã P-LDPC hiện đại được nghiên cứu gần nhất. Độ lợi mã hóa này là đáng kể về mặt hiệu năng, đặc biệt là đối với hệ thống truyền thông không dây tốc độ cao, nơi mà nguồn điện cung cấp cho các thiết bị hoạt động bằng pin bị hạn chế một cách nghiêm ngặt.

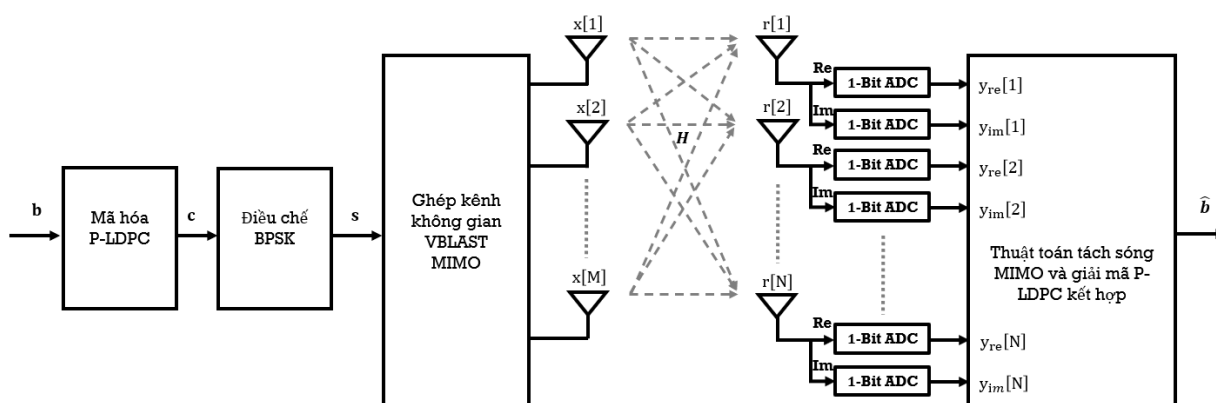
Các mã P-LDPC được đề xuất là đóng góp chính của chương này và được công bố trong [CT5].

3.1. Hiệu năng mã LDPC trong hệ thống truyền thông LS-MIMO

Xem xét sơ đồ truyền thông mã hóa không dây sử dụng các mã P-LDPC độ phức tạp thấp kết hợp sơ đồ truyền dẫn LS-MIMO. Sơ đồ truyền thông này cũng được sử dụng để thực hiện các phân tích hiệu năng và thiết kế mã P-LDPC trong các nội dung tiếp theo.

3.1.1. Mô hình hệ thống

Hệ thống truyền thông không dây mã hóa LS-MIMO sử dụng kênh fading, với M ăng ten truyền (đầu ra) và N ăng ten nhận (đầu vào). Trong đó, ở phía thu sử dụng bộ ADC tối ưu độ phân giải 1 bit (viết tắt là ADC 1-bit) như được trình bày trong Hình 3.1.



Hình 3.1. Mô hình kênh hệ thống truyền thông mã hóa LS-MIMO với ADC 1-bit

Cụ thể, một khối bit thông tin \mathbf{b} kích thước L_i đầu tiên được mã hóa bởi bộ mã hóa Protograph - LDPC cho ra một từ mã \mathbf{c} với độ dài các bit được mã hóa là L_c . Giá trị của L_c được biểu diễn thông qua L_i thông qua tỉ lệ mã hóa $R = L_i / L_c$. Các bit được mã hóa $\mathbf{c} \in \{0, 1\}$ được điều chế thông qua bộ điều chế pha nhị phân (BPSK) với các mức đầu ra thuộc tập $s = (-1)^c \in \{+1, -1\}$. Trong một lần sử dụng kênh, sử dụng sơ đồ ghép kênh không gian, M tín hiệu được điều chế sẽ được truyền thông qua M ăng ten. Như vậy, cần $L = \lceil L_c / M \rceil$ lần sử dụng kênh để truyền tất cả các bit được mã hóa L_c .

Kênh LS-MIMO trên được mô hình bằng toán học như sau:

$$r = Hx + w \quad (3.1)$$

Trong đó, $x = [x[1], x[2], \dots, x[M]]^T$ là tín hiệu MIMO được truyền đi với các phần tử được điều chế pha nhị phân. Năng lượng tín hiệu trung bình $E_s = E(|x|^2)$ được chuẩn hóa về 1. Ma trận $H \in \mathcal{C}^{N \times M}$ là ma trận truyền chứa các thành phần $h[n, m]$ tại hàng n và cột m của ma trận H . Giả sử giá trị $h[n, m]$ là giá trị Gauss phức với thành phần độ lệch chuẩn bằng 0 và phương sai đơn vị $\mathcal{CN}(0, 1)$. Như đã giới hạn, giả sử rằng thông tin trạng thái kênh (CSI) có ở phía thu nhưng không có ở phía phát. Theo đó, vector nhiễu $w = [w[1], w[2], \dots, w[N]]^T \in \mathcal{C}^{N \times 1}$ là vector nhiễu Gauss trắng cộng, được giả sử rằng các phần tử tuân theo phân phối chuẩn Gauss với độ lệch 0 và phương sai N_0 , nghĩa là $\mathcal{CN}(0, N_0)$. Cuối cùng, $r = [r[1], r[2], \dots, r[N]]^T \in \mathcal{C}^{N \times 1}$ là vector tín hiệu nhận được với $r[n]$ là tín hiệu nhận được tại ăng ten thứ n .

Tín hiệu nhận được tại mỗi ăng ten thu, $r[n]$ với $n = 1, 2, \dots, N$, đầu tiên được chuyển đổi từ dạng tương tự sang dạng số thông qua một cặp ADC 1-bit tại mô đun tần số vô tuyến. Cụ thể, một bộ ADC 1-bit dành cho thành phần tín hiệu cùng pha (hay là thành phần thực) và bộ ADC 1-bit khác là cho thành phần tín hiệu ngược pha (hay là thành phần ảo). Sau đó, phiên bản được lượng tử hóa của tín hiệu thu được cuối cùng được đưa vào bộ giải mã P-LDPC và tách sóng tín hiệu MIMO kết hợp để khôi phục lại các bit thông tin ban đầu. Hoạt động của của bộ lượng tử hóa tối ưu độ phân giải 1 bit và thuật toán tách sóng và giải mã kết hợp ở phía thu được sử dụng trong đánh giá hiệu năng hệ thống được giải thích trong hai nội dung tiếp theo của chương.

3.1.2. Bộ ADC đồng nhất 1-bit tối ưu

Như đã trình bày, bộ lượng tử hóa trong mô hình là bộ lượng tử hóa đồng nhất tối ưu độ phân giải thấp được nghiên cứu trong Chương 2. Với Q là toán tử lượng tử hóa và φ là tham số về hiệu năng của bộ lượng tử hóa đã cho như trong (2.3), (2.4). Theo biểu thức (2.13), (2.14) giá trị của φ càng lớn thì hiệu năng của hệ thống truyền thông được mã hóa MIMO cỡ lớn càng tốt. Như vậy, để cải thiện hiệu năng của một hệ thống mã hóa MIMO cỡ lớn, người ta phải tối ưu để đạt giá trị cao hơn của φ cho một bộ ADC 1-bit cho trước bằng cách giảm nhiễu lượng tử của bộ lượng tử hóa. Như đã chỉ ra trong phần trước, bằng cách tối ưu giá trị cắt của bộ lượng tử hóa, nhiễu lượng tử hóa sẽ giảm đáng kể. Rất nhiều các

ngiên cứu trước đây về các hệ thống MIMO cỡ lớn được lượng tử hóa sử dụng luật three-sigma, nghĩa là giá trị cắt $L_{N_Q} = 3\sigma$ cho bất kỳ ADC mức độ phân giải nào. Theo [20], bộ lượng tử với luật three-sigma sở hữu hiệu năng kém hơn so với bộ lượng tử không đồng nhất, đặc biệt là với độ phân giải thấp của các bộ ADC. Nguyên nhân hiệu năng suy giảm của bộ lượng tử hóa theo luật three-sigma đó là do biến dạng quá tải và biến dạng mềm không cân bằng. Cụ thể, biến dạng mềm là nhiều hơn nhiều so với biến dạng tải ở độ phân giải thấp.

Bảng 3.1 dưới đây về lượng tử hóa tối ưu đồng nhất được trích rút từ Bảng 2.4, Phần 2.4.1, cung cấp giá trị tối ưu của L_{N_Q} cho các ADC 1-bit và giá trị φ tương ứng. Chúng ta thấy rằng giới hạn cắt tối ưu của ADC 1-bit là 1,669, nhỏ hơn nhiều so với giá trị của luật three-sigma cho ADC 1-bit. Giá trị tối ưu của L_{N_Q} nên nhỏ để đạt một cân bằng tốt giữa biến dạng quá tải và biến dạng mềm. Tương ứng, giá trị của tham số hiệu năng của bộ lượng tử φ được cải thiện nhiều cho bộ lượng tử tối ưu 1-bit. Cụ thể hơn, ở ADC 1-bit, hay chỉ hai mức lượng tử, giá trị φ của lượng tử three-sigma là 0,1371, trong khi đó giá trị φ của bộ lượng tử được tối ưu là 0,6261. Đây là một khoảng tăng hiệu năng đáng kể, và hi vọng rằng hiệu năng của ADC 1-bit tối ưu sẽ tốt hơn nhiều so với các ADC 1-bit theo luật three-sigma. Mong đợi này sẽ được xác minh trong phần sau thông qua phân tích ngưỡng giải mã lặp và hiệu năng BER dưới nhiều mô phỏng khác nhau về cấu hình MIMO và tỉ lệ mã.

Bảng 3.1. Giới hạn cắt và giá trị φ của các bộ ADC 1-bit

	Lượng tử hóa đồng nhất three-sigma	Lượng tử hóa đồng nhất tối ưu	Lượng tử hóa không đồng nhất
L_{N_Q}	3	1,669	-
φ	0,1371	0,6261	0,6366

Một kết quả ấn tượng là hiệu năng của ADC 1-bit được tối ưu là rất gần so với bộ lượng tử không đồng nhất, vốn phức tạp hơn bởi số lượng các mức khoảng lượng tử Δ cần được tối ưu theo hàm phân phối mật độ xác suất (PDF) đầu vào. Sự khác nhau của giá trị φ chỉ là 0,01 như trong Bảng 3.1 là một khoảng cách rất nhỏ.

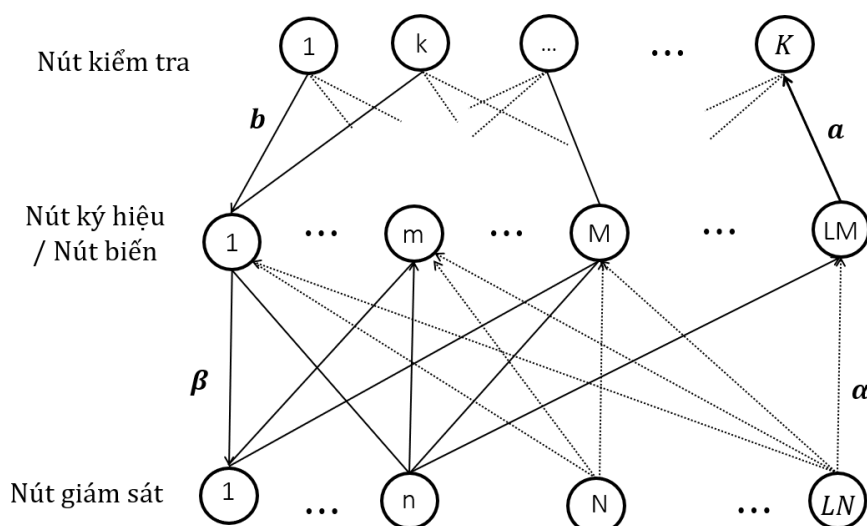
3.1.3. Thuật toán tách sóng và giải mã P-LDPC kết hợp

Thuật toán tách sóng MIMO và giải mã P-LDPC kết hợp [22], [62] là một giải pháp tuyệt vời cho các hệ thống truyền thông mã hóa MIMO cỡ lớn bởi hai lý do: 1) Độ phức tạp của bộ thu tín hiệu là thấp; 2) Hiệu năng là đáng chú ý vì thông tin ngoại lai được lan truyền giữa thành phần tách sóng MIMO và thành phần giải mã P-LDPC. Bên cạnh đó, khi số lượng ăng ten là đáng kể, từ hàng chục tới hàng trăm ăng ten, các thuật toán tách sóng MIMO truyền thống như là ZF, MMSE và ML có những hạn chế về tính toán [19]. Ngoài ra, thuật toán truyền tin là một giải pháp hứa hẹn để giải quyết các vấn đề phức tạp. Các tác giả trong [22], [62] đã giới thiệu bộ giải mã lan truyền độ tin cậy kết hợp cho các hệ thống truyền thông được mã hóa MIMO cỡ lớn. Trong đó, Vu và cộng sự [62] đã sử dụng một đồ thị hai lớp để tìm kiếm, thiết kế các mã protograph LDPC tốt cho kênh LS-MIMO. Còn Nguyen và cộng sự [22] triển khai bộ thu tín hiệu lan truyền độ tin cậy hai lớp kết hợp để phân tích hiệu năng của các ADC độ phân giải thấp (từ 2-bit đến 5-bit). Đây là hai nghiên cứu rất gần, tuy nhiên không nghiên cứu nào trong số đó xem xét với hiệu năng của các hệ thống truyền thông mã hóa cho ADC 1-bit. Do vậy, nội dung nghiên cứu này của luận án sẽ thực hiện một điều tra về hiệu năng của hệ thống MIMO cỡ lớn với bộ ADC độ phân giải thấp 1 bit sử dụng bộ thu tín hiệu lan truyền độ tin cậy hai lớp. Những kết quả thu được sẽ cung cấp các hiểu biết chuyên sâu về cách thức làm thế nào đánh giá hiệu năng và thiết kế các hệ thống truyền thông mã hóa MIMO không dây cỡ lớn với ADC 1-bit.

Để giải thích thuật toán giải mã và tách sóng kết hợp, một sơ đồ hai lớp kết hợp được sử dụng, như được minh họa trong Hình 3.2. Sơ đồ hai lớp này sẽ có 3 loại nút, được đặt tên như sau:

- 1) $L \times N$ các nút giám sát đại diện cho chuỗi tín hiệu nhận được y
- 2) $L_c = L \times M$ các nút ký hiệu đại diện cho chuỗi tín hiệu được truyền x
- 3) Cuối cùng, có $K = L_c - L_i$ các nút kiểm tra đại diện cho các phương trình kiểm tra của mã P-LDPC đã cho

Đường kết nối của nút biến và nút kiểm tra được quy định bởi ma trận chẵn lẻ của mã LDPC. Trong một lần sử dụng kênh, N các nút giám sát và M các nút ký hiệu được liên kết đầy đủ để tạo nên một sơ đồ cho thành phần tách sóng MIMO (nghĩa là, mỗi một nút giám sát được liên kết với tất cả các nút ký hiệu).



Hình 3.2. Bộ thu lan truyền độ tin cậy hai lớp kết hợp

Về phần giải mã LDPC trong sơ đồ, có L_c nút biến đại diện cho chuỗi các bit của từ mã c . Với bộ điều chế BPSK, một ánh xạ 1 – 1 được sử dụng để ánh xạ một bit từ mã sang một tín hiệu/ký hiệu truyền đi. Hệ quả là, các nút biến và các nút ký hiệu được kết nối lại trong một nút đơn trên sơ đồ hai lớp. Vì vậy, hai thuật ngữ, nút biến và nút ký hiệu có thể được sử dụng hoán đổi cho nhau trong các nội dung dưới đây.

Trong thuật toán giải mã lặp và tách sóng kết hợp trên sơ đồ hai lớp, có 5 loại thông điệp được truyền trên sơ đồ như sau:

- $\alpha[n, m]$ là thông điệp được truyền từ nút giám sát thứ n tới nút ký hiệu thứ m
- $\alpha[m, k]$ là thông điệp được truyền từ nút biến thứ m tới nút kiểm tra k
- $b[k, m]$ là thông điệp được truyền từ nút kiểm tra k tới nút biến thứ m
- $\beta[m, n]$ là thông điệp được truyền từ nút ký hiệu m tới nút giám sát n
- $\Gamma[m]$ là giá trị tỉ lệ log-likelihood hậu nghiệm của ký hiệu $x[m]$

Nguyên tắc hoạt động của bộ thu giải mã và tách sóng kết hợp sử dụng thuật toán truyền tin với khử nhiễu mềm được trình bày dưới đây. Chi tiết hoạt động của thuật toán nguyên thủy có thể tham chiếu tại [22], [62], [99].

1) *Thông điệp được truyền từ các nút giám sát tới các nút ký hiệu.*

Như trình bày ở trên, tín hiệu thu được tại nút giám sát thứ n sau quá trình lượng tử hóa được cho bởi:

$$\begin{aligned}
y[n, m] &= \varphi r[n] + w_Q[n] & (3.2) \\
&= \varphi \sum_{m=1}^M h[n, m]x[m] + \varphi w[n] + w_Q[n] \\
&= \varphi h[n, m]x[m] + \underbrace{\varphi \sum_{t=1, t \neq m}^M h[n, t]x[t]}_{\text{Nhiều xuyên kênh}} + \varphi w[n] + \underbrace{w_Q[n]}_{\text{Nhiều lượng tử}}
\end{aligned}$$

Trong đó, $x[m]$ là ký hiệu được phát đi trên ăng ten phát thứ m , $h[n][m]$ là hệ số (độ lợi) kênh từ ăng ten phát đi thứ n đến ăng ten thu thứ m , $w[n]$ và $w_Q[n]$ tương ứng là nhiễu Gauss trắng cộng và nhiễu lượng tử hóa. Tín hiệu thu được ở ăng ten thứ n cho ký hiệu $x[m]$ có thêm một thành phần nhiễu (nhiều lượng tử hóa) và cường độ tín hiệu của nó bị ảnh hưởng bởi quá trình lượng tử hóa với hệ số φ . Đây chính là điểm khác biệt khi so sánh với hệ thống LS-MIMO sử dụng độ phân giải cao.

Tiếp theo, kỹ thuật loại bỏ nhiễu song song [19] được sử dụng để khử nhiễu xuyên kênh trong (3.2). Đặt $\hat{x}[n, m]$ là ký hiệu mềm thu được từ thông tin được truyền từ nút quan sát thứ n tới nút ký hiệu thứ m , và được ước tính thông qua biểu thức [19]:

$$\hat{x}[n, m] = \tanh\left(\frac{\beta[m, n]}{2}\right) \quad (3.3)$$

Trong đó, $\beta[m, n]$ là thông tin ngoại lai được truyền từ nút ký hiệu thứ m đến nút quan sát thứ n . Sau đó, ký hiệu mềm $\hat{x}[n, m]$ được sử dụng để loại bỏ nhiễu từ tín hiệu $x[m]$ nhận được tại nút quan sát thứ n của ký hiệu phát thứ m như sau:

$$\hat{y}[n, m] = y[n, m] - \varphi \sum_{t=1, t \neq m}^M h[n, t]\hat{x}[n, t] \quad (3.4)$$

Với $\hat{y}[n, m]$ là tín hiệu nhận được của ký hiệu được truyền $x[m]$ tại nút quan sát thứ n sau khi loại bỏ nhiễu. Có thể thấy nhiễu vẫn còn lại trong tín hiệu $\hat{y}[n, m]$ sau quá trình khử nhiễu bởi $\hat{x}[n, m]$ được ước tính dựa trên thông tin ngoại lai. Đặt $z[n, m]$ là nhiễu còn lại cùng với các thành phần nhiễu khác, ta có thể viết lại $\hat{y}[n, m]$ như sau:

$$\hat{y}[n, m] = \varphi h[n, m]x[m] + z[n, m] \quad (3.5)$$

Với

$$z[n, m] = \varphi \sum_{t=1, t \neq m}^M h[n, t](x[n, t] - \hat{x}[n, t]) + \varphi w[n] + w_Q[n] \quad (3.6)$$

Từ đó, thông điệp được truyền từ nút giám sát n tới nút biên m là giá trị tỉ lệ log-likelihood (LLR) được cho bởi công thức:

$$\begin{aligned} \alpha[n, m] &= \ln \frac{\Pr(\hat{y}[n, m] | H, x[m] = +1)}{\Pr(\hat{y}[n, m] | H, x[m] = -1)} \\ &= \frac{4\varphi}{\Psi[n, m]} \Re(h^*[n, m] \hat{y}[n, m]) \end{aligned} \quad (3.7)$$

Trong đó

$$\Psi[n, m] = \varphi^2 \sum_{t=1, t \neq m}^M |h[n, t]|^2 (1 - |\hat{x}[n, t]|^2) + \varphi^2 N_0 + \varphi(1 - \varphi) \left(\sum_{m=1}^M |h[n, m]|^2 + N_0 \right) \quad (3.8)$$

Có tổng số N thông điệp gửi tới một nút ký hiệu đã cho (hoặc ký hiệu truyền), và tổng của tất cả các thông điệp này là tương đương với thông điệp của kênh (là L_{ch} - độ tin cậy bit thông tin trên kênh) trong thuật toán truyền tin thông thường [29]. Trong đó, biểu thức trong (3.7) đã tính đến cả ảnh hưởng của nhiễu lượng tử thông qua tham số φ và $\Psi[n, m]$, hai tham số phụ thuộc độ phân giải của bộ ADC 1-bit và hệ số kênh như đã trình bày ở trên.

Khi các ADC 1-bit theo luật three-sigma được sử dụng, hệ số $\frac{4\varphi}{\Psi[n, m]}$ trong (3.7) giảm do φ của các ADC 1-bit theo luật này rất thấp như trình bày trong Bảng 3.1. Do vậy, thông điệp $\alpha[n, m]$ gửi tới các nút biên trong (3.7) cũng giảm. Cuối cùng, hiệu năng của bộ thu lan truyền độ tin cậy hai lớp kết hợp cũng suy giảm theo.

2) Thông điệp được truyền từ các nút biên tới nút kiểm tra

Xem xét nút biên thứ m , có 02 loại thông điệp được gửi tới nút này. Loại thông điệp thứ nhất là từ nút giám sát N thuộc phần đồ thị thể hiện bộ tách sóng MIMO, loại thông điệp tiếp theo là từ nút kiểm tra thuộc phần đồ thị giải mã LDPC. Kết quả là, thông điệp ngoài từ nút biên m tới nút kiểm tra k là tổng của tất cả thông điệp từ nút giám sát và nút kiểm tra ngoại trừ thông điệp từ nút kiểm tra k . Chúng ta có:

$$a[m, k] = \sum_{t \in N_0(m)} \alpha[t, m] + \sum_{t \in N_c(m) \setminus k} b[t, m] \quad (3.9)$$

Trong đó $N_c(m)$ là tập các nút kiểm tra có kết nối tới nút biên thứ m , và $N_0(m)$ là tập các nút giám sát kết nối tới nút biên thứ m .

3) *Thông điệp được truyền từ các nút kiểm tra tới các nút biên:*

Thông điệp từ nút kiểm tra thứ k đến nút biên thứ m là giống như thuật toán truyền tin, được cho bởi biểu thức [29]

$$b[k, m] = \ln \frac{1 - \prod_{t \in N_v(k) \setminus m} \frac{1 - e^{a[t, k]}}{1 + e^{a[t, k]}}}{1 + \prod_{t \in N_v(k) \setminus m} \frac{1 - e^{a[t, k]}}{1 + e^{a[t, k]}}} \quad (3.10)$$

Trong đó $N_v(k)$ là tập các nút biên có kết nối đến nút kiểm tra k . Trong triển khai thực tế, tính toán của $b[k, m]$ được đơn giản hóa bằng cách sử dụng hàm tanh (.).

4) *Thông điệp được truyền từ các nút ký hiệu (nút biên) đến nút giám sát*

Như được trình bày ở trên, nút ký hiệu m nhận thông điệp từ cả nút giám sát lẫn nút kiểm tra. Thông điệp ngoại lai được gửi từ nút ký hiệu m đến nút giám sát n là tổng của tất cả các thông điệp ngoại trừ thông điệp được gửi từ nút giám sát n . Như vậy, thông điệp từ nút biên m tới nút giám sát n được cho như sau:

$$\beta[m, n] = \sum_{t \in N_0(m) \setminus n} \alpha[t, m] + \sum_{t \in N_c(m)} b[t, m] \quad (3.11)$$

Trong đó $N_c(m)$ và $N_0(m)$ lần lượt là tập các nút kiểm tra và nút giám sát có kết nối đến nút biên thứ m .

5) *Một thông điệp hậu nghiệm của các bit từ mã*

Giá trị LLR hậu nghiệm của ký hiệu truyền thứ m , khi kết thúc mỗi một vòng lặp là tổng các thông điệp từ cả các nút giám sát và nút kiểm tra và được cho bởi công thức:

$$\Gamma[m] = \sum_{n \in N_0(m)} \alpha[n, m] + \sum_{k \in N_c(m)} b[k, m] \quad (3.12)$$

Giá trị LLR hậu nghiệm được gửi tới thiết bị lựa chọn cứng để đưa ra phiên bản đã mã hóa của bit từ mã sử dụng luật sau:

$$\hat{c}[m] = \begin{cases} 0, & \Gamma[m] > 0 \\ 1, & \text{Ngược lại} \end{cases} \quad (3.13)$$

Trong đó $\hat{c}[m]$ là phiên bản mã hóa của $c[m]$. Và như vậy, chuỗi mã hóa của thông tin \hat{b} được thu thập.

Tiến trình truyền tin dừng lại khi tất cả các biểu thức kiểm tra được thỏa mãn, hoặc khi đạt đến số lần lặp tối đa của hệ thống. Ngược lại, tiến trình truyền tin sẽ tiếp tục quá trình lặp từ bước 1) với thông điệp được cập nhật từ các nút giám sát.

3.1.4. Mô phỏng và đánh giá kết quả

Trong phần này, thuật toán PEXIT cho các hệ thống MIMO cỡ lớn (LS-MIMO-PEXIT), được giới thiệu trước đây trong [22], [62] được sử dụng để đánh giá sự cải thiện hiệu năng của bộ lượng tử hóa (ADC) đồng nhất tối ưu 1-bit. Do việc áp dụng thuật toán LS-MIMO PEXIT cho các ADC 1-bit là tương đối đơn giản, chi tiết có thể tham khảo ở hai tham chiếu ở trên.

a. Ngưỡng giải mã lặp

Thuật toán LS-MIMO PEXIT đã được chứng minh là một công cụ hữu ích để đánh giá và thiết kế các mã P-LDPC thông qua ngưỡng giải mã lặp. Đây là tỉ lệ tín hiệu trên nhiễu SNR thấp nhất mà bộ giải mã có thể giải mã luồng bit nhiễu. Như vậy, với ngưỡng giải mã lặp thấp hơn có thể đạt được các hệ thống truyền thông tốt hơn.

Để tính toán ngưỡng giải mã lặp, các mã P-LDPC đã được tối ưu trước đây cho kênh LS-MIMO và bộ thu lan truyền độ tin cậy hai lớp kết hợp [62] được lựa chọn. Các mã protograph LDPC này được trình bày trong (3.14), (3.15), (3.16)

$$\mathbf{B}_{1/2}^{20iter} = \begin{pmatrix} 3 & 1 & 1 & 0 & 0 & 1 \\ 2 & 1 & 2 & 2 & 1 & 0 \\ 3 & 3 & 0 & 1 & 1 & 0 \end{pmatrix}_{3 \times 6} \quad (3.14)$$

$$\mathbf{B}_{2/3}^{20iter} = \left(\begin{array}{ccc|c} 3 & 0 & 0 & \mathbf{B}_{1/2}^{20iter} \\ 2 & 3 & 0 & \\ 3 & 0 & 2 & \end{array} \right)_{3 \times 9} \quad (3.15)$$

$$\mathbf{B}_{3/4}^{20iter} = \left(\begin{array}{ccc|c} 3 & 0 & 0 & \mathbf{B}_{2/3}^{20iter} \\ 2 & 2 & 2 & \\ 1 & 1 & 1 & \end{array} \right)_{3 \times 12} \quad (3.16)$$

Các ngưỡng giải mã lặp cho tỉ lệ mã hóa R lần lượt là $1/2$, $2/3$ và $3/4$ được cung cấp trong bảng 3.2, bảng 3.3 và bảng 3.4.

Bảng 3.2. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 1/2$

Cấu hình MIMO	Lượng tử hóa Three-sigma	Lượng tử hóa tối ưu
10×10	5,47 dB	3,07 dB
40×40	5,03 dB	2,84 dB
100×100	5,21 dB	2,97 dB

Bảng 3.3. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 2/3$

Cấu hình MIMO	Lượng tử hóa Three-sigma	Lượng tử hóa tối ưu
10×10	14,09 dB	4,89 dB
40×40	11,52 dB	4,39 dB
100×100	11,71 dB	4,42 dB

Bảng 3.4. Ngưỡng giải mã lặp với tỉ lệ mã hóa $R = 3/4$

Cấu hình MIMO	Lượng tử hóa Three-sigma	Lượng tử hóa tối ưu
10×10	15,99 dB	6,46 dB
40×40	15,99 dB	5,71 dB
100×100	15,99 dB	5,67 dB

Như mong đợi, các ngưỡng giải mã lặp khi sử dụng bộ lượng tử hóa tối ưu là thấp hơn đáng kể so với bộ lượng tử hóa three-sigma thông thường ở tất cả các cấu hình MIMO. Khoảng cách về ngưỡng chênh lệch từ 2 dB (ở tỉ lệ mã hóa 1/2) tới gần 10 dB (ở tỉ lệ mã hóa 2/3). Do vậy, hi vọng rằng khoảng cách hiệu năng của hai bộ lượng tử hóa là đáng kể. Cụ thể, bộ ADC 1-bit tối ưu sẽ có giá trị hiệu năng cao hơn hoặc BER rất thấp ở cùng mức tín hiệu SNR. Phân tích này sẽ được xác minh bằng các kết quả mô phỏng hiệu năng trong phần tiếp theo dưới đây.

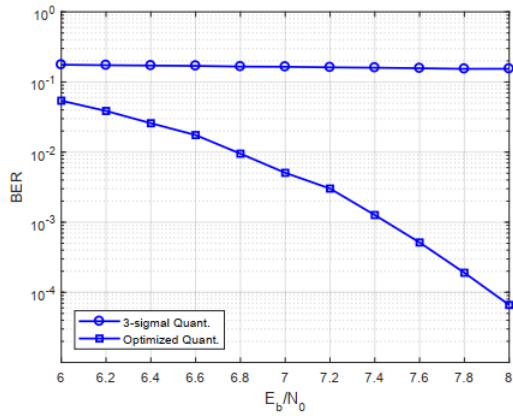
b. Hiệu năng (BER)

Mô phỏng được thực hiện sử dụng mô hình hệ thống được mô tả tại Hình 3.1 và các tham số mô phỏng được trình bày trong Bảng 3.5 dưới đây.

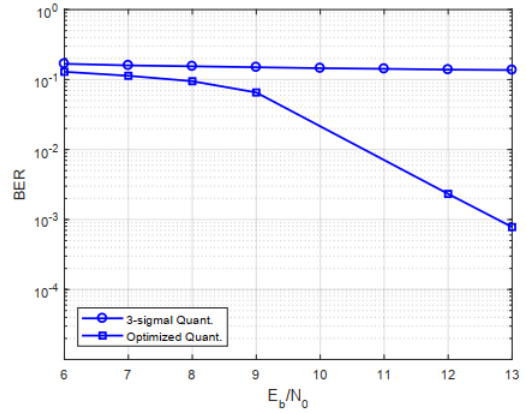
Bảng 3.5. Tham số mô phỏng đánh giá bộ lượng tử hóa tối ưu

STT	Tham số	Thiết lập
1	Cấu hình MIMO	10 × 10 40 × 40 100 × 100
2	Kênh truyền	Kênh Rayleigh fading
3	Tỉ lệ mã	R12 R23 R34
4	Độ dài mã	2400 bit
5	Thông tin trạng thái kênh	Chỉ có ở phía thu
6	Độ phân giải bộ ADC	1-bit

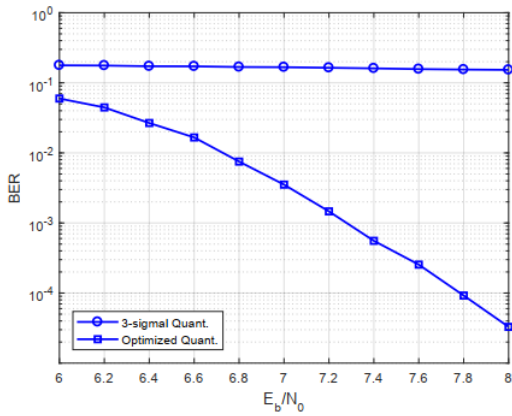
Các kết quả mô phỏng được trình bày trong Hình 3.3 - Hình 3.11 nhằm xác minh các kết quả phân tích trong mục 3.1.3 (a) ở trên. Có thể thấy rằng đường cong tỉ lệ lỗi bit (BER) của bộ lượng tử tối ưu là thấp hơn nhiều so với bộ lượng tử three-sigma ở tất cả điểm SNR được xem xét. Hiện tượng này là phù hợp với những kết quả vừa phân tích ở trên. Lưu ý rằng các khoảng cách BER là không giống như khoảng cách của ngưỡng giải mã lặp vì thuật toán LS-MIMO-PEXIT được thiết kế sử dụng phương thức xấp xỉ [22], [62]. Do vậy, ngưỡng giải mã lặp chỉ giúp chỉ ra xu hướng hành vi của mã, không phải một số liệu tuyệt đối để đánh giá hiệu năng. Đây cũng là động lực để luận án thực hiện phần mô phỏng đánh giá hiệu năng hệ thống dưới đây.



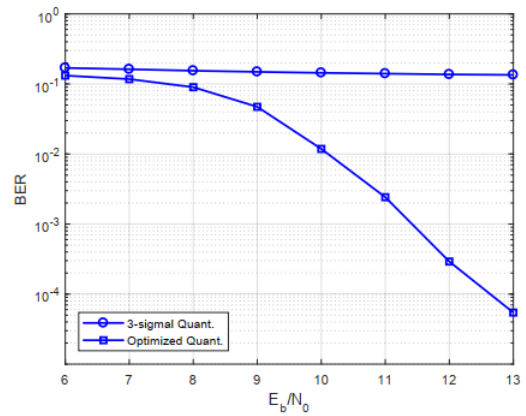
Hình 3.3. Hiệu năng ở MIMO 10 x 10
tỉ lệ $R = 1/2$



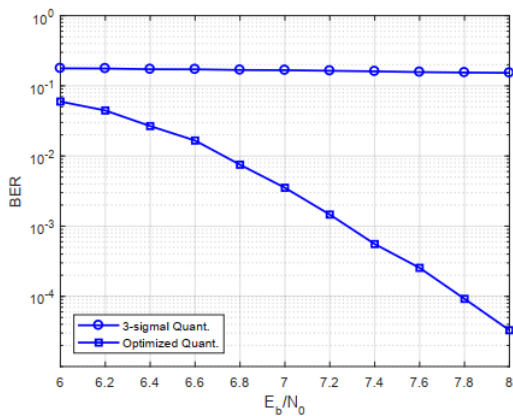
Hình 3.4. Hiệu năng ở MIMO 10 x 10
tỉ lệ $R = 2/3$



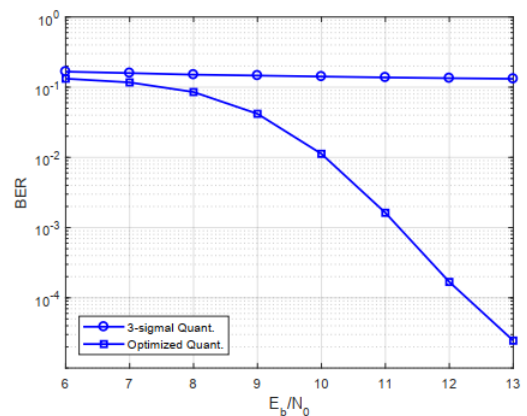
Hình 3.5. Hiệu năng ở MIMO 40 x 40
tỉ lệ $R = 1/2$



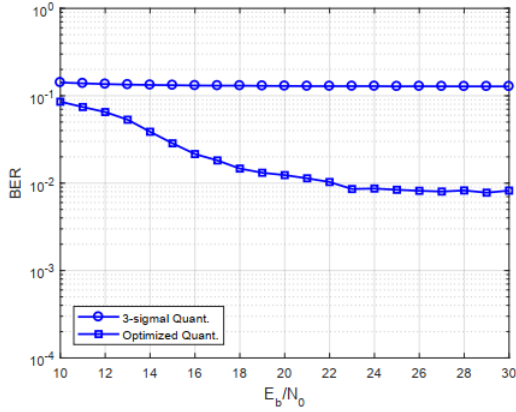
Hình 3.6. Hiệu năng ở MIMO 40 x 40
tỉ lệ $R = 2/3$



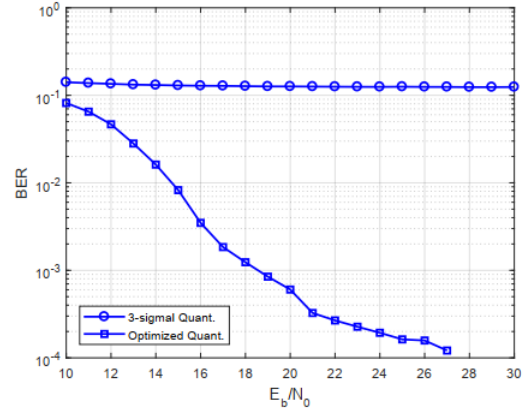
Hình 3.7. Hiệu năng ở MIMO 100 x 100
tỉ lệ $R = 1/2$



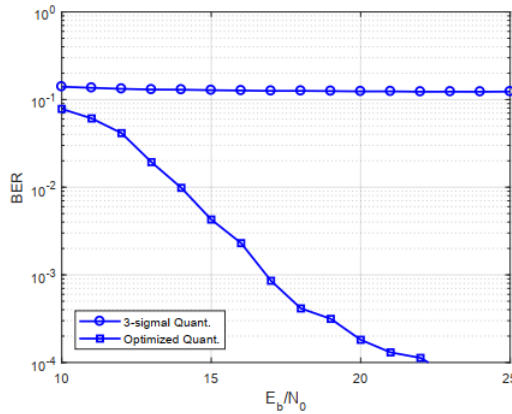
Hình 3.8. Hiệu năng ở MIMO 100 x 100
tỉ lệ $R = 2/3$



Hình 3.9. Hiệu năng ở MIMO 10 x 10
tỉ lệ $R = 3/4$



Hình 3.10. Hiệu năng ở MIMO 40 x 40
tỉ lệ $R = 3/4$



Hình 3.11. Hiệu năng ở MIMO 100 x 100
tỉ lệ $R = 3/4$

Quan sát các kết quả mô phỏng hiệu năng, bộ lượng tử three-sigma có hiệu năng thấp ở tất cả các tỉ lệ mã hóa và cấu hình MIMO. Ngay cả khi số ăng ten truyền và số ăng ten nhận là 100, đường BER hiệu năng của bộ lượng tử three-sigma vẫn xảy ra hiện tượng lỗi sàn. Như vậy có nghĩa là giới hạn cắt là đặc biệt quan trọng với các bộ ADC 1-bit. Điều này cũng đã được chứng minh từ các phân tích, nghiên cứu lý thuyết trong Chương 2. Tuy nhiên, đối với độ phân giải cao hơn (từ ADC 2-bit tới ADC 5-bit), các bộ lượng tử three-sigma sẽ hội tụ trong cả các hệ thống truyền thông mã hoá và không mã hoá [22], [99].

Nhìn vào riêng đường hiệu năng của bộ lượng tử hóa tối ưu, những đường dốc của đường cong BER tại tỉ lệ mã là $1/2$ là dốc nhất, và hiệu năng BER là mịn và ổn định nhất ở tất cả các cấu hình MIMO. Tuy nhiên, ở tỉ lệ mã $R = 2/3$, hiệu năng bị suy giảm đáng kể khi cấu hình MIMO là 10×10 và điều này càng rõ rệt hơn ở tỉ lệ mã cao hơn. Cụ thể, đường BER ở tỉ lệ mã $R = 3/4$ xuất hiện hiện tượng lỗi sàn ở $BER = 10^{-2}$ với cấu hình

MIMO 10×10 . Khi số lượng ăng ten tăng lên 40 hoặc 100, đường cong *BER* cho thấy sự cải thiện về hiệu năng. Các kết quả quan sát được chỉ ra rằng, ADC 1-bit nên được sử dụng trong các hệ thống MIMO cỡ lớn, như vậy các ảnh hưởng của biến dạng lượng tử được làm giảm đi bởi số lượng lớn các ăng ten thu. Hành vi này là phù hợp với những kết quả phân tích thông qua lý thuyết thông tin cho kịch bản MIMO-MU đã được trình bày trong Chương 2 và trong công trình [CT3].

Như vậy, bộ lượng tử vô hướng tối ưu đem lại những cải thiện đáng kể về hiệu năng và chúng ta nên sử dụng một số lượng lớn ăng ten để làm giảm các tác động tiêu cực của nhiễu lượng tử của ADC 1-bit, đặc biệt là cho tỉ lệ mã hóa cao. Tuy nhiên các mã protograph LDPC nên được thiết kế lại hoặc tối ưu lại cho từng trường hợp cụ thể của ADC 1-bit để ngăn chặn sự suy giảm hiệu năng ở tỉ lệ mã hóa cao và cấu hình MIMO thấp, từ đó cải thiện hiệu năng tổng thể của hệ thống. Nội dung tiếp theo trình bày nghiên cứu thiết kế họ mã protograph LDPC có tỉ lệ mã thích ứng cho hệ thống truyền thông mã hóa MIMO cỡ lớn với bộ ADC độ phân giải thấp 1 bit.

3.2. Thiết kế mã P-LDPC có tỉ lệ mã thích ứng

Trong hệ thống truyền thông ngày nay, một điều thường xảy ra là một nền tảng liên lạc được sử dụng để cung cấp nhiều loại dịch vụ và ứng dụng khác nhau. Mỗi trong số đó thường có tập các yêu cầu chất lượng dịch vụ (QoS) riêng, bao gồm độ trễ, tốc độ truyền bit dữ liệu và tỉ lệ lỗi bit [86]. Các giải pháp mã P-LDPC có tỉ lệ mã thích ứng là một trong những thành phần thiết yếu cho phép hỗ trợ nhiều dịch vụ trong một nền tảng phần cứng như vậy. Trong [55], Nguyen và cộng sự đã tìm thấy các mã protograph có tỉ lệ mã thích ứng cho một loạt các tỉ lệ mã khác nhau. Tuy nhiên, họ mã này được tối ưu hóa cho trường hợp độ dài khối dài và số lần lặp giải mã lớn. Mặc dù có một bộ mã đục lỗ có tỉ lệ thích ứng mới đã được báo cáo trong [50] cho độ dài khối hữu hạn, nó lại chỉ được tối ưu hóa cho số lần lặp giải mã lớn. Bên cạnh đó, các mã protograph tỉ lệ thích ứng, không đục lỗ có độ phức tạp thấp cùng số lần lặp giải mã hạn chế cho các kênh truyền thông, đã không được báo cáo trong các công trình nghiên cứu này. Tuy nhiên, nhu cầu về các mã này là cao, đặc biệt là đối với mạng di động 5G, với các ứng dụng và dịch vụ có độ trễ cực thấp. Điều này đòi hỏi cần có một phương pháp thiết kế họ mã protograph LDPC mới, có tỉ lệ mã thích ứng linh hoạt và

thỏa mãn số lần lặp giải mã thấp. Các mã mới được đề xuất cần đảm bảo hoạt động tốt ở cả vùng thác và vùng lỗi sàn.

Trong nội dung này, phương pháp thiết kế họ mã P-LPDC có tỉ lệ mã thích ứng được sử dụng trong nghiên cứu của chương này sẽ được trình bày tóm lược. Quá trình thiết kế các mã protograph có tỉ lệ thích ứng, có độ dài khối thông tin cố định, bao gồm hai giai đoạn:

- **Giai đoạn thiết kế mã con:** Là giai đoạn thiết kế một mã con cơ sở có tỉ lệ cao bằng kỹ thuật kéo dài mã (lengthening). Kỹ thuật này đã được sử dụng rộng rãi trong các thiết kế protograph, nhờ cấu trúc xây dựng protograph đơn giản của nó, nhưng tạo ra các mã hiệu năng cao [55]. Để bắt đầu, người ta phải chọn một protograph cơ sở, thường có tỉ lệ mã thấp, chẳng hạn với mã có tỉ lệ $R = 1/2$. Dựa trên protograph cơ sở này, ma trận proto kiểm tra chẵn lẻ của mã tỉ lệ cao hơn được xây dựng bằng cách thêm một hoặc nhiều nút biến (cột) vào mã cơ sở trong khi vẫn giữ nguyên số lượng nút kiểm tra (hàng).
- **Thiết kế mã có tỉ lệ mã thích ứng:** Đồ thị protograph của mã con tỉ lệ mã hóa cao được tìm thấy ở trên lần lượt được sử dụng để thiết kế các protograph tỉ lệ mã hóa thấp hơn bằng cách thêm cùng một số lượng nút biến (cột) và nút kiểm tra (hàng). Các mã có tỉ lệ mã hóa thấp hơn này được xây dựng trong một cấu trúc lồng từ mã protograph con, có cùng khối bit thông tin. Cấu trúc mã có tỉ lệ thích ứng này làm cho các mã phù hợp với nhiều ứng dụng thực tế, mà vẫn giữ được độ phức tạp thấp, vốn là một yêu cầu kỹ thuật quan trọng.

Ở giai đoạn thứ nhất, thực hiện việc tìm kiếm mã protograph tốt nhất ở tỉ lệ mã hóa $R = 1/2$ được gọi là mã protograph ban đầu. Trong kỹ thuật kéo dài mã (lengthening), một mã protograph tỉ lệ cao hơn được xây dựng từ mã protograph tỉ lệ thấp hơn bằng cách thêm một hoặc nhiều nút biến (cột) trong khi giữ nguyên số lượng nút kiểm tra (hàng). Cấu trúc tổng quát của ma trận proto của một mã con biết trước được cho bởi:

$$H_H = [H_E \mid H_L] \quad (3.15)$$

Với H_L là ma trận kiểm tra chẵn lẻ của mã tỉ lệ mã hóa thấp, H_E là ma trận mở rộng và H_H là ma trận kiểm tra chẵn lẻ mật độ thấp có tỉ lệ mã hóa cao hơn.

Ở giai đoạn thứ hai, thực hiện thiết kế một số mã con, bắt đầu từ mã ban đầu có tỉ lệ $R = 1/2$ và có biểu thức tỉ lệ mã được cho như sau:

$$R = \frac{n+1}{n+2} \quad (3.16)$$

Với $n = 1, 2, 3, \dots$. Để đạt được tỉ lệ mã như biểu thức (3.16), đặt m là số nút kiểm tra (hàng) của ma trận mã con ban đầu, với mỗi giá trị của n , ma trận mở rộng H_E phải có m nút biến cho mỗi tỉ lệ mã. Điều này có nghĩa là một mã protograph mới tỉ lệ thấp hơn được xây dựng bằng cách thêm số lượng nút biến (cột) đúng bằng số nút kiểm tra và giữ nguyên số lượng nút kiểm tra như là số lượng nút kiểm tra của mã protograph con. Cấu trúc của ma trận proto cho tỉ lệ $R = \frac{n+1}{n+2}$ được cho bởi công thức (3.17)

$$H_{\frac{n+1}{n+2}} = \left[\begin{array}{ccc|c} x_1 & \cdots & x_{(m \times (m-1)) + 1} & H_{\frac{n}{n+1}} \\ x_2 & \cdots & x_{(m \times (m-1)) + 2} & \\ \vdots & \ddots & \vdots & \\ x_m & \cdots & x_{m \times m} & \end{array} \right] \quad (3.17)$$

3.2.1. Bài toán thiết kế mã P-LDPC

Bản chất của việc thiết kế các mã protograph LDPC là việc tìm kiếm các ma trận cơ sở B thỏa mãn 02 điều kiện là có ngưỡng giải mã lặp thấp nhất trong khi vẫn đảm bảo được thuộc tính tăng trưởng tối thiểu tuyến tính. Điều này có thể được trình bày như một bài toán tối ưu hóa như sau:

$$\mathbf{B}_{\in B_{E^+}}^{\min} \quad \xi(B, N, M, Iter_{max}) \quad (3.18)$$

$$f_r(B) \leq 0, \quad r = 1, 2, \dots, R$$

Với B_{E^+} là một tập tất cả các ma trận chứa các phần tử không âm, đầu ra của hàm chi phí $\xi(B, N, M, Iter_{max})$ là giá trị ngưỡng giải mã lặp cần tìm kiếm. Lưu ý rằng hàm chi phí thu được bằng cách áp dụng thuật toán LS-MIMO-PEXIT như được trình bày trong Phần 3.1 ở trên. Cuối cùng $f_r(B) \leq 0, r = 1, 2, \dots, R$ là tập các ràng buộc tuân theo các chỉ dẫn thiết kế các mã P-LDPC [55].

Xem xét (3.18), 03 tham số đầu vào của bài toán tối ưu gồm: 1) Một cặp M và N thể hiện cấu hình LS-MIMO (tương ứng với số ăng ten thu và nhận); 2) Một ma trận cơ sở B

thể hiện cấu trúc mã ở một tỉ lệ mã hóa cho trước; 3) $Iter_{max}$ thể hiện số lần lặp giải mã tối đa, giá trị này thường bị giới hạn do độ trễ của một hệ thống truyền thông không dây nhất định. Không giống các thiết kế mã protograph tồn tại trước đây [27], [52], [55], trong bài toán tối ưu (3.18) ở trên, việc bổ sung thêm tham số $Iter_{max}$ là để ngăn chặn hiệu ứng suy giảm hiệu năng nghiêm trọng của hệ thống do sử dụng bộ ADC độ phân giải 1-bit. Nhờ đó, mã P-LDPC tối ưu được thiết kế cho hiệu năng tốt trên cả vùng thác và vùng lỗi sàn.

Sử dụng các hướng dẫn về đặc tính của một ma trận cơ sở tốt trong [55], nghiên cứu này có thể giới hạn miền tìm kiếm của bài toán tối ưu (3.4) ở trên. Điều này cho phép thực hiện việc tìm kiếm vét cạn (tìm kiếm tất cả các ma trận có thể xảy ra) với một độ phức tạp và thời gian hợp lý. Để bắt đầu, các ràng buộc trên cấu trúc của ma trận cơ sở \mathbf{B} khởi đầu ở tỉ lệ mã hóa là 1/2 được thiết lập.

$$\mathbf{B}_{1/2} = \begin{pmatrix} e_{1,1} & e_{1,2} & e_{1,3} & e_{1,4} & 0 & 1 \\ e_{2,1} & e_{2,2} & e_{2,3} & e_{2,4} & 1 & 1 \\ e_{3,1} & e_{3,2} & e_{3,3} & e_{3,4} & 1 & 0 \end{pmatrix}_{3 \times 6} \quad (3.19)$$

Trong đó, phần tử $e_{i,j}$ trong ma trận $\mathbf{B}_{1/2}$ là số cạnh song song kết nối giữa nút kiểm tra thứ i và nút biến thứ j trong thành phần giải mã LDPC thuộc đồ thị tách sóng và giải mã kết hợp được trình bày ở trên. Hai cột cuối cùng được lựa chọn trước tiên theo hướng dẫn về số lượng các nút biến có bậc một (degree-one) và bậc hai (degree-two) trong [55].

Bốn cột còn lại trong ma trận có tổng cộng 12 biến tìm kiếm cần tối ưu là $e_{i,j}$ với $i = 1, 2, 3$ và $j = 1, 2, 3, 4$. Số cạnh song song tối đa được cho phép là 3, như vậy giá trị của các biến này nằm trong tập $\{0, 1, 2, 3\}$. Cuối cùng, các ràng buộc tương ứng $f_r(\mathbf{B})$ của bài toán tối ưu cho ma trận $\mathbf{B}_{1/2}$ ở trên như biểu thức (3.20) dưới đây:

$$\left\{ \begin{array}{l} f_1(B_{1/2}) : e_{i,j} \geq 0, \quad \forall i = 1, 2, 3, \quad j = 1, \dots, 4 \\ f_2(B_{1/2}) : e_{i,j} \leq 3, \quad \forall i = 1, 2, 3, \quad j = 1, \dots, 4 \\ f_3(B_{1/2}) : (e_{1,1} + e_{2,1} + e_{3,1}) \leq 3 \\ f_4(B_{1/2}) : (e_{1,2} + e_{2,2} + e_{3,2}) \leq 3 \\ f_5(B_{1/2}) : (e_{1,3} + e_{2,3} + e_{3,3}) \leq 3 \\ f_6(B_{1/2}) : (e_{1,4} + e_{2,4} + e_{3,4}) \leq 2 \end{array} \right. \quad (3.20)$$

Các ràng buộc $f_3(B_{1/2})$, $f_4(B_{1/2})$, $f_5(B_{1/2})$ được thiết lập để đảm bảo đặc tính tăng trưởng khoảng cách tối thiểu tuyến tính và ràng buộc $f_6(B_{1/2})$ xuất phát từ thực tế rằng một mã P-LDPC cơ sở tốt có thể có tối đa các nút kiểm tra trừ đi 1 (cụ thể ở đây là $3 - 1 = 2$) các nút biên có bậc hai được phép trong ma trận cơ sở cuối cùng [52]. Cần lưu ý rằng ràng buộc về số lượng nút biên bậc hai trong bài toán tối ưu là cần thiết, nhưng không phải là điều kiện đủ để có một mã P-LDPC tốt. Tuy nhiên, việc thiết lập ràng buộc này giúp thu hẹp không gian tìm kiếm. Một điều tra với các kênh LS-MIMO bằng cách tìm kiếm ma trận cơ sở tốt nhất trên toàn bộ miền không gian tìm kiếm, hay nói cách khác chỉ có ràng buộc $f_1(B_{1/2})$ và $f_2(B_{1/2})$ được thực hiện [52]. Các kết quả của nghiên cứu này cho thấy rằng ma trận cơ sở (protomatrix) tốt nhất tuân theo những hướng dẫn ở trên. Nghĩa là protomatrix tốt nhất có tối đa 2 nút biên bậc hai, 1 nút biên bậc một và tất cả các nút biên còn lại có bậc ba hoặc cao hơn nữa. Do đó, hướng dẫn này được sử dụng để thiết kế các mã protograp LDPC cho các hệ thống MIMO cỡ lớn với bộ ADC độ phân giải thấp ADC 1-bit trong nội dung dưới đây.

3.2.2. Thiết kế mã P-LDPC cho LS-MIMO với bộ ADC tối ưu 1-bit

Quá trình tìm kiếm mã được thực hiện với số lần lặp tối đa $Iter_{max} = 50$ và cấu hình MIMO là $M = 10$ và $N = 10$ (nghĩa là cấu hình MIMO 10×10). Việc lựa chọn số lần lặp giải mã tối đa $Iter_{max} = 50$ là dựa trên hai yếu tố: 1) Độ trễ thấp là một trong những yêu cầu quan trọng trong những hệ thống truyền thông không dây trong tương lai [34]; 2) Giá trị số lần lặp giải mã phải đủ lớn để giải quyết giới hạn về hiệu năng của ADC 1-bit. Lưu ý rằng $Iter_{max}$ chính là số lần lặp tối đa mà bộ thu tín hiệu phải thực hiện nếu vẫn còn

lỗi và bộ thu tín hiệu sẽ dừng ngay khi từ mã đúng được tìm thấy mà không cần thực hiện tiến trình cho tới khi đạt đến số lần lặp tối đa.

Sử dụng các thiết lập tham số thiết kế ở trên, các ma trận cơ sở tối ưu mã P-LDPC ở các tỉ lệ mã hóa 1/2 và 2/3 được đưa ra dưới đây:

$$\mathbf{B}_{1/2}^{50\text{ iter}} = \begin{pmatrix} 3 & 2 & 0 & 0 & 0 & 1 \\ 2 & 2 & 1 & 1 & 1 & 1 \\ 2 & 1 & 2 & 1 & 1 & 0 \end{pmatrix}_{3 \times 6} \quad (3.21)$$

$$\mathbf{B}_{2/3}^{50\text{ iter}} = \begin{pmatrix} 2 & 0 & 2 & 3 & 2 & 0 & 0 & 0 & 1 \\ 0 & 1 & 2 & 2 & 2 & 1 & 1 & 1 & 1 \\ 0 & 2 & 1 & 2 & 1 & 2 & 1 & 1 & 0 \end{pmatrix}_{3 \times 9} \quad (3.22)$$

Các ma trận cơ sở (3.7) (3.8) không phải là những ma trận có ngưỡng giải mã lặp thấp nhất. Một thực tế rằng các ma trận cơ sở với ngưỡng giải mã lặp thấp nhất đôi khi vẫn có thể có hành vi lỗi sàn. Do vậy, việc tìm kiếm được chia làm hai giai đoạn, bắt đầu từ ngưỡng giải mã lặp thấp nhất, sau đó tăng dần cho đến khi tìm được ma trận tốt nhất ở một ngưỡng mong muốn. Nghiên cứu trong luận án này sử dụng một quy trình thiết kế gồm hai bước để tối ưu hóa mã P-LDPC như dưới đây:

- Giai đoạn 1: Bước tìm kiếm thô, một tập hợp các ma trận cơ sở mới được xác định và đưa vào bộ đệm nếu ngưỡng giải mã lặp của nó khi sử dụng thuật toán LS-MIMO-PEXIT thấp hơn ngưỡng mong đợi. Kết thúc giai đoạn này, danh sách ma trận ở có ngưỡng giải mã lặp thấp nhất được xác định.
- Giai đoạn 2: Bước lọc, các mô phỏng chuyên sâu được thực hiện trên danh sách các ma trận ở trên, nhằm loại bỏ các ma trận cơ sở có hành vi lỗi sàn. Cuối cùng, ma trận tốt nhất đạt được $FER = 10^{-4}$ với mức SNR thấp nhất từ danh sách không có hiện tượng lỗi sàn ở trên được lựa chọn là ma trận tối ưu.

3.2.3. Mô phỏng và đánh giá kết quả

Để minh họa những ưu điểm của quy trình thiết kế hai bước được trình bày ở trên, mô phỏng hiệu năng FER được thực hiện với các mã P-LDPC (3.21) và (3.22) bên trên, gọi là các mã “New Code”. Để so sánh công bằng, hai mã P-LDPC từ các công trình nghiên cứu

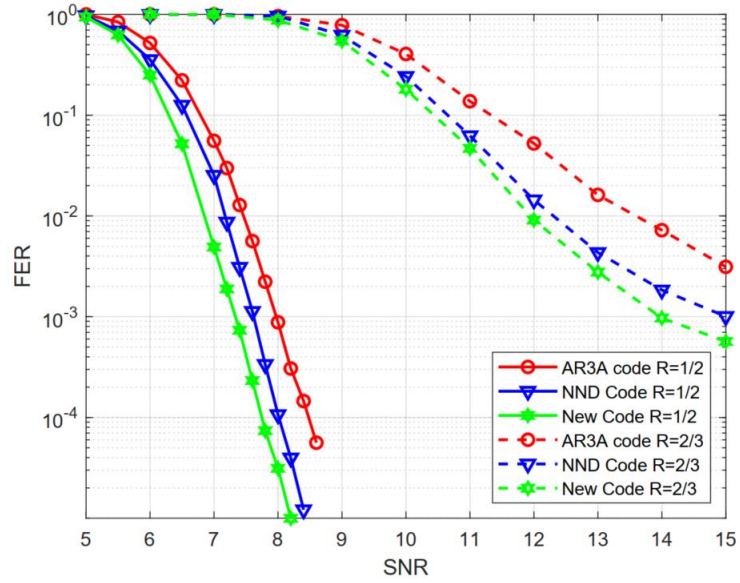
có liên quan gần nhất được lựa chọn để so sánh với họ mã mới được đề xuất. Cụ thể, hai mã được lựa chọn là: 1) Mã AR3A [52] thuộc nhóm mã đục lỗ (punctured code) và 2) Các mã P-LDPC được tối ưu hóa cho các kênh LS-MIMO và bộ thu lan truyền độ tin cậy hai lớp kết hợp [62], đặt tên là mã NND. Nguyên nhân đằng sau sự lựa chọn này là các mã AR3A cũng có xuất phát 3 nút kiểm tra, giống số nút kiểm tra của các mã được đề xuất trong nghiên cứu của luận án. Ngoài ra, các mã AR3A được báo cáo là có hiệu năng tốt nhất trong môi trường kênh AWGN [52]. Tương tự, mã NND [62] được lựa chọn vì chúng là nhóm mã duy nhất đáp ứng cả hai điều kiện: 1) Thuộc nhóm các mã không đục lỗ (non-punctured code); 2) Có cùng số nút kiểm tra và đã được tối ưu cho các ADC độ phân giải thấp với số lần lặp giải mã giới hạn. Hai tiêu chí này được đưa ra nhằm đảm bảo có sự so sánh công bằng với các mã được đề xuất trong nghiên cứu này.

Mô phỏng được thực hiện với mô hình hệ thống được trình bày trong Hình 3.1 và các tham số mô phỏng được trình bày chi tiết trong Bảng 3.6 dưới đây.

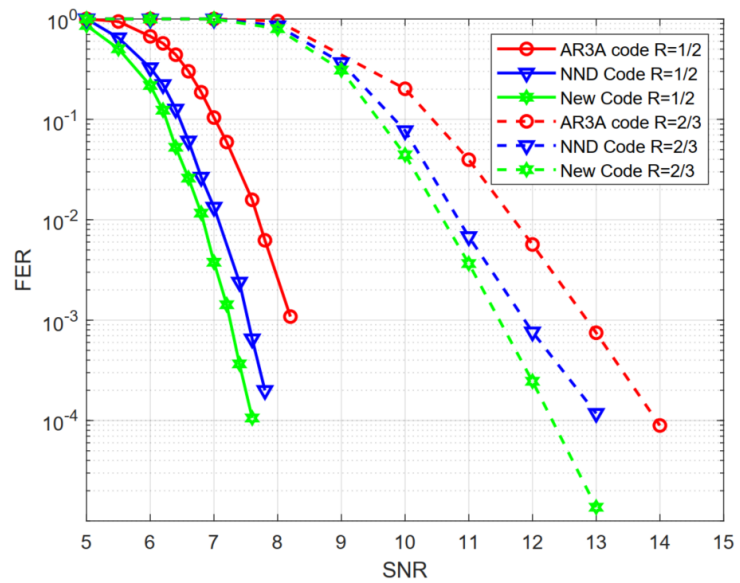
Bảng 3.6. Tham số mô phỏng đánh giá hiệu năng các mã P-LDPC đề xuất

STT	Tham số	Thiết lập
1	Cấu hình MIMO	10×10 100×100 10×40 10×100
2	Kênh truyền	Kênh Rayleigh fading
3	Tỉ lệ mã	R12 R23
4	Độ dài mã	2400 bit
5	Thông tin trạng thái kênh	Chỉ có ở phía thu
6	Độ phân giải bộ ADC	1-bit
7	Mã P-LDPC	New Code ARA3 NND
8	Số lần lặp tách sóng và giải mã	50

Các kết quả mô phỏng được thể hiện trong Hình 3.12 – Hình 3.15. Có thể thấy rằng mã P-LDPC mới được báo cáo không có hiện tượng lỗi sàn ở $FER = 10^{-4}$. Đặc điểm này của các mã được đề xuất giúp chúng hữu ích cho thế hệ mạng không dây mới, nơi thường yêu cầu độ tin cậy rất cao.



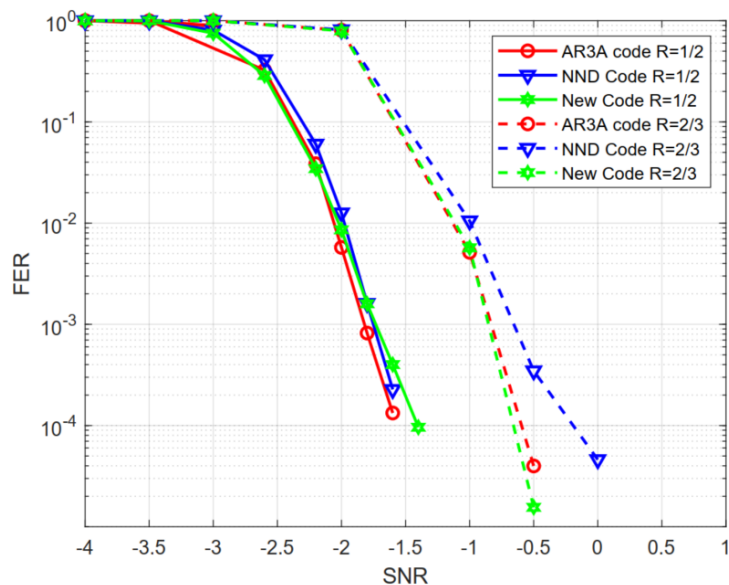
Hình 3.12. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10×10



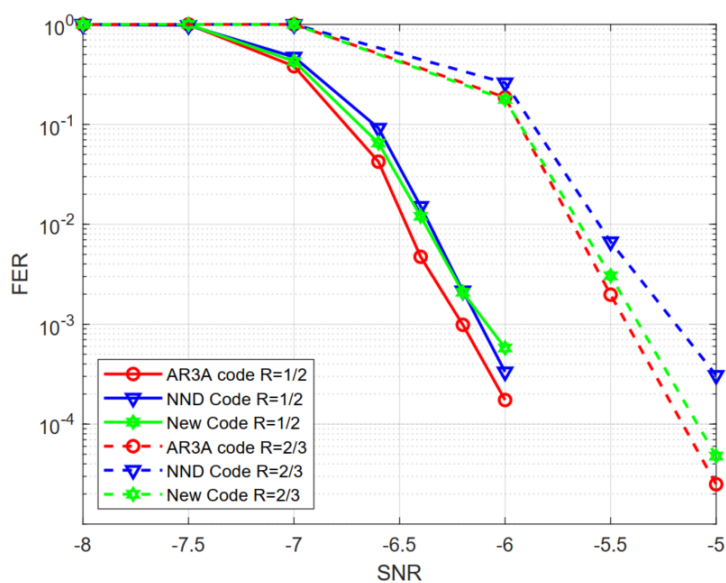
Hình 3.13. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 100×100

Quan sát Hình 3.12 và Hình 3.13, các mã được đề xuất hoạt động tốt hơn các mã AR3A và NND. Cụ thể độ lợi mã hóa đạt được từ 0,3 dB tới 0,7 dB tại $FER = 10^{-4}$ khi so sánh ở tỉ lệ mã hóa $R = 1/2$. Ở tỉ lệ mã hóa cao hơn $R = 2/3$, độ lợi mã hóa là từ khoảng 0,5 dB tới 1,0 dB khi so sánh lần lượt với mã *NND* và mã *AR3A*. Độ lợi mã hóa này là gần tương tự nhau với các cấu hình MIMO 10×10 và 100×100 . Quan sát này có nghĩa là

hiệu năng của các mã P-LDPC được đề xuất là hiệu quả với các cấu hình MIMO có tỉ lệ $M/N = 1$.



Hình 3.14. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10x40



Hình 3.15. Hiệu năng FER ở tỉ lệ $R = 1/2$ và $2/3$, cấu hình LS-MIMO 10x100

Quan sát Hình 3.14 và Hình 3.15, khoảng cách về hiệu năng FER biến mất ở cấu hình MIMO 10×40 và 10×100 . Có thể thấy rằng hiệu năng của các mã được đề xuất mới là rất gần so với các mã AR3A và mã NND ở cả hai tỉ lệ mã hóa là $R = 1/2$ và $R = 2/3$. Nói

cách khác hiệu năng của các mã P-LDPC được đề xuất là chưa thực sự hiệu quả với cấu hình MIMO có tỉ lệ $M/N < 1$.

3.3. Kết luận chương

Phần đầu của chương này nghiên cứu và kiểm chứng độ tin cậy của bộ ADC tối ưu được đề xuất thông qua việc đánh giá hiệu năng của bộ ADC này ở độ phân giải 1-bit với bộ lượng tử three-sigma và bộ lượng tử vô hướng tối ưu. Kết quả mô phỏng xác minh rằng bộ ADC vô hướng tối ưu là hữu ích và đem lại những cải thiện đáng kể về hiệu năng cho hệ thống thông tin MIMO cỡ lớn. Bên cạnh đó, nên sử dụng một số lượng lớn ăng ten để làm giảm các tác động tiêu cực của nhiễu lượng tử, gây ra bởi độ phân giải thấp 1-bit của bộ ADC, đặc biệt là cho tỉ lệ mã hóa cao. Cuối cùng, xuất phát từ quan sát rằng hiệu năng của hệ thống suy giảm nghiêm trọng ở tỉ lệ mã cao và cấu hình MIMO thấp, nghiên cứu trong luận án đề xuất thiết kế lại các mã protograph LDPC có tỉ lệ mã thích ứng cho từng cấu hình cụ thể của ADC 1-bit trong các hệ thống thông tin mã hóa MIMO cỡ lớn.

Phần cuối của chương giải quyết khuyến nghị ở phần đầu về việc thiết kế lại các mã P-LDPC cho hệ thống LS-MIMO ADC 1-bit. Các mã protograph LDPC mới được đề xuất mang lại độ lợi mã hóa từ 0,3 dB tới 0,7 dB so với các mã P-LDPC hiện đại được nghiên cứu gần đây. Những lợi ích mã hóa này là đáng kể, đặc biệt là đối với hệ thống truyền thông không dây tốc độ cao, nơi mà nguồn điện cung cấp cho các thiết bị hoạt động bằng pin bị hạn chế một cách nghiêm ngặt. Tuy nhiên các lợi ích về mã hóa dường như biến mất với cấu hình LS-MIMO có $M/N < 1$, hay có thể nói rằng việc thiết kế lại các mã P-LDPC cho các hệ thống LS-MIMO với ADC cấu hình cực thấp vẫn còn có những điểm hạn chế. Xuất phát từ ý tưởng đó, có lẽ cần một hướng tiếp cận mới khác để giải quyết triệt để hơn vấn đề hiệu quả năng lượng và cải thiện hiệu suất phổ cho các hệ thống truyền thông mã hóa LS-MIMO với ADC độ phân giải thấp. Đây chính là nội dung nghiên cứu được trình bày trong chương 4 dưới đây.

CHƯƠNG 4. THUẬT TOÁN TÁCH SÓNG VÀ GIẢI MÃ P-LDPC CHO HỆ THỐNG LS-MIMO VỚI ADC HỖN HỢP

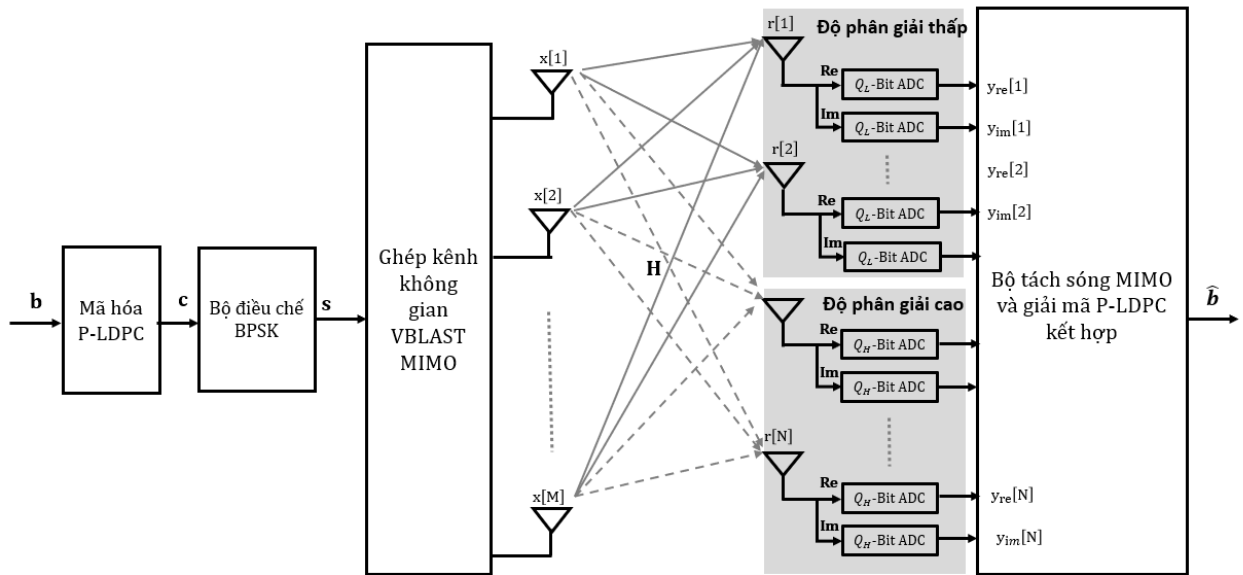
Hiệu năng tổng thể của của hệ thống MIMO cỡ lớn với ADC độ phân giải thấp đã được nghiên cứu cải thiện thông qua cải thiện hiệu suất phổ (SE) và tiết kiệm năng lượng (EE) như đã được trình bày lần lượt trong chương 2 và chương 3 ở trên. Sự cải thiện về hiệu năng này đạt được là nhờ việc tối ưu bộ ADC độ phân giải thấp và thiết kế lại giải pháp mã P-LDPC cho hệ thống thông tin MIMO cỡ lớn. Nội dung chương này tập trung nghiên cứu về hiệu năng của hệ thống MIMO cỡ lớn với ADC độ phân giải hỗn hợp thông qua thuật toán tách sóng MIMO và giải mã P-LDPC kết hợp. Các kết quả nghiên cứu trước đây gồm: 1) Bộ ADC tối ưu độ phân giải thấp và 2) Giải pháp mã P-LDPC tối ưu cho hệ thống MIMO cỡ lớn với độ phân giải 1 bit cũng được sử dụng trong thuật toán này. Trong nghiên cứu này, một thuật toán tách sóng MIMO và giải mã P-LDPC mới sử dụng đồ thị hai lớp ở phía thu được đề xuất cho trường hợp các bộ ADC hỗn hợp. Khác với thuật toán tách sóng và giải mã nguyên thủy chỉ áp dụng cho các bộ ADC có cùng mức độ phân giải, thuật toán mới được đề xuất có thành phần đồ thị tách sóng MIMO được chia thành hai đồ thị con, tương ứng với thành phần ăng ten có độ phân giải thấp và độ phân giải cao. Hơn nữa, trong thuật toán này, độ phân giải cao nhất của các bộ ADC được xem xét chỉ là 5 bit. Đây cũng là một điểm mới so với các nghiên cứu về bộ ADC có độ phân giải hỗn hợp trước đây [82], [89], sử dụng độ phân giải cao là 8-12 bit.

Để kiểm chứng tính đúng đắn của thuật toán mới được đề xuất, một phiên bản mới của thuật toán truyền thông tin ngoại lai cho các hệ thống MIMO cỡ lớn (LS-MIMO-PEXIT) cũng được xây dựng, được đặt tên là MIXED-ADC-LS-MIMO-PEXIT. Các kết quả phân tích thông qua ngưỡng giải mã lặp sử dụng thuật toán MIXED-ADC-LS-MIMO-PEXIT và kết quả mô phỏng sử dụng thuật toán mới được đề xuất đã chứng minh tính chính xác của thuật toán được đề xuất. Sau đó, thuật toán tách sóng MIMO và giải mã P-LDPC được đề xuất được sử dụng để thực hiện mô phỏng cho hệ thống MIMO cỡ lớn với bộ ADC độ phân giải thấp với nhiều tỉ lệ hỗn hợp khác nhau. Các kết quả cho thấy hiệu năng tổng thể của hệ thống được cải thiện đáng kể ở tất cả các tỉ lệ hỗn hợp độ phân giải so với sử dụng duy nhất một mức độ phân giải.

Thuật toán tách sóng MIMO và giải mã P-LDPC cho hệ thống thông tin MIMO cỡ lớn với bộ ADC độ phân giải hỗn hợp là đóng góp chính của chương này trong luận án và đã được công bố trong [CT6].

4.1. Mô hình hệ thống

Mô hình hệ thống được sử dụng trong nghiên cứu của chương được trình bày chi tiết trong hình 4.1. Trong đó, sử dụng các giả thiết và thành phần tương tự như đã trình bày trong mô hình hệ thống tại Hình 3.1 trong Chương 3.



Hình 4.1. Mô hình kênh hệ thống truyền thông LS-MIMO với ADC hỗn hợp

Quan sát phía thu, điểm khác biệt trong nghiên cứu phần này là sử dụng $2 \times N$ cặp ADC có độ phân giải hỗn hợp thay vì sử dụng các ADC đồng nhất về độ phân giải. Trong khuôn khổ luận án này, các ADC hỗn hợp gồm các ADC độ phân giải thấp (là các ADC 1-bit và Ternary-ADC) và các ADC độ phân giải cao (là các ADC 3-bit tới ADC 5-bit).

Vector tín hiệu thu được \mathbf{r} gồm hai vector con là \mathbf{r}_L với độ dài N_L và \mathbf{r}_H với độ dài N_H , với $N = N_L + N_H$. Vector \mathbf{r}_L và \mathbf{r}_H lần lượt là các tín hiệu thu được tại đầu vào của các nhóm ăng ten độ phân giải thấp và độ phân giải cao. Chúng ta có thể phân rã vector tín hiệu thu được \mathbf{r} thành hai thành phần con như sau:

$$\mathbf{r}_L = \mathbf{H}_L \mathbf{x} + \mathbf{w}_L \quad (4.1)$$

$$\mathbf{r}_H = \mathbf{H}_H \mathbf{x} + \mathbf{w}_H \quad (4.2)$$

Trong đó, \mathbf{H}_L và \mathbf{H}_H lần lượt là ma trận kênh thuộc $\mathbb{C}^{N_L \times M}$ và $\mathbb{C}^{N_H \times M}$. Tiếp theo, \mathbf{w}_L và \mathbf{w}_H lần lượt là vector nhiễu Gauss trắng cộng thuộc $\mathbb{C}^{N_L \times 1}$ và $\mathbb{C}^{N_H \times 1}$.

Để rút gọn, đặt ζ là thể hiện của mức độ độ phân giải và $\zeta \in \{L, H\}$. Như vậy các biểu thức (4.1) và (4.2) ở trên có thể viết lại:

$$\mathbf{r}_\zeta = \mathbf{H}_\zeta \mathbf{x} + \mathbf{w}_\zeta, \quad \zeta \in \{L, H\} \quad (4.3)$$

Với $\mathbf{H}_\zeta \in \mathbb{C}^{N_\zeta \times M}$ và $\mathbf{w}_\zeta \in \mathbb{C}^{N_\zeta \times 1}$.

Theo mô hình hệ thống, các vector con \mathbf{r}_L tín hiệu thu được đưa với N_L cặp ADC độ phân giải thấp trong khi đó vector con \mathbf{r}_H tín hiệu thu được đưa tới N_H cặp ADC độ phân giải cao. Đặt Q là toán tử lượng tử hóa, mối quan hệ giữa đầu vào và đầu ra của bộ lượng tử hóa ADC độ phân giải hỗn hợp Q_ζ – bit được cho bởi:

$$\mathbf{y}_\zeta = Q(\mathbf{r}_{\zeta, re}) + jQ(\mathbf{r}_{\zeta, im}), \quad \zeta \in \{L, H\} \quad (4.4)$$

Với $\mathbf{r}_{\zeta, re}$ và $\mathbf{r}_{\zeta, im}$ lần lượt là thành phần thực và ảo của tín hiệu nhận được tại ăng ten có độ phân giải ζ – bit. Lưu ý rằng, hàm lượng tử hóa Q trong khuôn khổ luận án này là vô hướng, nghĩa là mỗi phần tử trong vector sẽ được lượng tử hóa độc lập.

Như đã giới hạn trước đây, nghiên cứu này sử dụng mô hình nhiễu lượng tử hóa cộng (AQNM) [20], nghĩa là xem nhiễu lượng tử là thành phần nhiễu cộng thêm vào tín hiệu đầu vào. Theo mô hình AQNM, mối quan hệ giữa đầu vào và đầu ra của bộ lượng tử trong (4.4) có thể được viết lại bằng toán học như sau [20]:

$$\mathbf{y}_\zeta = \varphi_\zeta \mathbf{r}_\zeta + \mathbf{w}_{\zeta, Q}, \quad \zeta \in \{L, H\} \quad (4.5)$$

Với $\varphi_\zeta = 1 - \rho_\zeta$ và ρ_ζ là hàm nghịch đảo của tỉ lệ tín hiệu trên nhiễu lượng tử của các bộ ADC độ phân giải Q_ζ – bit; và $\mathbf{w}_{\zeta, Q}$ là vector nhiễu Gauss trắng cộng, giả sử rằng $\mathbf{w}_{\zeta, Q}$ là độc lập với tín hiệu thu \mathbf{r}_ζ .

Với một ma trận kênh (realization) cho trước \mathbf{H}_ζ , $\zeta \in \{L, H\}$, giá trị phương sai của $\mathbf{w}_{\zeta, Q}[n_\zeta]$, $n_\zeta = 1, 2, \dots, N_\zeta$ được cho bởi công thức [20]:

$$\sigma_{\zeta}^2[n_{\zeta}] = \varphi_{\zeta}(1 - \varphi_{\zeta}) \left(\sum_{m=1}^M |h_{\zeta}[n_{\zeta}, m]|^2 + N_0 \right) \quad (4.6)$$

Trong đó, $h_{\zeta}[n_{\zeta}, m]$ là phần tử của ma trận H_{ζ} tương ứng và N_0 là phương sai của nhiễu Gauss trắng cộng. Lưu ý rằng giá trị phương sai phụ thuộc vào độ lợi của kênh fading $h_{\zeta}[n_{\zeta}, m]$ và nhiễu Gauss tại ăng ten thu.

Nghiên cứu của luận án trong phần này sử dụng các bộ lượng tử đồng nhất, nhưng lưu ý rằng các phân tích sau đây cũng có thể áp dụng cho các bộ lượng tử không đồng nhất. Với giả định về mô hình kênh như trong (4.3), các tín hiệu đầu vào của ADC $Q_L - bit$ và ADC $Q_H - bit$ trong Hình 4.1 là các biến ngẫu nhiên liên tục có miền giá trị vô hạn. Như vậy, các tín hiệu đầu vào, $r_{\zeta}[n_{\zeta}]$ trước tiên được cắt để thu được giá trị hữu hạn trong khoảng $[-T_{\zeta,s}, T_{\zeta,s}]$. Tiến trình cắt này được mô tả thông qua biểu thức toán học dưới đây:

$$\overline{r_{\zeta}[n_{\zeta}]} = \begin{cases} -T_{\zeta,s} , & r_{\zeta}[n_{\zeta}] < -T_{\zeta,s} \\ r_{\zeta}[n_{\zeta}] , & -T_{\zeta,s} \leq r_{\zeta}[n_{\zeta}] \leq T_{\zeta,s} \\ T_{\zeta,s} , & r_{\zeta}[n_{\zeta}] > T_{\zeta,s} \end{cases} \quad (4.7)$$

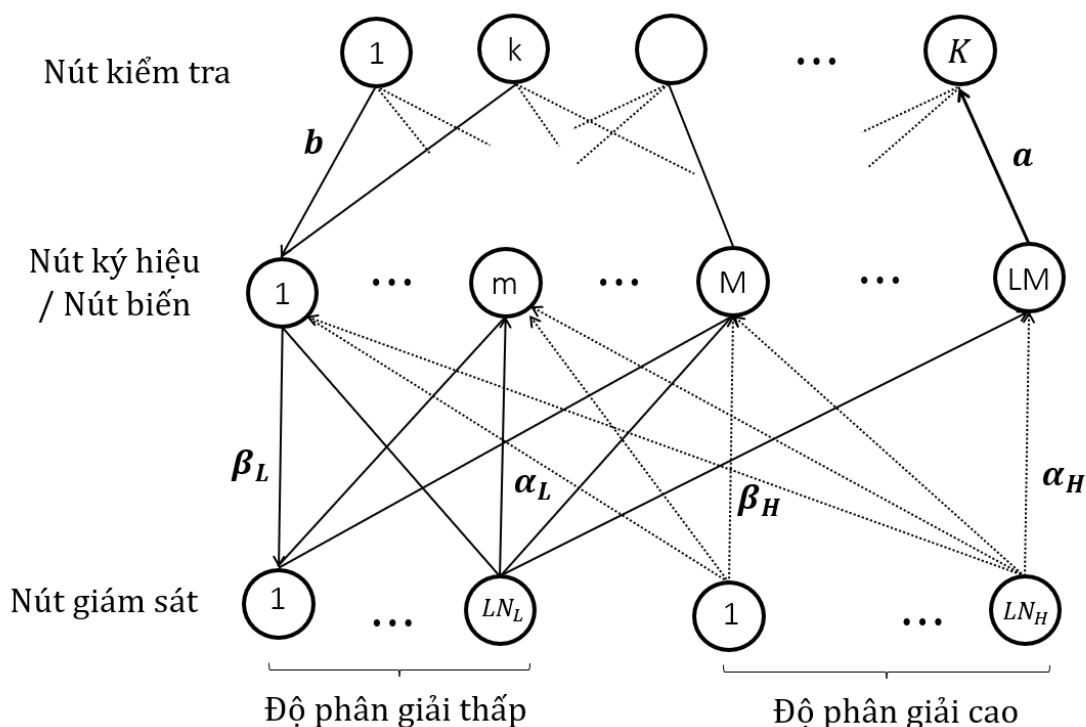
Với $\overline{r_{\zeta}[n_{\zeta}]}$ là phiên bản được cắt của tín hiệu thu được $r_{\zeta}[n_{\zeta}]$. Giá trị tối ưu của $T_{\zeta,s}$, $\zeta \in \{L, H\}$ phụ thuộc phân phối mật độ xác suất của tín hiệu đầu vào và số mức lượng tử hóa. Lưu ý rằng, giá trị của tham số φ_{ζ} phụ thuộc vào độ phân giải của các bộ ADC và giới hạn cắt lựa chọn. Trong đó, độ phân giải càng thấp thì giới hạn cắt càng nhỏ. Giới hạn cắt theo luật 3-sigma thường được sử dụng để lượng tử hóa trong các hệ thống truyền thông LS-MIMO [22] và chỉ tối ưu cho các bộ ADC có mức độ phân giải lớn hơn hoặc bằng 5-bit. Giá trị cắt tối ưu và số liệu hiệu năng φ_{ζ} tối ưu tương ứng cho các mức độ phân giải khác nhau của bộ lượng tử hóa tối ưu được liệt kê trong Bảng 4.1.

Bảng 4.1. Giá trị cắt tối ưu và tham số hiệu năng φ của các bộ ADC độ phân giải thấp

	1-ADC	T-ADC	2-ADC	3-ADC	4-ADC	5-ADC
L_s	1,699	1,922	2,091	2,461	2,791	3,028
φ	0,6261	0,8095	0,8796	0,9628	0,9885	0,9963

4.2. Thuật toán tách sóng và giải mã P-LDPC cho LS-MIMO với ADC hỗn hợp

Khi số lượng ăng ten lên đến hàng chục hoặc hàng trăm, các thuật toán tách sóng MIMO thông thường như cưỡng bức về không (ZF), lọc không gian sai số bình phương trung bình tối thiểu (MSME), giải mã hình cầu và bộ tách sóng hợp lệ tối đa (ML) có những giới hạn trong tính toán [19]. Bộ tách sóng tín hiệu kết hợp tỷ lệ tối đa (MRC) được sử dụng rộng rãi trong công trình nghiên cứu về chủ đề truyền tải LS-MIMO sử dụng ADC độ phân giải thấp [75]. Tuy nhiên, sơ đồ tách sóng này cung cấp hiệu năng hệ thống thấp do nhiễu nội tại giữa các luồng. Gần đây, thuật toán lan truyền độ tin cậy là một giải pháp hấp dẫn để giải quyết vấn đề phức tạp và cải thiện hiệu năng hệ thống bằng cách loại bỏ nhiễu giữa các luồng thông qua giải mã lặp và tách sóng MIMO kết hợp [22]. Tuy nhiên, thuật toán này được đề xuất cho các hệ thống LS-MIMO trong đó toàn bộ các ăng ten thu được trang bị bộ ADC có cùng mức độ phân giải thấp. Dựa trên quan sát này, một thuật toán tách sóng và giải mã kết hợp dựa trên đồ thị hai lớp với bộ ADC độ phân giải hỗn hợp được nghiên cứu, đề xuất.



Hình 4.2. Đồ thị hai lớp thuật toán tách sóng và giải mã cho ADC hỗn hợp

Thuật toán giải mã và tách sóng kết hợp với hai nhóm ăng ten độ phân giải thấp và độ phân giải cao được minh họa thông qua một đồ thị hai lớp trong Hình 4.2. Trong đó, đồ thị

hai lớp có ba loại nút, đó là: 1) $L \times N$ nút quan sát biểu diễn chuỗi tín hiệu thu được r . Tập hợp các nút quan sát được chia thành hai tập con - một tập con dành cho các ăng ten thu có độ phân giải thấp N_L và một tập hợp cho các ăng ten thu có độ phân giải cao N_H , lưu ý rằng $N = N_L + N_H$; 2) $N_c = L \times M$ các nút ký hiệu hay nút biến đại diện cho chuỗi ký hiệu truyền x ; 3) Cuối cùng, có $K = N_c - K_c$ nút kiểm tra đại diện cho các phương trình kiểm tra của mã P-LDPC đã cho. Kết nối của nút biến và nút kiểm tra được quy định bởi ma trận chẵn lẻ của mã LDPC. Trong một lần sử dụng kênh, N nút quan sát và M nút ký hiệu được kết nối đầy đủ để tạo thành phần đồ thị tách sóng MIMO (nghĩa là một nút quan sát được kết nối với tất cả các nút ký hiệu M). Trong đồ thị cho phần giải mã LDPC, có các nút biến N_c đại diện cho chuỗi bit từ mã c . Với sơ đồ điều chế BPSK, ánh xạ một-một được sử dụng để ánh xạ một bit từ mã sang một ký hiệu truyền. Do vậy, nút biến và nút ký hiệu được hợp nhất trong một nút duy nhất trên đồ thị hai lớp.

Trong thuật toán lặp giải mã và tách sóng kết hợp cho ADC hỗn hợp, có bảy loại thông điệp được truyền giữa các đồ thị như dưới đây:

- $\alpha_L[n_L, m]$ là thông điệp được truyền từ nút giám sát độ phân giải thấp thứ n_L tới nút ký hiệu thứ m
- $\alpha_H[n_H, m]$ là thông điệp được truyền từ nút giám sát độ phân giải cao thứ n_H tới nút ký hiệu thứ m
- $a[m, k]$ là thông điệp được truyền từ nút biến thứ m tới nút kiểm tra thứ k
- $b[k, m]$ là thông điệp được truyền từ nút kiểm tra thứ k tới nút biến thứ m
- $\beta_L[m, n_L]$ là thông điệp được truyền từ nút ký hiệu thứ m tới nút giám sát độ phân giải thấp thứ n_L
- $\beta_H[m, n_H]$ là thông điệp được truyền từ nút ký hiệu thứ m tới nút giám sát có độ phân giải cao thứ n_H
- $\Gamma[m]$ là giá trị hậu nghiệm của tỉ lệ log-likelihood (LLR) của nút ký hiệu $x[m]$

Các thông điệp này được truyền qua lại giữa các nút trên đồ thị hai lớp và các công thức chi tiết để tính toán chúng được trình bày trong phần tiếp theo.

4.2.1. Thông điệp α được truyền từ nút giám sát tới nút ký hiệu

Tín hiệu thu được tại nút giám sát thứ n_ζ , với $\zeta \in \{L, H\}$ là độ phân giải và $n = 1, 2, \dots, N_\zeta$ được cho bởi:

$$\begin{aligned}
y_\zeta[n_\zeta, m] &= \varphi_\zeta r_\zeta[n_\zeta] + w_{\zeta, \varrho}[n_\zeta] \\
&= \varphi_\zeta \sum_{m=1}^M h_\zeta[n_\zeta, m]x[m] + \varphi_\zeta w[n_\zeta] + w_{\zeta, \varrho}[n_\zeta] \\
&= \varphi_\zeta h_\zeta[n_\zeta, m]x[m] + \underbrace{\varphi_\zeta \sum_{t=1, t \neq m}^M h_\zeta[n_\zeta, t]x[t]}_{\text{Thành phần nhiễu giao thoa}} + \varphi_\zeta w[n_\zeta] + w_{\zeta, \varrho}[n_\zeta] \quad (4.8)
\end{aligned}$$

Khi so sánh với các hệ thống LS-MIMO không tính đến lượng tử hóa hoặc độ phân giải cao, tín hiệu thu được tại ăng ten thứ n_ζ , với $\zeta \in \{L, H\}$ của tín hiệu $x[m]$ có thêm đáng kể thành phần nhiễu (các thành phần nhiễu này phụ thuộc vào độ phân giải và giới hạn cắt của các ADC). Các mức tín hiệu này chịu ảnh hưởng bởi quá trình lượng tử thông qua các tham số là φ_ζ , tương ứng cho các ADC độ phân giải thấp và độ phân giải cao.

Tại đây, kỹ thuật loại bỏ nhiễu song song [19] được khai thác để giảm ảnh hưởng của các thành phần nhiễu giữa các giao thoa như trong (4.8). Đầu tiên, các ký hiệu mềm được ước lượng dựa trên các thông điệp ngoại lai được truyền từ nút ký hiệu thứ m đến nút giám sát thứ n_ζ . Đặt $\hat{x}[n_\zeta, m], \zeta \in \{L, H\}$ là các ký hiệu mềm thu được từ các thông điệp được truyền từ nút giám sát thứ n_ζ đến nút ký hiệu thứ m . Đối với sơ đồ điều chế BPSK, ký hiệu mềm được đưa ra bởi biểu thức:

$$\hat{x}[n_\zeta, m] = \tanh\left(\frac{\beta_\zeta[m, n_\zeta]}{2}\right), \quad \zeta \in \{L, H\} \quad (4.8)$$

Với $\beta_\zeta[m, n_\zeta]$ là thông tin ngoại lai được truyền từ nút ký hiệu thứ m tới nút giám sát n_ζ . Giả sử rằng $\beta_\zeta[m, n_\zeta]$ với mọi $n_\zeta = 1, 2, \dots, N_\zeta$ là độc lập và thỏa mãn các điều kiện về tính nhất quán [27]. Các ký hiệu mềm trong (4.8) được loại bỏ các ảnh hưởng của nhiễu giao thoa từ các tín hiệu thu được tại nút giám sát n_ζ cho ký hiệu $x[m]$ được truyền bởi nút thứ m , như dưới đây:

$$\hat{y}_\zeta[n_\zeta, m] = y_\zeta[n_\zeta, m] - \varphi_\zeta \sum_{t=1, t \neq m}^M h_\zeta[n_\zeta, t]\hat{x}[n_\zeta, t] \quad (4.9)$$

Trong đó, $\hat{y}_\zeta[n_\zeta, m]$ là tín hiệu thu được của ký hiệu truyền $x[m]$ tại nút giám sát thứ n_ζ sau khi đã được loại bỏ nhiễu giao thoa.

Về kỹ thuật, ký hiệu mềm $\hat{x}[n_\zeta, m]$ nhận được tại nút giám sát n_ζ là các bản sao không hoàn hảo của ký hiệu được truyền đi $x[m]$. Do vậy, các thành phần nhiễu còn lại vẫn tồn tại trong tín hiệu nhận được là $\hat{y}_\zeta[n_\zeta, m]$ sau quá trình khử nhiễu trong (4.9). Đặt $z_\zeta[n_\zeta, m]$ là nhiễu còn lại cộng với thành phần nhiễu của tín hiệu nhận được. Chúng ta có:

$$z_\zeta[n_\zeta, m] = \varphi_\zeta \sum_{t=1, t \neq m}^M h_\zeta[n_\zeta, t](x[n_\zeta, t] - \hat{x}[n_\zeta, t]) + \varphi_\zeta w[n_\zeta] + w_{\zeta, \emptyset}[n_\zeta] \quad (4.10)$$

Như vậy chúng ta có thể viết lại $\hat{y}_\zeta[n_\zeta, m]$ như dưới đây:

$$\hat{y}_\zeta[n_\zeta, m] = \varphi_\zeta h_\zeta[n_\zeta, m]x[m] + z_\zeta[n_\zeta, m] \quad (4.11)$$

Bằng cách xấp xỉ các thành phần nhiễu giao thoa còn lại như là nhiễu Gauss cộng thêm, phương sai của nhiễu giao thoa cộng với thành phần tạp âm của $z_\zeta[n_\zeta, m]$ được tính như sau:

$$\begin{aligned} \Psi_\zeta[n_\zeta, m] &= \varphi_\zeta^2 \sum_{t=1, t \neq m}^M |h_\zeta[n_\zeta, t]|^2 (1 - |\hat{x}[n_\zeta, t]|^2) + \varphi_\zeta^2 N_0 \\ &\quad + \varphi_\zeta (1 - \varphi_\zeta) \left(\sum_{m=1}^M |h_\zeta[n_\zeta, m]|^2 + N_0 \right) \end{aligned} \quad (4.12)$$

Thông điệp được truyền từ nút giám sát n_ζ tới nút ký hiệu thứ m là giá trị tỉ lệ log-likelihood (LLR) và được cho bởi công thức:

$$\begin{aligned} \alpha[n, m] &= \ln \frac{\Pr(\hat{y}_\zeta[n, m] | H_\zeta, x[m] = +1)}{\Pr(\hat{y}_\zeta[n, m] | H_\zeta, x[m] = -1)} \\ &= \frac{4\varphi_\zeta}{\Psi_\zeta[n_\zeta, m]} \Re(h_\zeta^*[n_\zeta, m] \hat{y}_\zeta[n_\zeta, m]), \quad \zeta \in \{L, H\} \end{aligned} \quad (4.13)$$

4.2.2. Thông điệp α được truyền từ nút biến tới nút kiểm tra

Xem xét nút biến thứ m , có hai loại thông điệp được gửi tới nút này. Loại thông điệp thứ nhất là thông điệp α từ các nút giám sát thuộc phân đồ thị tách sóng tín hiệu MIMO và

loại thông điệp còn lại là từ các nút kiểm tra thuộc phần đồ thị giải mã LDPC. Do vậy, thông điệp ngoài từ nút biên thứ m tới nút kiểm tra thứ k là tổng của tất cả các thông điệp từ các nút giám sát và các nút kiểm tra ngoại trừ thông điệp từ nút kiểm tra thứ k . Chúng ta có:

$$a[m, k] = \sum_{t \in N_{\zeta,0}(m) \text{ và } \zeta \in \{L,H\}} \alpha_{\zeta}[t, m] + \sum_{t \in N_c(m) \setminus k} b[t, m], \quad (4.14)$$

Trong đó $N_c(m)$ là tập các nút kiểm tra kết nối tới nút biên thứ m và $N_{\zeta,0}(m)$ là tập các nút giám sát (gồm cả nút giám sát độ phân giải cao lẫn độ phân giải thấp) kết nối tới nút biên thứ m . Điểm khác biệt so với thuật toán trong [22], thông tin ngoại lai từ các nút biên tới các nút kiểm tra gồm các thành phần từ cả nút giám sát độ phân giải thấp và độ phân giải cao. Độ tin cậy với mức độ cao hơn được cung cấp bởi các nút giám sát độ phân giải cao không chỉ giúp cải thiện hiệu năng của phần tách sóng tín hiệu mà còn cải thiện hiệu năng của thành phần giải mã nhờ cấu trúc giải mã và tách sóng kết hợp của bộ thu tín hiệu.

4.2.3. Thông điệp b được truyền từ các nút kiểm tra tới nút biên

Thông điệp từ nút kiểm tra thứ k tới nút biên thứ m được xác định bằng thuật toán truyền thông điệp truyền thống [29] và được cho bởi công thức:

$$b[k, m] = \ln \frac{1 - \prod_{t \in \mathcal{N}_v(k) \setminus m} \frac{1 - e^{a[t,k]}}{1 + e^{a[t,k]}}}{1 + \prod_{t \in \mathcal{N}_v(k) \setminus m} \frac{1 - e^{a[t,k]}}{1 + e^{a[t,k]}}} \quad (4.15)$$

Với $\mathcal{N}_v(k)$ là tập các nút biên được kết nối tới các nút kiểm tra thứ k . Trong cài đặt thực tế, việc tính toán thông điệp $b[k, m]$ được đơn giản hóa bằng cách sử dụng hàm $\tanh(\cdot)$.

4.2.4. Thông điệp β được truyền từ các nút ký hiệu tới nút giám sát

Nút ký hiệu thứ m nhận thông điệp từ N_L nút giám sát độ phân giải thấp, N_H các nút giám sát độ phân giải cao và các nút kiểm tra. Thông điệp ngoài được gửi từ nút ký hiệu thứ m tới nút giám sát thứ n_L là tổng của tất cả các thông điệp ngoại trừ thông điệp được gửi từ

nút giám sát độ phân giải thấp thứ n_L . Từ đó, thông điệp được gửi từ nút biên thứ m tới nút giám sát thứ n_L được cho bởi:

$$\beta_L[m, n_L] = \sum_{t \in \mathcal{N}_{L,o}(m) \setminus n_L} \alpha_L[t, m] + \sum_{t \in \mathcal{N}_{H,o}(m)} \alpha_H[t, m] + \sum_{t \in \mathcal{N}_c(m)} b[t, m] \quad (4.16)$$

Với $\mathcal{N}_{L,o}(m)$, $\mathcal{N}_{H,o}(m)$ và $\mathcal{N}_c(m)$ lần lượt là tập các nút giám sát độ phân giải thấp, độ phân giải cao và các nút kiểm tra có kết nối tới nút ký hiệu thứ m .

Tương tự, thông điệp ngoài được gửi từ nút ký hiệu thứ m tới nút giám sát thứ n_H là tổng của tất cả các thông điệp ngoại trừ thông điệp được gửi từ nút giám sát độ phân giải cao thứ n_H . Như vậy, thông điệp từ nút biên thứ m tới nút giám sát thứ n_H được cho bởi công thức:

$$\beta_H[m, n_H] = \sum_{t \in \mathcal{N}_{L,o}(m)} \alpha_L[t, m] + \sum_{t \in \mathcal{N}_{H,o}(m) \setminus n_H} \alpha_H[t, m] + \sum_{t \in \mathcal{N}_c(m)} b[t, m] \quad (4.17)$$

Với $\mathcal{N}_{L,o}(m)$, $\mathcal{N}_{H,o}(m)$ và $\mathcal{N}_c(m)$ lần lượt là tập các nút giám sát độ phân giải thấp, độ phân giải cao và các nút kiểm tra có kết nối tới nút ký hiệu thứ m .

Quan sát (4.16) và (4.17), có thể thấy độ tin cậy cao hơn của các thông điệp ngoại lai của các nút giám sát độ phân giải cao $\beta_H[m, n_H]$ cải thiện mức độ tin cậy của các thông điệp ngoại lai $\beta_L[m, n_L]$ của các nút giám sát độ phân giải thấp. Có được điều này là nhờ cơ chế tự nhiên của thuật toán truyền tin và tính chất truyền tin broadcast của các hệ thống truyền thông không dây (các thông điệp từ một nút giám sát được lan truyền tới tất cả các nút ký hiệu và thông điệp này được gửi trở lại tới tất cả các nút giám sát khác trong lần lặp tiếp theo).

4.2.5. Thông điệp hậu nghiệm Γ của các bit từ mã

Giá trị hậu nghiệm LLR của ký hiệu được truyền thứ m khi kết thúc mỗi lần lặp là tổng các thông điệp từ cả các nút giám sát (cả độ phân giải cao và độ phân giải thấp) và nút kiểm tra. Giá trị này được cho bởi biểu thức:

$$\Gamma[m] = \sum_{\zeta \in \{L,H\}} \sum_{n_\zeta \in N_{\zeta,0}(m)} \alpha[n_\zeta, m] + \sum_{k \in N_c(m)} b[k, m] \quad (4.18)$$

Giá trị hậu nghiệm $\Gamma[m]$ này được gửi tới thiết bị lựa chọn cứng để sinh ra phiên bản mã hóa của bit từ mã sử dụng luật dưới đây:

$$\hat{c}[m] = \begin{cases} 0, & \Gamma[m] > 0 \\ 1, & \Gamma[m] \leq 0 \end{cases} \quad (4.19)$$

Với $\hat{c}[m]$ là phiên bản được mã hóa của $c[m]$. Và như vậy, chuỗi bit được giải mã của thông tin \hat{b} truyền đi ban đầu được khôi phục.

Tiến trình truyền thông điệp và giải mã dừng lại khi tất cả các biểu thức kiểm tra được thỏa mãn hoặc đạt đến số lần lặp giải mã lớn nhất. Ngược lại, tiến trình được lặp lại với thông điệp được cập nhật từ các nút giám sát và bắt đầu từ phần 4.2.1.

4.3. Thuật toán PEXIT đề xuất cho hệ thống LS-MIMO với ADC hỗn hợp

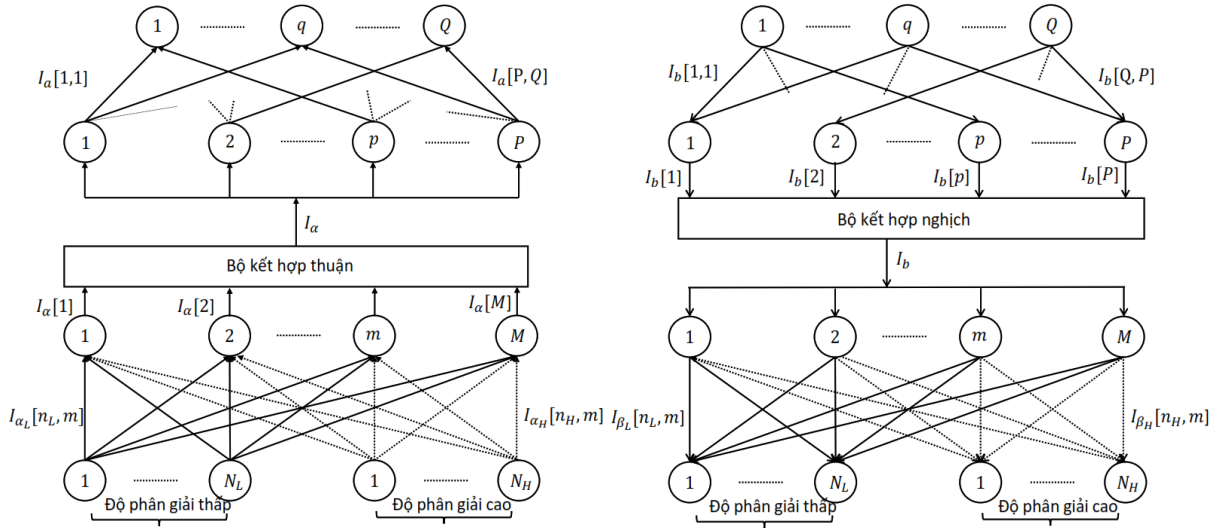
Thuật toán PEXIT trước đây đã được phát triển như một công cụ mạnh mẽ để dự đoán hiệu năng của mã Protograph LDPC cho các mô hình kênh khác nhau [22], [54], [55], [62]. Trong [54], thuật toán PEXIT được phát triển cho các kênh Gauss trắng cộng (AWGN) với một đầu vào một đầu ra. Từ đó, các phiên bản sửa đổi của thuật toán này được phát triển để thiết kế nhiều mã protograph LDPC hiệu quả cho các kênh AWGN và kênh fading [50]. Gần đây, Vu và các cộng sự [62] đã phát hiện ra rằng hai phiên bản trước đó của thuật toán PEXIT không thể áp dụng trực tiếp trong trường hợp hệ thống truyền thông LS-MIMO nơi việc tách sóng và giải mã tín hiệu kết hợp được sử dụng để cải thiện hiệu năng hệ thống và một phiên bản mới của PEXIT, được gọi là thuật toán LS-MIMO-PEXIT, được đề xuất cho các hệ thống MIMO cỡ lớn. Thuật toán LS-MIMO-PEXIT được sử dụng để thiết kế mã Protograph-LDPC mới cho các kênh LS-MIMO. Một phiên bản khác của thuật toán PEXIT cho các hệ thống truyền thông LS-MIMO với các ADC độ phân giải thấp đã được đề xuất bởi Nguyen và các cộng sự trong [22]. Thuật toán PEXIT được đề xuất đã được chứng minh là một công cụ hiệu quả để đánh giá ảnh hưởng của độ phân giải thấp đối với hiệu năng của hệ thống truyền thông LS-MIMO. Phiên bản của thuật toán PEXIT trong [22] có liên quan chặt chẽ với thuật toán được trình bày dưới đây. Tuy nhiên, một lần nữa phiên bản này không

thể được áp dụng một cách đơn giản cho trường hợp sử dụng các bộ ADC hỗn hợp. Do vậy, nội dung tiếp theo này của chương được dành để trình bày thuật toán PEXIT mới được đề xuất, phù hợp cho hệ thống LS-MIMO trong đó các bộ ADC hỗn hợp được sử dụng tại các ăng ten thu.

4.3.1. Đồ thị hai lớp MIMO và Protograph LDPC kết hợp

Thuật toán đề xuất được minh họa thông qua một đồ thị hai lớp, là phiên bản thu nhỏ của đồ thị hai lớp trong Hình 4.2. Trong trường hợp này, các nút biên và các nút ký hiệu được phân tách thành hai thành phần riêng biệt để thuận tiện cho việc phân tích luồng thông tin tương ứng. Luồng thông tin tương hỗ trao đổi trong đồ thị được mô tả chi tiết như trong Hình 4.3 (a) và Hình 4.3 (b). Trong đó, có sử dụng một bộ kết hợp thuận cho luồng thông tin đi và một bộ kết hợp nghịch cho luồng thông tin trở lại.

Thành phần MIMO của đồ thị MIMO-LDPC kết hợp bao gồm: N_L nút giám sát độ phân giải thấp và N_H nút giám sát độ phân giải cao; M nút ký hiệu và $M \times N$ cạnh. Thành phần này được nhân bản L lần, tương ứng với số lần sử dụng kênh, để thu được thành phần MIMO của đồ thị hai lớp trong Hình 4.3. Mặt khác, thành phần giải mã LDPC của đồ thị giải mã và tách sóng kết hợp có P nút biến, Q nút kiểm tra và một tập cạnh kết nối giữa nút biến và nút kiểm tra. Các cạnh kết nối này được định nghĩa bằng một ma trận proto B với kích thước $Q \times P$. Các phần tử $B[q, p]$ chỉ ra số lượng các cạnh song song kết nối giữa nút kiểm tra thứ q và nút biến thứ p . Như vậy, để có thành phần LDPC trong đồ thị hai lớp trong Hình 4.3, thành phần LDPC của đồ thị MIMO-LDPC kết hợp trước tiên được nhân bản $\delta = \frac{N_c}{P} = \frac{LM}{P}$ lần và sau đó thực hiện việc hoán vị trên δ cặp cạnh kết nối giữa nút biến-tới-kiểm tra. Điều này đảm bảo rằng mã sinh ra có cùng loại cạnh với ma trận protograph ban đầu [61]. Lưu ý rằng số lượng các nút kiểm tra $Q = \frac{N_c - K_c}{\delta} = (1 - R) \times P$, với R là tỉ lệ mã tương ứng.



Hình 4.3. Luồng thông tin thuận (a) và Luồng thông tin nghịch (b) trong đồ thị hai lớp

Tương ứng với bảy loại thông điệp ngoài của đồ thị hai lớp trong Hình 4.2, trong đồ thị này cũng định nghĩa bảy loại kiểu thông tin tương hỗ chính trên đồ thị giải mã P-LDPC và giải mã MIMO kết hợp như sau:

- $I_{\alpha_L}[n_L, m]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $\alpha_L[n_L, m]$ được gửi bởi nút giám sát độ phân giải thấp thứ n_L tới nút biến thứ m và bit được mã hóa tương ứng thứ m .
- $I_{\alpha_H}[n_H, m]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $\alpha_H[n_H, m]$ được gửi bởi nút giám sát độ phân giải cao n_H tới nút biến thứ m và bit được mã hóa tương ứng thứ m .
- $I_a[p, q]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $a[p, q]$ được gửi bởi nút biến thứ p tới nút kiểm tra thứ q và bit mã hóa tương ứng thứ p .
- $I_b[q, p]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $b[q, p]$ được gửi bởi nút kiểm tra thứ q tới nút biến thứ p và bit mã hóa tương ứng thứ p .
- $I_{\beta_L}[m, n_L]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $\beta_L[m, n_L]$ được gửi bởi nút ký hiệu thứ m tới nút giám sát độ phân giải thấp thứ n_L và ký hiệu tương ứng thứ m .
- $I_{\beta_H}[m, n_H]$ là thông tin tương hỗ ngoại lai giữa giá trị LLR $\beta_H[m, n_H]$ được gửi bởi nút ký hiệu thứ m tới nút giám sát độ phân giải cao thứ n_H và ký hiệu tương ứng thứ m .
- $I_\Gamma[p]$ là thông tin tương hỗ hậu nghiệm giữa giá trị LLR hậu nghiệm $\Gamma[p]$ và bit từ mã tương ứng của nút biến thứ p .

Trong đó, nhân bị đục lỗ P_p của nút biên thứ p là 0 nếu nút biên thứ p này là nút đục lỗ (nghĩa là các bit từ mã tương ứng với nút biên này sẽ không được truyền đi) và 1 cho trường hợp còn lại.

4.3.2. Luồng thông tin tương hỗ thuận

Luồng thông tin tương hỗ thuận là hướng mà thông tin tương hỗ ngoài được truyền từ các nút giám sát, đi qua các nút ký hiệu và các nút biên, cuối cùng kết thúc ở nút kiểm tra như trong Hình 4.3 (a). Để mô tả chi tiết quá trình này, các hàm tính toán thông tin tương hỗ theo hướng này được trình bày chi tiết để thể hiện sự tương tác giữa đồ thị ADC độ phân giải thấp và đồ thị ADC độ phân giải cao.

a. *Thông tin tương hỗ I_α từ các nút giám sát tới các nút ký hiệu*

Nút ký hiệu thứ m nhận N_ζ giá trị LLR được gửi từ tất cả các nút giám sát (gồm N_L giá trị từ các nút độ phân giải thấp và N_H giá trị từ các nút có độ phân giải cao) do bản chất truyền broadcast của tín hiệu vô tuyến, như được mô tả bởi đồ thị kết nối MIMO đầy đủ trong Hình 4.3. Với một ma trận kênh sửa lỗi cố định \mathbf{H}_ζ , các thông điệp giá trị LLR $\alpha_\zeta[n_\zeta, m]$ được truyền từ các nút giám sát độ phân giải thấp thứ n_ζ tới nút biên thứ m , như được suy ra trong (4.13) trước đây:

$$\begin{aligned}\alpha_\zeta[n_\zeta, m] &= \frac{4\varphi_\zeta}{\Psi_\zeta[n_\zeta, m]} \Re\left(h_\zeta^*[n_\zeta, m]\hat{y}_\zeta[n_\zeta, m]\right) \\ &= \frac{4}{\Psi_\zeta[n_\zeta, m]} \Re\left(\varphi_\zeta^2|h_\zeta[n_\zeta, m]|^2x[m] + \varphi_\zeta z_\zeta[n_\zeta, m]\right) \\ &= \frac{4}{\Psi_\zeta[n_\zeta, m]} \left(\varphi_\zeta^2|h_\zeta[n_\zeta, m]|^2x[m] + \varphi_\zeta\Re(h_\zeta^*[n_\zeta, m]z_\zeta[n_\zeta, m])\right)\end{aligned}$$

Không làm mất tính tổng quát, giả sử rằng từ mã được truyền với tất cả các giá trị bằng 0. Như vậy giá trị LLR của $\alpha_\zeta[n_\zeta, m]$ được rút gọn bởi công thức:

$$\alpha_\zeta[n_\zeta, m] = \frac{4}{\Psi_\zeta[n_\zeta, m]} \left(\varphi_\zeta^2|h_\zeta[n_\zeta, m]|^2 + \varphi_\zeta\Re(h_\zeta^*[n_\zeta, m]z_\zeta[n_\zeta, m])\right)$$

Vì $\mathbb{E}[z_\zeta[n_\zeta, m]z_\zeta^*[n_\zeta, m]] = \Psi_\zeta[n_\zeta, m]$ với $\mathbb{E}(\cdot)$ là toán tử kì vọng, chúng ta có:

$$\begin{aligned} & \left(\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2 + \varphi_\zeta \Re(h_\zeta^*[n_\zeta, m] z_\zeta[n_\zeta, m]) \right) \\ & \sim \mathcal{N} \left(\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2, \frac{\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2 \Psi_\zeta[n_\zeta, m]}{2} \right) \end{aligned} \quad (4.20)$$

Từ đó, chúng ta có:

$$\alpha_\zeta[n_\zeta, m] \sim \mathcal{N} \left(\frac{\sigma_{\alpha_\zeta}^2[n_\zeta, m]}{2}, \sigma_{\alpha_\zeta}^2[n_\zeta, m] \right) \quad (4.21)$$

Với

$$\sigma_{\alpha_\zeta}^2[n_\zeta, m] = \frac{8\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2}{\Psi_\zeta[n_\zeta, m]} \quad (4.22)$$

Giá trị LLR $\alpha_\zeta[n_\zeta, m]$ thỏa mãn phân phối chuẩn đối xứng Gauss cho một kênh sửa lỗi nhất định. Các kết quả trong (4.21) thu được với giả định rằng thành phần nhiễu giao thoa cộng thành phần tạp âm $z_\zeta[n_\zeta, m]$ được tính gần đúng là các biến ngẫu nhiên tuân theo phân phối Gauss phức. Đối với trường hợp độ phân giải cao, nó đã được xác nhận bằng cả phân tích sử dụng đồ thị EXIT lẫn các kết quả mô phỏng rằng giả định này là hợp lý khi số lượng ăng ten nhận là lớn.

Từ các suy luận trên, các luồng thông tin tương hỗ từ nút giám sát thứ n_ζ tới nút ký hiệu thứ m được cho bởi:

$$I_{\alpha_\zeta}[n_\zeta, m] = J \left(\sqrt{\frac{8\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2}{\Psi_\zeta[n_\zeta, m]}} \right), \zeta \in \{L, H\} \quad (4.23)$$

Với hàm $J(\cdot)$ được cho bởi [29].

b. Thông tin tương hỗ I_α từ các nút ký hiệu tới các nút biến

Nút ký hiệu thứ m nhận tất cả $N = N_L + N_H$ thông điệp từ N_L nút giám sát độ phân giải thấp và N_H nút giám sát độ phân giải cao như minh họa trong Hình 4.3. Đặt $\alpha[m]$ là tổng thông điệp mà nút ký hiệu thứ m nhận được. Chúng ta có:

$$\alpha[m] = \sum_{\zeta \in \{L,H\}} \sum_{n_\zeta=1}^{N_\zeta} \alpha_\zeta[n_\zeta, m] \quad (4.24)$$

Theo (4.21), tổng thông điệp nhận được cũng tuân theo phân phối Gauss với giá trị trung bình và phương sai như sau:

$$\alpha[m] \sim \mathcal{N}\left(\frac{\sigma_\alpha^2[m]}{2}, \sigma_\alpha^2[m]\right) \quad (4.25)$$

Với

$$\sigma_\alpha^2[m] = \sum_{\zeta \in \{L,H\}} \sum_{n_\zeta=1}^{N_\zeta} \alpha_\zeta^2[n_\zeta, m] = \sum_{\zeta \in \{L,H\}} \sum_{n_\zeta=1}^{N_\zeta} \frac{8\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2}{\Psi_\zeta[n_\zeta, m]} \quad (4.26)$$

Như vậy, thông tin tương hỗ ngoại lai $I_\alpha[m]$ sẽ thu được thông qua biểu thức sau:

$$I_\alpha[m] = J \left(\sqrt{\sum_{\zeta \in \{L,H\}} \sum_{n_\zeta=1}^{N_\zeta} \frac{8\varphi_\zeta^2 |h_\zeta[n_\zeta, m]|^2}{\Psi_\zeta[n_\zeta, m]}} \right) \quad (4.27)$$

Từ biểu thức (4.27), chúng ta có thể thấy ảnh hưởng của các ADC độ phân giải cao đến tổng thông tin tương hỗ được truyền tải từ các nút giám sát tới các nút ký hiệu. Đặc biệt, các ADC độ phân giải cao có giá trị φ_H cao hơn và giá trị Ψ_H thấp hơn. Do vậy giúp tăng tổng phương sai của σ_α^2 . Nhờ vậy, thông tin tương hỗ được truyền tải từ các nút giám sát tới nút ký hiệu cao hơn so với các hệ thống ADC chỉ sử dụng cùng một loại ADC độ phân giải thấp.

Tiếp theo, giả sử rằng độ dài của từ mã là vô hạn (nghĩa là $N_c \rightarrow \infty$), các bit mã thuộc một nút biến cụ thể được truyền bởi tất cả các ăng ten (là các nút ký hiệu trong đồ thị) với một xác suất bằng nhau và bằng $1/M$. Như vậy, chức năng của bộ kết hợp thuận là tính toán

thông tin tương hỗ trung bình từ tất cả các nút ký hiệu và sau đó gửi đến các nút biên. Đặt I_α là thông tin tương hỗ trung bình từ tất cả các nút ký hiệu. Chúng ta có:

$$I_\alpha = \frac{1}{M} \sum_{m=1}^M I_\alpha[m] \quad (4.28)$$

Trong đó, $I_\alpha[m]$ được cho bởi công thức (4.27). Từ đó, thông tin tương hỗ của kênh truyền từ các nút ký hiệu tới nút biên thứ p được cho bởi công thức:

$$I_\alpha[p] = P_p I_\alpha, \forall p = 1, 2, \dots, P \quad (4.29)$$

Lưu ý rằng, giá trị của $P_p = 1$ khi nút p không phải là nút đục lỗ và $P_p = 0$ khi nút p là nút đục lỗ.

c. *Thông tin tương hỗ I_α từ các nút biên tới các nút kiểm tra*

Thông tin tương hỗ được truyền từ nút biên thứ p tới nút kiểm tra thứ q là $I_\alpha[p, q]$. Biểu thức tính toán $I_\alpha[p, q]$ giống trong thuật toán PEXIT thông thường [54] và được đưa ra bởi công thức:

$$I_\alpha[p, q] = J \left(\sqrt{[J^{-1}(I_\alpha[p])]^2 + \sigma_b^2[p]} \right) \quad (4.30)$$

Với

$$\sigma_b^2[p] = \sum_{t \in \mathcal{N}_c(p) \setminus k} B[t, p] [J^{-1}(I_b[t, p])]^2$$

Trong đó, hàm $J^{-1}(x)$ được cho bởi [29].

4.3.3. Luồng thông tin tương hỗ nghịch

Luồng thông tin tương hỗ nghịch là hướng mà thông tin tương hỗ ngoại lai trở về từ các nút kiểm tra đi qua các nút biên, nút ký hiệu và kết thúc tại các nút quan sát như trong Hình 4.3 (b). Trong phần tiếp theo, các hàm tính toán thông tin tương hỗ theo luồng thông tin nghịch sẽ được trình bày chi tiết.

a. *Thông tin tương hỗ I_b từ các nút kiểm tra tới các nút biến*

Biểu thức tính toán thông tin tương hỗ được truyền từ nút kiểm tra thứ q đến nút biến thứ p được sử dụng như trong thuật toán PEXIT thông thường [54]. Chúng ta có $I_b[q, p]$

$$I_b[q, p] = 1 - J(\sigma_\alpha[q]) \quad (4.31)$$

Với

$$\sigma_\alpha^2[q] = \sum_{t \in \mathcal{N}_v(q) \setminus p} G[q, t] [J^{-1}(1 - I_a[t, q])]^2$$

b. *Thông tin tương hỗ I_b từ các nút biến tới các nút ký hiệu*

Đặt $I_b[p]$ là tổng thông tin tương hỗ mà nút biến thứ p nhận được từ tất cả các nút kiểm tra. Chúng ta có thể tính toán tổng thông tin tương hỗ này như dưới đây:

$$I_b[p] = \sum_{q \in \mathcal{N}_c(p)} I_b[q, p] \quad (4.32)$$

Với giả thiết tương tự về độ dài mã vô hạn, xác suất để một nút ký hiệu nhận các bit từ mã từ nút biến thứ p là $1/\sum_{p=1}^P P_p$. Do vậy, chức năng của bộ kết hợp ngược là tính toán thông tin tương hỗ trung bình trên tất cả các nút biến trước khi gửi nó đến các nút ký hiệu. Thông tin tương hỗ trung bình từ các nút biến đến các nút ký hiệu được cho bởi:

$$I_b = \frac{\sum_{p=1}^P P_p I_b[p]}{\sum_{p=1}^P P_p} \quad (4.33)$$

c. *Thông tin tương hỗ I_β từ các nút biến tới các nút kiểm tra*

Đặt $I_{\beta_L}[m, n_L]$ là thông tin tương hỗ được truyền từ nút ký hiệu thứ m tới nút giám sát độ phân giải thấp thứ n_L , thông tin này được tính toán bởi biểu thức:

$$I_{\beta_L}[m, n_L] = J\left(\sqrt{\sigma_{\alpha_L}^2[m] + \sigma_{\alpha_H}^2[m] + \sigma_b^2}\right) \quad (4.34)$$

Với

$$\begin{aligned}
\sigma_b^2 &= [J^{-1}(I_b)]^2 \\
\sigma_{\alpha_L^*}^2[m] &= \sum_{t \in \mathcal{N}_{L,0}(m) \setminus n_L} [J^{-1}(I_{\alpha_L}[t, m])]^2 \\
&= \sum_{t \in \mathcal{N}_{L,0}(m) \setminus n_L} \sigma_{\alpha_L}^2[t, m] = \sum_{t \in \mathcal{N}_{L,0}(m) \setminus n_L} \frac{8\varphi_L^2 |h_L[t, m]|^2}{\Psi_L[t, m]}
\end{aligned}$$

Tương tự, đặt $I_{\beta_H}[m, n_H]$ là thông tin tương hỗ được truyền từ nút ký hiệu thứ m tới nút giám sát độ phân giải cao n_H , thông tin này được tính toán bởi:

$$I_{\beta_H}[m, n_H] = J \left(\sqrt{\sigma_{\alpha_H^*}^2[m] + \sigma_{\alpha_L}^2[m] + \sigma_b^2} \right) \quad (4.35)$$

Với

$$\begin{aligned}
\sigma_{\alpha_H^*}^2[m] &= \sum_{t \in \mathcal{N}_{H,0}(m) \setminus n_H} [J^{-1}(I_{\alpha_H}[t, m])]^2 \\
&= \sum_{t \in \mathcal{N}_{H,0}(m) \setminus n_H} \sigma_{\alpha_H}^2[t, m] = \sum_{t \in \mathcal{N}_{H,0}(m) \setminus n_H} \frac{8\varphi_H^2 |h_H[t, m]|^2}{\Psi_H[t, m]}
\end{aligned}$$

Biểu thức trong (4.34) và (4.35) đã thể hiện rõ sự tương tác giữa các ADC độ phân giải thấp và các ADC độ phân giải cao. Nhờ đồ thị là kết nối đầy đủ, thông tin tương hỗ của các nút có độ phân giải cao sẽ được truyền tới các nút giám sát có độ phân giải thấp thông qua các nút ký hiệu để cải thiện mức độ của thông tin tương hỗ ở các nút có độ phân giải thấp và ngược lại. Sự trao đổi này là nền tảng để cải thiện hiệu năng của hệ thống truyền thông LS-MIMO với ADC hỗn hợp. Độ lợi này của hệ thống ADC hỗn hợp sẽ được xác minh trong các phần tiếp sau của chương.

4.3.4. Thông tin tương hỗ APP

Tính toán thông tin tương hỗ hậu nghiệm $I_\Gamma[p]$ cho nút biến thứ p

$$I_\Gamma[p] = \sqrt{[J^{-1}(I_\alpha[p])]^2 + \sigma_b^2[p]} \quad (4.36)$$

Với

$$\sigma_b^2[p] = \sum_{t \in \mathcal{N}_c(p)} B[t, p] [J^{-1}(I_b[t, p])]^2$$

4.3.5. Thuật toán PEXIT đề xuất cho các hệ thống truyền thông LS-MIMO với ADC hỗn hợp

Thuật toán PEXIT đề xuất trong nghiên cứu này của luận án được xây dựng bằng cách khai thác các hàm thông tin tương hỗ trình bày ở nội dung trước với các tham số đầu vào như sau:

- Hệ thống LS-MIMO cho trước với cấu hình là $M \times N$
- Một ma trận cơ sở B có kích thước $Q \times P$
- Mức tín hiệu kênh E_b/N_0
- Các mức độ phân giải của bộ ADC hỗn hợp là Q_L (độ phân giải thấp) và Q_H (độ phân giải cao)

Thuật toán Mixed-ADC-LS-MIMO-PEXIT được trình bày như dưới đây:

- **Bước 0: Khởi tạo**
 - Lựa chọn ma trận cơ sở: B
 - Tính toán tỉ lệ mã: $R = \frac{P-Q}{\sum_{p=1}^P P_p}$
 - Tính toán giá trị mật độ phổ công suất nhiễu $N_0 = \frac{M}{R(E_b/N_0)}$
 - Gán giá trị cho φ_L và φ_H lần lượt từ Bảng 4.1 tương ứng với mức độ phân giải Q_L và Q_H
 - Thiết lập giá trị ban đầu cho $I_{\beta_L} = 0$ và $I_{\beta_H} = 0$
 - Sinh F các ma trận kênh sửa lỗi LS-MIMO $\{H_{\zeta,1}, H_{\zeta,2}, \dots, H_{\zeta,F}\}, \zeta \in \{L, H\}$, các ma trận sinh tuân theo phân phối Rayleigh
- **Bước 1: Cập nhật thông tin từ nút giám sát tới nút biến**
 - For $f = 1, 2, \dots, F$
 - For $m = 1, 2, \dots, M$ và $n_\zeta = 1, 2, \dots, N_\zeta$ với $\zeta \in \{L, H\}$
 - Tính $\sigma_{\beta_\zeta} = J^{-1}(I_{\beta_\zeta})$
 - Sinh $\beta_{\zeta,f}[m, n_\zeta] \sim \mathcal{N}(\pm \frac{\sigma_{\beta_\zeta}^2}{2}, \sigma_{\beta_\zeta}^2)$
 - Ước lượng xấp xỉ thông tin mềm cho $\hat{x}_f[m, n_\zeta] = \tanh(\frac{\beta_{\zeta,f}[m, n_\zeta]}{2})$
 - Tính $\Psi_{\zeta,f}[n_\zeta, m]$ sử dụng biểu thức (12)
 - For $m = 1, 2, \dots, M$
 - Tính $I_{\alpha,f}[m]$ sử dụng biểu thức (4.27)

- Tính giá trị trung bình của $I_{\alpha,f}$ trên tất cả các kênh sửa lỗi (realizations)

$$I_{\alpha}[m] = \frac{1}{F} \sum_{f=1}^F I_{\alpha,f}[m], \quad \forall m = 1, 2, \dots, M$$

- For $p = 1, 2, \dots, P$, thực hiện tính $I_{\alpha}[p]$ qua biểu thức

$$I_{\alpha}[p] = P_p \left(\frac{1}{M} \sum_{m=1}^M I_{\alpha}[m] \right)$$

Lưu ý rằng nếu nút biến thứ p là nút đục lỗ thì giá trị $P_p = 0$ và ngược lại thì $P_p = 1$.

- **Bước 2: Cập nhật thông tin từ nút biến tới nút kiểm tra**

- For $p = 1, 2, \dots, P$ và $q = 1, 2, \dots, Q$, thực hiện tính giá trị $I_{\alpha}[p, q]$
 - Nếu $B[p, q] \neq 0$, thực hiện tính giá trị $I_{\alpha}[p, q]$ sử dụng biểu thức (30)
 - Nếu $B[p, q] = 0$, gán giá trị $I_{\alpha}[p, q] = 0$

- **Bước 3: Cập nhật thông tin từ nút kiểm tra tới nút biến**

- For $q = 1, 2, \dots, Q$ và $p = 1, 2, \dots, P$ thực hiện tính giá trị $I_b[q, p]$
 - Nếu $B[q, p] \neq 0$, thực hiện tính giá trị $I_b[q, p]$ sử dụng biểu thức (31)
 - Nếu $B[q, p] = 0$, gán giá trị $I_b[q, p] = 0$

- **Bước 4: Cập nhật thông tin từ nút ký hiệu tới nút giám sát**

- For $f = 1, 2, \dots, F$
 - For $m = 1, 2, \dots, M$ và $n_L = 1, 2, 3, \dots, N_L$, thực hiện tính giá trị $I_{\beta_L,f}[m, n_L]$ sử dụng biểu thức (4.34)
 - For $m = 1, 2, \dots, M$ và $n_H = 1, 2, 3, \dots, N_H$, thực hiện tính giá trị $I_{\beta_H,f}[m, n_H]$ sử dụng biểu thức (4.35)
- For $m = 1, 2, \dots, M$ và $n_L = 1, 2, 3, \dots, N_L$, tính

$$I_{\beta_L}[m, n_L] = \frac{1}{F} \sum_{f=1}^F I_{\beta_L,f}[m, n_L]$$

- For $m = 1, 2, \dots, M$ và $n_H = 1, 2, 3, \dots, N_H$, tính

$$I_{\beta_H}[m, n_H] = \frac{1}{F} \sum_{f=1}^F I_{\beta_H,f}[m, n_H]$$

- **Bước 5: Tính thông tin tương hỗ APP-LLR**

- For $p = 1, 2, \dots, P$, thực hiện tính giá trị $I_{\Gamma}[p]$ sử dụng biểu thức (4.36)

- **Bước 6: Kiểm tra giá trị $I_{\Gamma}[p]$ và lặp lại Bước 1 – Bước 5 cho đến khi $I_{\Gamma}[p] = 1, \forall p = 1, 2, \dots, P$**

Thuật toán PEXIT được đề xuất sẽ kết thúc khi tồn tại E_b/N_0 nằm trên ngưỡng giải mã lặp mong đợi. Do đó, ngưỡng $(E_b/N_0)^*$ là giá trị thấp nhất mà tại đó thông tin tương hỗ giữa các thông điệp xác suất hậu nghiệm (APP-LLR) và các bit từ mã tương ứng hội tụ về 1. Như có thể thấy, thuật toán PEXIT được đề xuất cho các ADC hỗn hợp khác với thuật toán PEXIT cho ADC độ phân giải thấp [22] trong mọi bước, ngoại trừ Bước 3. Theo đó, sự tương tác của ADC độ phân giải thấp và ADC độ phân giải cao được tính đến để tính toán thông tin tương hỗ trên đồ thị hai lớp. Trong phần sau, thuật toán PEXIT đề xuất này được sử dụng để phân tích hiệu năng của hệ thống truyền thông LS-MIMO với ADC hỗn hợp. Các kết quả phân tích thông qua số liệu về ngưỡng giải mã lặp, sẽ chỉ ra độ lợi hiệu năng lý thuyết cho hệ thống MIMO cỡ lớn sử dụng bộ ADC hỗn hợp.

4.4. Đánh giá thuật toán ADC-Mixed-LS-MIMO-PEXIT

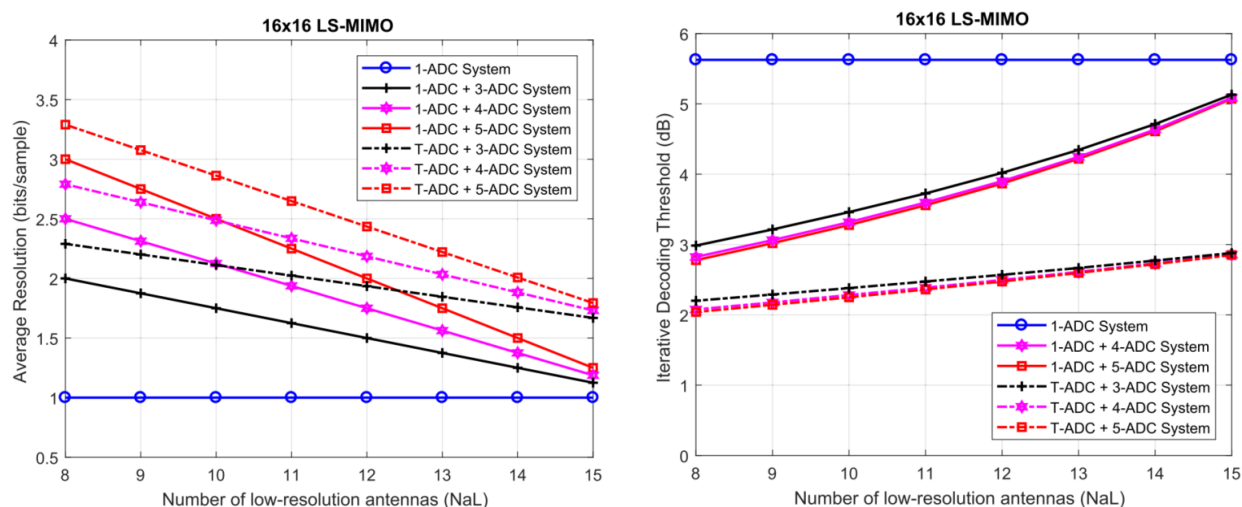
Trong mô phỏng này, thuật toán ADC-Mixed-LS-MIMO-PEXIT được đề xuất ở phần 4.3 được sử dụng để tính toán ngưỡng giải mã lặp của mã Protograph LDPC được tối ưu cho hệ thống LS-MIMO với ADC 1-bit trong [CT5]. Ma trận cơ sở (proto) của mã P-LPDC:

$$B_{1/2} = \begin{pmatrix} 3 & 2 & 0 & 0 & 0 & 1 \\ 2 & 2 & 1 & 1 & 1 & 0 \\ 2 & 1 & 2 & 1 & 1 & 0 \end{pmatrix}_{3 \times 6} \quad (4.37)$$

Ngưỡng giải mã lặp và độ phân giải trung bình của hệ thống 1-ADC và hệ thống hỗn hợp-ADC với cấu hình MIMO 16×16 được đưa ra trong Hình 4.4. Trong mô phỏng này, số lượng ăng ten có độ phân giải thấp ADC thay đổi từ 8 đến 15. Tương ứng, số lượng ăng ten có ADC độ phân giải cao dao động từ 8 đến 1.

Quan sát Hình 4.4, ngưỡng giải mã lặp của hệ thống ADC hỗn hợp trong đó kết hợp các ăng ten ADC 1-bit cho độ phân giải thấp và ADC 5-bit có độ phân giải cao là đường cong với điểm đánh dấu hình vuông. Ngưỡng giải mã lặp của hệ thống ADC hỗn hợp thấp hơn của hệ thống 1-ADC với khoảng cách nhỏ nhất tại điểm $N_L = 15$ và $N_H = 1$ và khoảng cách lớn nhất tại $N_L = 8$ và $N_H = 8$. Cụ thể, khoảng cách nhỏ nhất $0,55 \text{ dB}$ được quan sát

khi số lượng ăng ten có 1-ADC là $N_L = 15$ và số lượng ăng ten có 5-ADC là $N_H = 1$, hay tương đương 6,25% số ăng ten thu được trang bị ADC độ phân giải cao.



Hình 4.4. Độ phân giải trung bình và ngưỡng giải mã lặp của các ADC hỗn hợp ở cấu hình MIMO 16 x 16

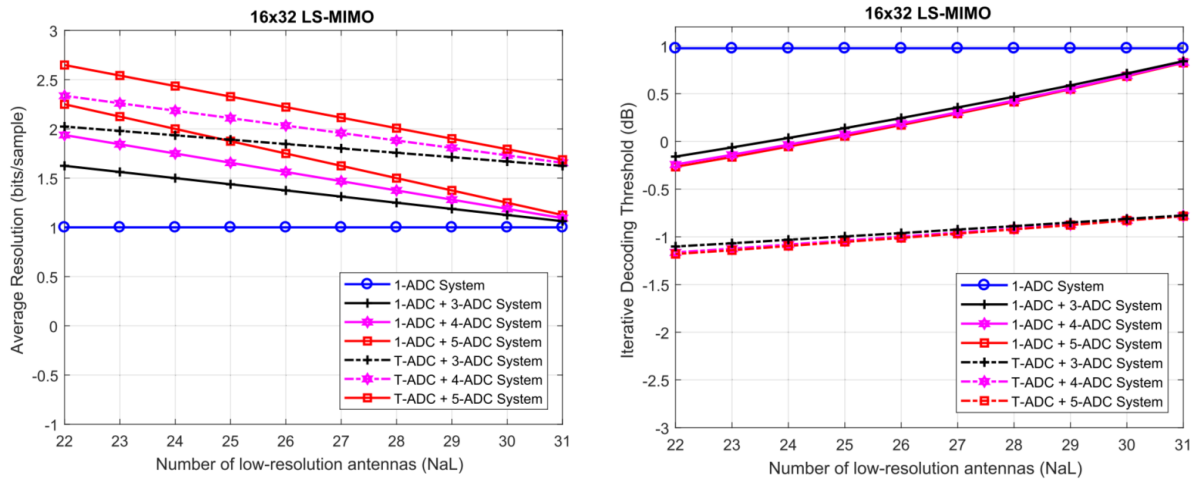
Khi tăng tỉ lệ số lượng ăng ten có độ phân giải cao (5-ADC) lên đến 50%, khoảng cách ngưỡng giải mã lặp tăng đáng kể lên khoảng 2,843 dB như trong Bảng 4.2. Sự cải thiện hiệu suất đáng kể này bắt nguồn từ thực tế là thông tin tương hỗ I_{α} , trong (4.27), được tăng lên khi số lượng ăng ten có độ phân giải cao tăng lên. Tuy nhiên, việc tăng số lượng ăng ten có độ phân giải cao nên được thực hiện cẩn thận để đảm bảo khía cạnh chi phí tiêu thụ điện năng.

Bảng 4.2. Ngưỡng giải mã lặp với cấu hình MIMO: 16 x 16 và tỉ lệ mã $R = 1/2$.

	$N_L = 15, N_H = 1$	$N_L = 12, N_H = 4$	$N_L = 8, N_H = 8$
1-ADC	5,62	5,62	5,62
Hỗn hợp: 1-ADC + 3-ADC	5,131	4,019	2,985
Hỗn hợp: 1-ADC + 4-ADC	5,086	3,901	2,823
Hỗn hợp: 1-ADC + 5-ADC	5,070	3,866	2,777
Hỗn hợp: T-ADC + 3-ADC	2,878	2,569	2,200
Hỗn hợp: T-ADC + 4-ADC	2,856	2,496	2,077
Hỗn hợp: T-ADC + 5-ADC	2,850	2,474	2,040

Một xu hướng tương tự được quan sát trong Hình 4.5 với cấu hình MIMO là 16 x 32. Tại điểm cực trị mà số lượng ăng ten ADC 1-bit là $N_L = 31$ và số lượng ăng ten ADC 5-bit là $N_H = 1$, hay nói cách khác chỉ 3,125% tổng số ăng ten thu được trang bị ADC độ phân

giải cao, độ lợi về ngưỡng giải mã lặp là 0,152 dB, chi tiết được trình bày trong bảng 4.3. Khi tăng tỉ lệ phần trăm của ăng ten có độ phân giải cao lên 12,5% tức là $N_L = 28$ và $N_H = 4$, khoảng cách thu được là 0,562 dB. So sánh độ lợi mã hóa này với trường hợp 6,25% số ăng ten thu được trang bị các ADC độ phân giải cao ở cấu hình MIMO 16×16 , có thể thấy độ lợi mã hóa của hệ thống LS-MIMO 16×32 với ADC hỗn hợp giảm xuống.



Hình 4.5. Độ phân giải trung bình và ngưỡng giải mã lặp của các ADC hỗn hợp ở cấu hình MIMO 16×32

Mặt khác, các hệ thống ADC hỗn hợp sử dụng ADC-Ternary (bậc ba) cho các ăng ten có độ phân giải thấp và 3-bit, 4-bit hoặc 5-bit cho các ăng ten độ phân giải cao cũng được xem xét. Thông tin về ngưỡng giải mã lặp và các mức độ phân giải trung bình được trình bày trong Hình 4.4 – Hình 4.5. Lý do sử dụng ADC Ternary trong các hệ thống truyền thông LS-MIMO là các Ternary-ADC chỉ với ba mức đã chứng minh là có hiệu quả để sử dụng trong nhiều ứng dụng khác nhau [70]. Quan sát từ Hình 4.4 (a) và Hình 4.5 (a) cho thấy việc sử dụng các Ternary-ADC cho nhóm ăng ten có độ phân giải thấp đạt được độ lợi cao hơn so với hệ thống kết hợp của ADC 1-bit và ADC 5-bit. Độ lợi cao nhất tại điểm cực trị nơi số lượng ăng ten có độ phân giải cao là tối thiểu $N_H = 1$. Cụ thể, khoảng cách giải mã lặp của hệ thống ADC hỗn hợp sử dụng ADC-Ternary là khoảng 2,77 dB và 1,759 dB lần lượt cho cấu hình MIMO 16×16 và 16×32 . Các khoảng cách này được thay đổi với độ lợi tăng lên tương ứng là 2,22 dB và 1,607 dB bằng cách tăng mức độ phân giải từ 1 bit lên 1,58 bit (T-ADC).

Có thể thấy độ lợi được cải thiện bằng cách sử dụng Ternary-ADCs trong nhóm ăng ten độ phân giải thấp có thể được giải thích bằng cách nghiên cứu đôi số của I_α trong (27). Bằng cách sử dụng các Ternary-ADC có thể đạt được tham số đại diện cho hiệu năng φ_L tốt hơn, như được trình bày trong Bảng 4.1. Điều đó làm cho tham số của I_α tăng và giá trị của I_α cũng tăng, từ đó $J(\cdot)$ cũng là một hàm tăng. Nói cách khác, độ tin cậy của bit truyền được cải thiện bằng cách sử dụng Ternary-ADCs trong nhóm ăng ten có độ phân giải thấp. Kết quả là, hiệu năng tổng thể cuối cùng đạt được cũng cao hơn nữa.

Bảng 4.3. Ngưỡng giải mã lặp với cấu hình MIMO: 16×32 và tỉ lệ mã $R = 1/2$.

	$N_L = 31, N_H = 1$	$N_L = 28, N_H = 4$	$N_L = 22, N_H = 10$
1-ADC	0,976	0,976	0,976
Hỗn hợp: 1-ADC + 3-ADC	0,841	0,468	-0,159
Hỗn hợp: 1-ADC + 4-ADC	0,830	0,429	-0,242
Hỗn hợp: 1-ADC + 5-ADC	0,824	0,414	-0,265
Hỗn hợp: T-ADC + 3-ADC	-0,775	-0,887	-1,101
Hỗn hợp: T-ADC + 4-ADC	-0,781	-0,912	-1,162
Hỗn hợp: T-ADC + 5-ADC	-0,783	-0,921	-1,179

Quan sát thấy rằng ADC 4-bit có vẻ là lựa chọn tốt nhất cho nhóm ăng ten có độ phân giải cao để đạt được mức tiêu thụ điện năng thấp hơn của chuỗi RF trong khi hiệu năng giảm là không đáng kể. Hệ thống kết hợp giữa Ternary-ADC và ADC 5-bit có độ lợi không khác biệt khi so với hệ thống kết hợp Ternary-ADC và ADC 4-bit. Ngưỡng giải mã lặp của sự kết hợp giữa ADC-Ternary và ADC 3-bit cao hơn một chút khi số lượng ăng ten có ADC độ phân giải cao tăng lên. Ngược lại, khi phần ăng ten có độ phân giải cao nhỏ, khoảng cách là không đáng kể, như trong Hình 4.4 (a) và Hình 4.5 (b). Đặc biệt, khi $N_L = 15$ và $N_H = 1$, ngưỡng giải mã lặp của hệ thống với sự kết hợp của bộ ADC-Ternary và bộ ADC 3-bit chỉ bị suy giảm hiệu năng khoảng 0.028 dB so với hệ thống kết hợp giữa bộ ADC-Ternary và bộ ADC 5-bit cho cấu hình MIMO 16×16 . Khoảng cách này giữa hai hệ thống được giảm xuống đáng kể xuống 0.008 dB, như trong Bảng 4.3 cho cấu hình MIMO 16×32 .

Nhìn vào Hình 4.4 (a), có một số điểm trong đó giá trị độ phân giải trung bình hệ thống ADC hỗn hợp với ADC-Ternary và hệ thống hỗn hợp với ADC 1-bit giao nhau. Điều này có nghĩa là độ phân giải trung bình của hai hệ thống là như nhau. Tuy nhiên, khi quan sát Hình 4.4 (b), các hệ thống hỗn hợp với ADC-Ternary luôn có ngưỡng giải mã lặp thấp hơn. Nói cách khác, hệ thống ADC hỗn hợp với ADC-Ternary cho hiệu năng hệ thống tốt hơn ở

cùng độ phân giải trung bình. Ví dụ, tại $N_L = 12$ và $N_H = 4$, độ phân giải trung bình của hệ thống với sự kết hợp của ADC-Ternary và ADC 4-bit cũng giống như độ phân giải trung bình của hệ thống với sự kết hợp của ADC 1-bit và ADC 5-bit, khoảng gần 2bits/mẫu. Nhưng, tại điểm $N_L = 12$ và $N_H = 4$ trong Hình 4.4 (b) và trong Bảng 9, có thể thấy ngưỡng giải mã lặp của hệ thống trước là 2,49 dB và ngưỡng giải mã lặp của hệ thống sau là 3,86 dB. Điều này cho thấy rằng, độ lợi công suất là vào khoảng 1,37 dB nếu bộ Ternary-ADC được lựa chọn.

Đối với một độ phân giải trung bình nhất định, việc tăng phần ăng ten có độ phân giải cao sẽ hiệu quả hơn là tăng độ phân giải của các ăng ten có độ phân giải cao. Ví dụ, khi kết hợp $N_L = 15$ T-ADC và $N_H = 1$ ADC 5-bit cho kết quả độ phân giải trung bình là 1,25 bit / mẫu với ngưỡng giải mã lặp là 2,850 dB. Trong khi với cùng độ phân giải trung bình, sự kết hợp của $N_L = 13$ T-ADC và $N_H = 3$ ADC 4-bit có ngưỡng giải mã lặp là 2,66 dB, hoặc mức cải thiện độ lợi mã hóa tương đương là 0,19 dB.

Trong phần tiếp theo, các mô phỏng được thực hiện để xác minh các quan sát lý thuyết ở trên bằng mã protograph LDPC (4.37) được thiết kế cho các hệ thống truyền thông mã hóa LS-MIMO với ADC 1-bit.

4.5. Mô phỏng hệ thống với bộ thu tách sóng và giải mã P-LDPC kết hợp

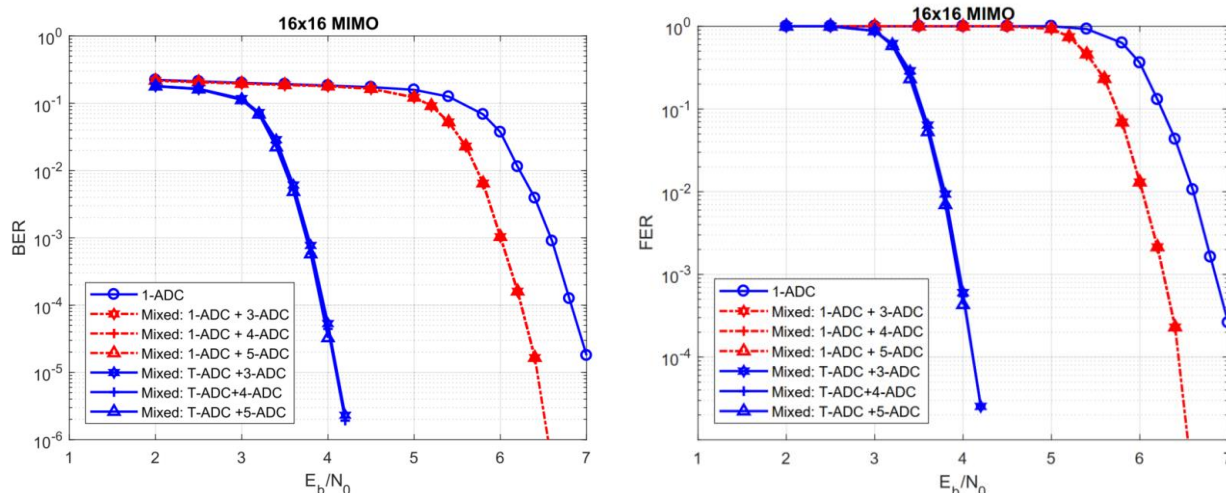
Trong phần này, ma trận cơ sở của mã protograph LDPC trong (4.37) được sử dụng để tạo mã LDPC dẫn xuất bằng cách thực hiện thao tác sao chép và hoán vị, được gọi là quá trình thiết kế mã P-LDPC. Quá trình thiết kế này này gồm hai bước. Bước thứ nhất, đồ thị cơ sở được nâng lên theo hệ số 4 bằng cách sử dụng thuật toán tăng trưởng cạnh lũy tiến (PEG) [49] để loại bỏ tất cả cạnh song song số nhiều. Bước thứ hai được xác định tùy thuộc chiều dài khối thông tin được chọn. Trong mô phỏng này, protograph có 3 nút kiểm tra và 6 nút biến, bước nâng thứ hai là 200, từ đó chiều dài khối thông tin là 2400 bit và độ dài mã tương đương là 4800 bit ở đầu ra của bộ mã hóa. Trong bước thiết kế thứ hai, mã LDPC cuối cùng được xây dựng bằng cách sử dụng thuật toán PEG để xác định hoán vị tuần hoàn của mỗi lớp cạnh để tránh các chu kỳ ngắn xảy ra trong chiều dài khối thông tin được thiết kế. Chuỗi bit được mã hóa sau đó được điều chế bằng bộ điều chế BPSK, như trong Hình 4.1. Bộ giải mã protograph LDPC sử dụng thuật toán truyền thông điệp chuẩn với số lần lặp tối đa là 50.

Mô phỏng được thực hiện theo mô hình hệ thống như trình bày tại Hình 4.1 với bộ thu tách sóng và giải mã P-LDPC kết hợp ở phía thu. Các tham số mô phỏng được thiết lập như trong Bảng 4.4 dưới đây.

Bảng 4.4. Tham số mô phỏng đánh giá hiệu năng hệ thống LS-MIMO với ADC hỗn hợp

STT	Tham số	Thiết lập
1	Cấu hình MIMO	16×16 32×32
2	Kênh truyền	Kênh Rayleigh fading
3	Tỉ lệ mã	R12
4	Độ dài mã	4800 bit
5	Thông tin trạng thái kênh	Chỉ có ở phía thu
6	Độ phân giải bộ ADC	Hỗn hợp
7	Mã P-LDPC	(4.37)
8	Số lần lặp tách sóng và giải mã	50
9	Bộ thu tín hiệu	Bộ thu tách sóng và giải mã kết hợp
10	Bộ điều chế	BPSK

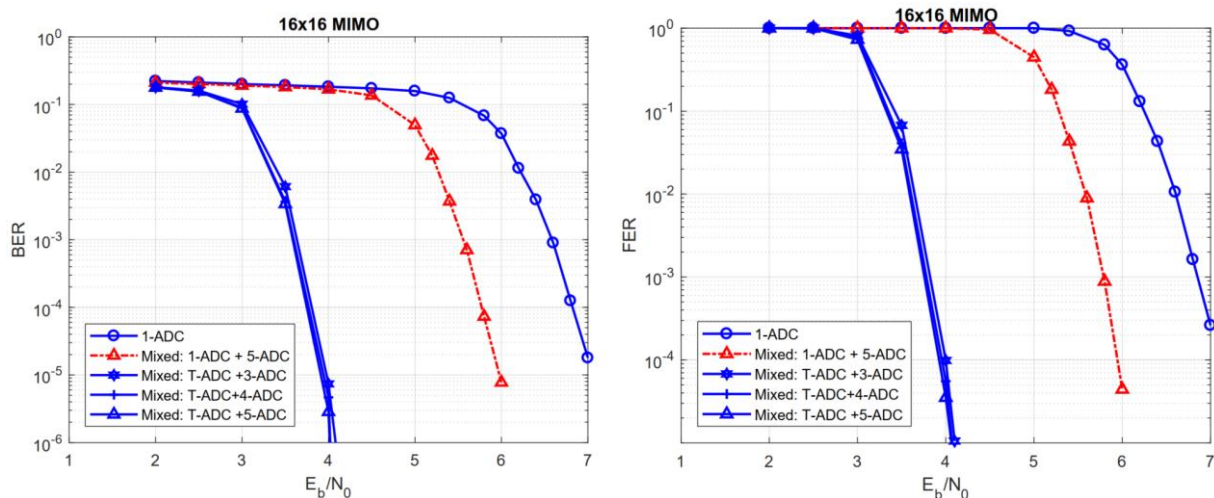
Kết quả mô phỏng của cấu hình MIMO 16×16 được trình bày chi tiết trong Hình 4.6 - Hình 4.8



Hình 4.6. Hiệu năng BER và FER với cấu hình MIMO: 16×16 , tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 15$ và $N_H = 1$

Đầu tiên, quan sát sự kết hợp của $N_L = 15$ ăng ten độ phân giải thấp và $N_H = 1$ ăng ten độ phân giải cao, có thể thấy phần lớn các ăng ten thu có ADC 1-bit và số lượng tối thiểu

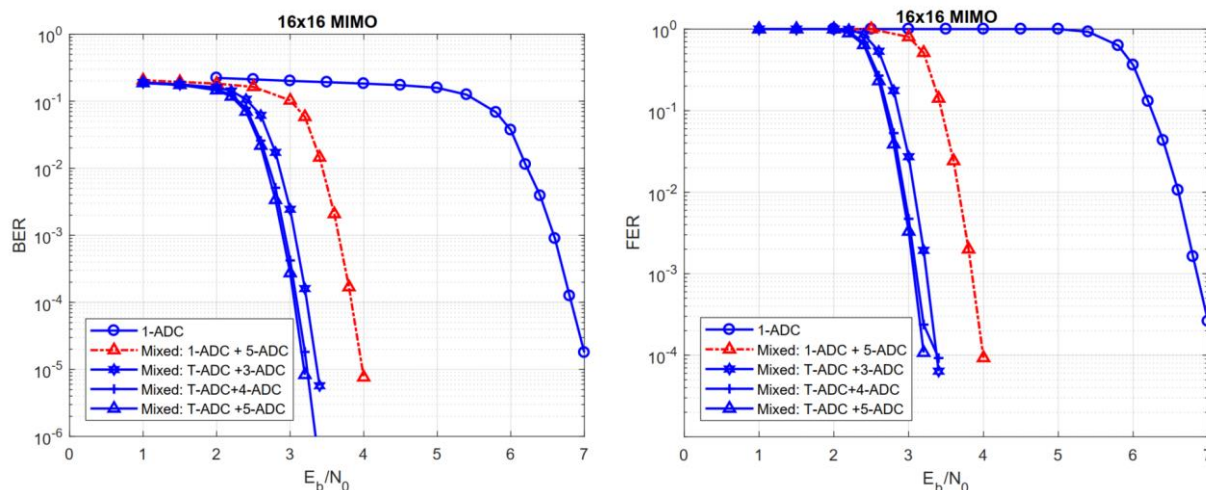
ăng ten thu có ADC 5-bit có thể cung cấp độ lợi mã hóa khoảng 0,5 dB, như được thể hiện trong Hình 4.6 (a) và (b) tại mức BER hoặc FER 10^{-4} . Với cấu hình hỗn hợp này, nếu các Ternary-ADC được sử dụng trong nhóm ăng ten có độ phân giải thấp, độ lợi mã hóa của hệ thống ADC hỗn hợp là khoảng 2,8 dB so với hệ thống chỉ sử dụng ADC 1-bit và 2,2 dB so với hệ thống ADC hỗn hợp với sự kết hợp của ADC 1-bit và ADC 5-bit. Độ lợi thu được bắt nguồn từ sự gia tăng độ phân giải trung bình của hệ thống ADC hỗn hợp với các Ternary-ADC. Đặc biệt, sự kết hợp ADC hỗn hợp của ADC- Ternary và ADC 3-bit có độ phân giải trung bình là 1,66 bit/mẫu. Ngược lại, tổ hợp ADC hỗn hợp của ADC 1-bit và ADC 5-bit có độ phân giải trung bình là 1,25 bit/mẫu. Điều đó nghĩa là với sự gia tăng 0,41 bit trên mỗi mẫu ở độ phân giải trung bình để đổi lại được độ lợi về công suất là 2,2 dB. Độ lợi về công suất được thể hiện thông qua kết quả mô phỏng là phù hợp với quan sát được từ các tính toán ngưỡng giải mã lặp trong phần trước. Điều này có nghĩa là thuật toán Mixed-ADC-LS-MIMO-PEXIT được đề xuất có thể cung cấp dự đoán hiệu năng của mã P-LDPC với mức độ chính xác cao.



Hình 4.7. Hiệu năng BER và FER với cấu hình MIMO: 16 x 16, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 14$ và $N_H = 2$

Xem xét cấu hình MIMO 16×16 với tỷ lệ phân vùng ăng ten là 1:1 (tức là $N_L = 8$ và $N_H = 8$), các đường cong hiệu năng BER và FER của các hệ thống ADC hỗn hợp khác nhau được trình bày trong Hình 4.8 dưới đây. Hệ thống với cấu hình ADC hỗn hợp: ADC 1-bit với ADC-5 bit hoạt động tốt hơn hệ thống chỉ sử dụng ADC 1-bit với độ lợi mã hóa xấp xỉ

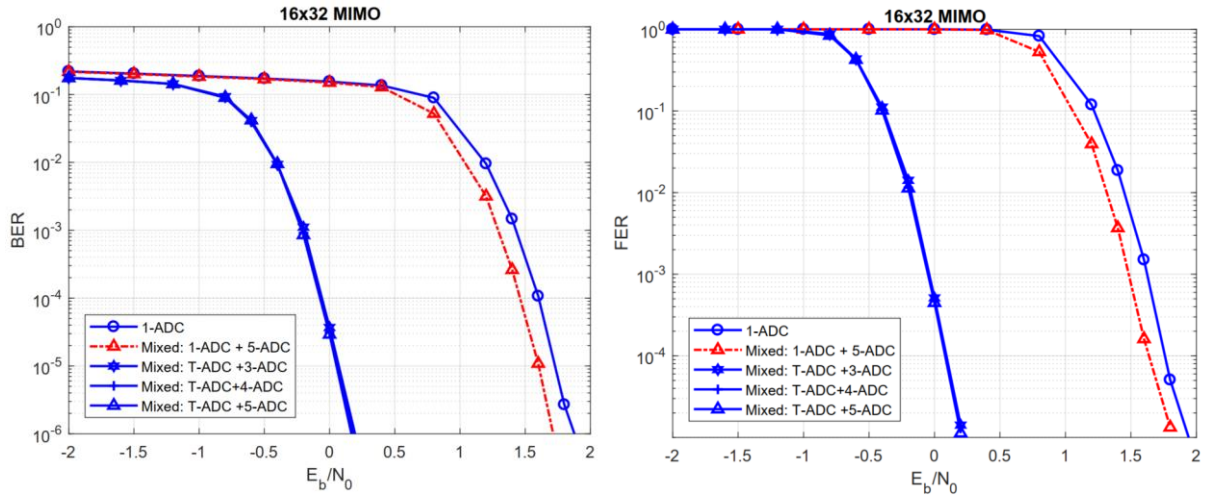
3 dB, và cao hơn 2,5 dB so với cấu hình trước đó là $N_L = 15$ và $N_H = 1$. Độ lợi quan sát được từ ngưỡng giải mã lặp trong Bảng 4.2 là 2,85 dB. Sự khác biệt 0,15 dB giữa kết quả phân tích lý thuyết và kết quả mô phỏng một lần nữa xác nhận tính hữu dụng của thuật toán Mixed-ADC-LS-MIMO PEXIT đề xuất.



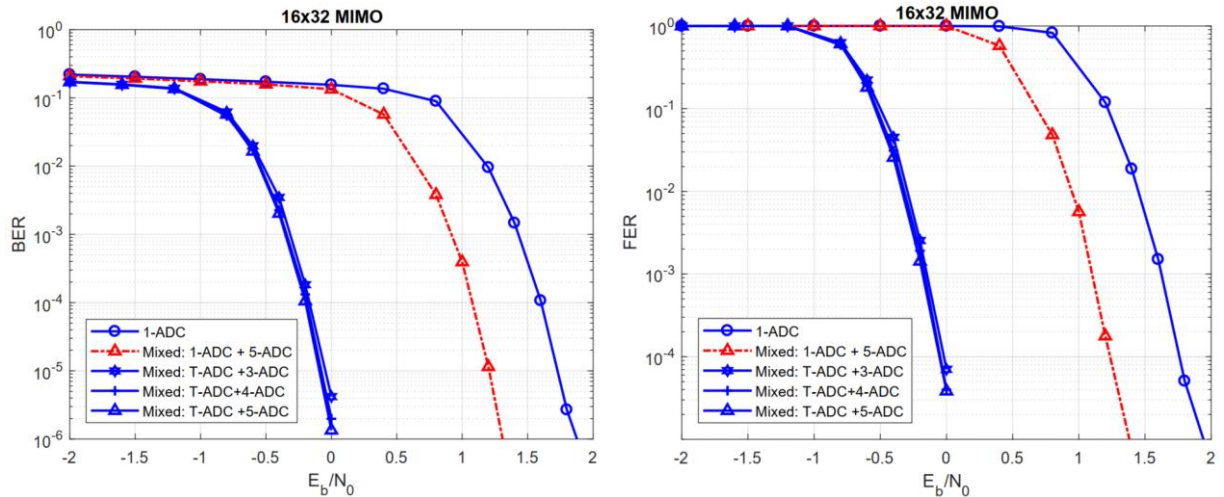
Hình 4.8. Hiệu năng BER và FER với cấu hình MIMO: 16 x 16, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 8$ và $N_H = 8$

Hơn nữa, hệ thống ADC hỗn hợp dựa trên Ternary-ADC vẫn có lợi thế tiết kiệm năng lượng hơn so với hệ thống hỗn hợp ADC dựa trên ADC 1-bit trong khi có độ phân giải trung bình thấp hơn. So sánh hai hệ thống ADC hỗn hợp đó ở mức BER 10^{-4} , độ lợi mã hóa của hệ thống ADC hỗn hợp dựa trên Ternary-ADC là 0,6 dB so với hệ thống ADC hỗn hợp 1-bit trong khi độ phân giải trung bình của hệ thống thứ nhất là 2,765 bit / mẫu (hỗn hợp của bộ Ternary-ADC và bộ ADC 4-bit) thấp hơn 0,235 bit/mẫu so với độ phân giải trung bình của mẫu sau. Tham khảo kết quả lý thuyết trong Bảng 4.2, khoảng cách giữa hệ thống dựa trên Ternary-ADC và hệ thống dựa trên 1 bit-ADC là 0,72 dB, rất gần với kết quả mô phỏng. Sự phù hợp giữa kết quả lý thuyết và mô phỏng một lần nữa lại xác nhận phân tích lý thuyết đã trình bày trong 4.4.1.

Kết quả mô phỏng cho cấu hình MIMO 16×32 với ba tỷ lệ trộn ngẫu nhiên khác nhau được thể hiện trong Hình 4.9 - Hình 4.11

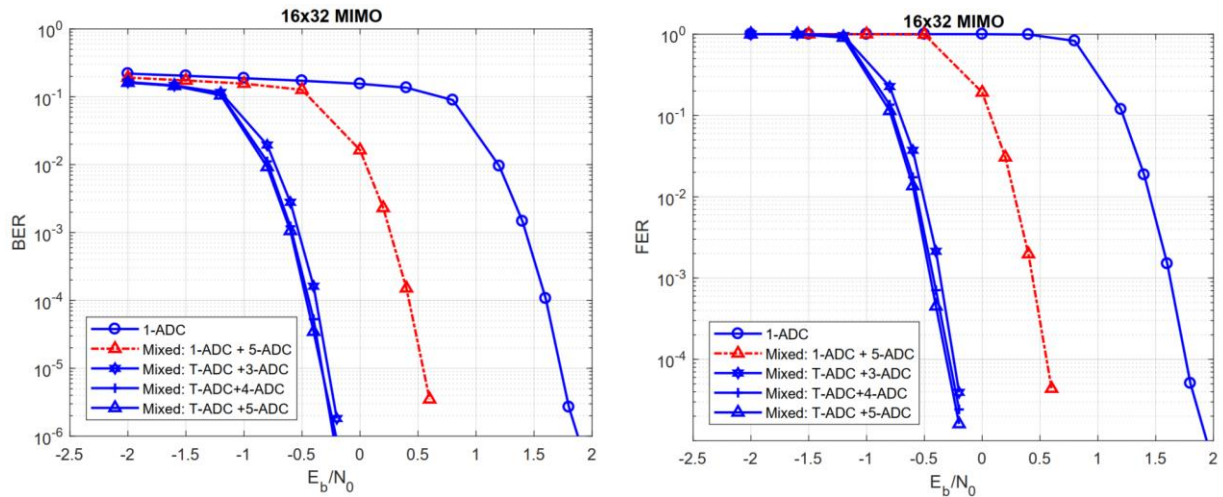


Hình 4.9. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 31$ và $N_H = 1$



Hình 4.10. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 28$ và $N_H = 4$

Xem xét tỷ lệ ăng ten hỗn hợp $N_L = 31$ và $N_H = 1$, kết quả hiệu năng đường BER và các FER được vẽ trong Hình 4.9. Quan sát thấy rằng độ lợi đạt được của hệ thống ADC hỗn hợp dựa trên 1-bit so với hệ thống ADC 1-bit đồng nhất là không lớn. Ở mức BER cụ thể là 10^{-4} , độ lợi chỉ khoảng 0,1 dB. Độ lợi lý thuyết khi so sánh hai hệ thống này là 0,135 dB, như được trình bày trong Bảng 4.3. Khác với hệ thống ADC hỗn hợp dựa trên 1-bit, hệ thống ADC hỗn hợp dựa trên bậc ba (T-ADC) có thể đạt được độ lợi là 1,6 dB so với hệ thống ADC 1-bit đồng nhất. Độ lợi này một lần nữa thống nhất với độ lợi lý thuyết là 1,76 dB suy ra từ các ngưỡng giải mã lặp được báo cáo trong Bảng 4.3.



Hình 4.11. Hiệu năng BER và FER với cấu hình MIMO: 16 x 32, tỉ lệ mã: $R = 1/2$, độ dài mã 4800 bit, số lần lặp giải mã 50, ADC hỗn hợp: $N_L = 22$ và $N_H = 10$

Ở tỷ lệ hỗn hợp ăng ten cao hơn $N_L = 22$ và $N_H = 10$, hệ thống ADC hỗn hợp dựa trên 1-bit có thể đạt được độ lợi mã hóa lớn hơn khoảng 1,0 dB so với hệ thống ADC 1-bit đồng nhất, trong khi độ lợi lý thuyết là 1,241 dB như trong Bảng 4.3. Mặt khác, hệ thống ADC hỗn hợp dựa trên bậc ba có thể thu được độ lợi tăng thêm là 1,0 dB so với hệ thống ADC hỗn hợp 1 bit. Mức tăng hiệu quả năng lượng bổ sung này cũng được xác nhận bằng cách xem xét các kết quả lý thuyết trong Bảng 4.3. Riêng hệ thống có hỗn hợp bộ ADC bậc ba và bộ ADC 3-bit có độ lợi lý thuyết là 0,836 dB so với hệ thống có hỗn hợp ADC 1-bit và ADC 5-bit. Đáng chú ý, độ phân giải trung bình của sự kết hợp của bộ ADC bậc ba và bộ ADC 3 bit là 1,99 bit/mẫu, thấp hơn 0,26 bit/mẫu so với sự kết hợp độ phân giải trung bình của bộ ADC 1-bit và bộ ADC 5-bit. Quan sát này chứng minh rằng có thể tối ưu hóa tỷ lệ trộn ăng ten để đạt được độ lợi mã hóa ở độ phân giải trung bình nhất định bằng cách sử dụng Ternary-ADC.

Cuối cùng, một nhận xét quan trọng là việc tăng mức độ phân giải cho nhóm ăng ten có độ phân giải cao sẽ làm giảm hiệu ứng quay trở lại. Cụ thể, quan sát từ cả hai đường cong BER và FER từ Hình 4.6 - Hình 4.11, sự khác biệt khi tăng mức độ phân giải của nhóm ăng ten độ phân giải cao từ 3-bit lên 4-bit hoặc 5-bit là rất nhỏ. Ví dụ, khoảng cách giữa đường cong của bộ T-ADC kết hợp với bộ ADC 3-bit và đường cong của bộ T-ADC và bộ ADC 4-bit là không đáng kể. Khoảng cách lý thuyết thu được từ ngưỡng giải mã lặp trong Bảng 4.2 là 0,022 dB, một khoảng cách rất nhỏ. Ở một khía cạnh khác, ví dụ cấu hình MIMO 16

$\times 32$ với tỷ lệ trộn ăng ten là $N_L = 22$ và $N_H = 10$ trong Hình 4.11, khoảng cách giữa hai hệ thống được xem xét lớn hơn một chút, nhưng nó vẫn rất nhỏ. Dữ liệu lý thuyết trong Bảng 4.3 cho thấy khoảng cách khá nhỏ là 0,061 dB. Nhận định này chỉ ra rằng 4 hoặc 5-bit dường như là mức độ phân giải tốt nhất cho nhóm ăng ten độ phân giải cao, điều này trái ngược với các công trình nghiên cứu trước đây nơi 8 - 10 bit thường được sử dụng trong nhóm ăng ten độ phân giải cao. Đồng thời, T-ADC nên được sử dụng để đạt được hiệu quả năng lượng (EE) trong khi vẫn giữ độ phân giải trung bình của hệ thống ADC hỗn hợp ở mức mong muốn.

4.6. Kết luận chương

Trong chương này, hai thuật toán mới được đề xuất là thuật toán tách sóng và giải mã kết hợp trên đồ thị hai lớp và thuật toán PEXIT tương đương để phân tích hiệu năng của mã protograph LDPC cho các hệ thống truyền thông LS-MIMO sử dụng ADC hỗn hợp. Để kiểm chứng, thuật toán PEXIT mới đề xuất này được sử dụng để phân tích hiệu năng của hệ thống LS-MIMO sử dụng mã protograph LPDC với bộ ADC hỗn hợp trong nhiều các cấu hình kết hợp ADC hỗn hợp khác nhau. Các kết quả thu được trong hai cấu hình MIMO được lựa chọn (16×16 và 16×32) ở các tỷ lệ ăng ten hỗn hợp khác nhau xác nhận độ chính xác của thuật toán Mixed-ADC-LS-MIMO-PEXIT được đề xuất. Hơn nữa, kết quả mô phỏng sử dụng thuật toán tách sóng MIMO và giải mã P-LDPC kết hợp cho thấy rằng hệ thống MIMO cỡ lớn với ADC hỗn hợp đạt được độ lợi cao nhất tại điểm cực trị nơi chỉ có một ăng ten thu được trang bị với các ADC độ phân giải cao. Cả kết quả phân tích và mô phỏng đều chỉ ra rằng mức độ phân giải tối đa cho ADC độ phân giải cao là 4 hoặc 5 bit/mẫu. Ngoài độ phân giải này, mức tăng thêm là nhỏ trong khi mức tiêu thụ điện năng có thể tăng lên theo cấp số nhân. Đáng chú ý, hệ thống ADC hỗn hợp dựa trên Ternary-ADC luôn cung cấp độ lợi về hiệu năng tốt hơn so với hệ thống hỗn hợp ADC dựa trên ADC 1-bit ở cùng độ phân giải trung bình hoặc thậm chí thấp hơn. Cuối cùng, dựa trên các kết quả mô phỏng, để cải thiện hiệu năng hệ thống hơn nữa, mã protograph LDPC nên được thiết kế lại cho từng tham số tỷ lệ ăng ten hỗn hợp để phù hợp giữa bậc của nút biến trong ma trận protograph với mức độ phân giải của nhóm ăng ten có độ phân giải thấp và độ phân giải cao.

KẾT LUẬN

Mục đích của luận án này là nghiên cứu thuật toán tách sóng MIMO và giải mã P-LDPC nhằm cải thiện hiệu năng tổng thể của hệ thống thông tin MIMO cỡ lớn với các bộ ADC độ phân giải thấp từ 1 tới 2 bit. Để thực hiện, luận án tập trung giải quyết 03 vấn đề chính có liên quan tới hiệu năng của hệ thống thông tin MIMO cỡ lớn với bộ ADC độ phân giải thấp, gồm: 1) Nghiên cứu, cải tiến bộ chuyển đổi ADC đồng nhất độ phân giải thấp từ 1 tới 2 bit; 2) Nghiên cứu giải pháp và thiết kế họ mã P-LDPC có tỉ lệ mã thích ứng linh hoạt đáp ứng các yêu cầu về hiệu suất phổ, độ trễ xử lý mà vẫn đảm bảo hiệu quả về năng lượng; 3) Nghiên cứu và đề xuất thuật toán tách sóng MIMO và giải mã P-LDPC ở phía thu phù hợp cho hệ thống thông tin MIMO cỡ lớn với các bộ ADC hỗn hợp.

Những đóng góp chính

Những đóng góp chính trong luận án này gồm:

- 1) *Nghiên cứu cải tiến bộ chuyển đổi ADC đồng nhất, độ phân giải thấp phù hợp cho hệ thống MIMO cỡ lớn. Đề xuất giải pháp tính ngưỡng giới hạn cắt không phụ thuộc số lượng ăng ten phát để thiết kế các bộ ADC đồng nhất với độ phân giải thấp tùy biến. Các kết quả mô phỏng cho thấy rằng sự cải thiện hiệu suất phổ đường lên của bộ lượng tử hóa tối ưu này là rất đáng kể cho các hệ thống LS-MIMO.*
- 2) *Đề xuất giải pháp và thiết kế mã P-LDPC phù hợp cho các hệ thống MIMO cỡ lớn với bộ ADC độ phân giải 1 bit cho phép cải thiện hiệu năng hệ thống. Các mã P-LDPC mới được đề xuất mang lại mức cải thiện năng lượng mã hóa từ 0,3 dB tới 0,7 dB so với các mã P-LDPC hiện đại được công bố gần đây. Những lợi ích mã hóa này là đáng kể, đặc biệt là cho hệ thống truyền thông không dây tốc độ cao, nơi mà nguồn điện cung cấp cho các thiết bị hoạt động bằng pin bị hạn chế một cách nghiêm ngặt.*
- 3) *Đề xuất thuật toán tách sóng và giải mã P-LDPC kết hợp cho hệ thống MIMO cỡ lớn với các bộ ADC độ phân giải hỗn hợp. Các kết quả phân tích và mô phỏng cho hai cấu hình MIMO được lựa chọn (16×16 và 16×32), ở các tỷ lệ hỗn hợp ăng ten khác nhau xác nhận tính hữu dụng và độ chính xác của thuật toán được đề xuất. Hơn nữa, các kết quả cũng cho thấy hiệu năng tổng thể của hệ thống MIMO cỡ lớn*

được cải thiện đáng kể ở tất cả các tỉ lệ hỗn hợp độ phân giải của bộ ADC so với sử dụng duy nhất một mức độ phân giải.

Nghiên cứu trong tương lai

Một số chủ đề tiềm năng được mở rộng từ các nghiên cứu trong luận án này, sử dụng giải pháp mã P-LDPC với bộ ADC có độ phân giải hỗn hợp, được liệt kê dưới đây:

- 1) Nghiên cứu cơ sở lý thuyết cho bài toán tối ưu phân chia tỉ lệ số lượng ăng ten có độ phân giải thấp và các ăng ten có độ phân giải cao. Trong nghiên cứu được trình bày trong chương 4 của luận án, tỉ lệ ăng ten hỗn hợp được lựa chọn với ràng buộc số lượng ăng ten độ phân giải cao chiếm tỉ lệ nhỏ. Hay nói cách khác là giả định rằng tiêu hao năng lượng của các ăng ten có độ phân giải cao chiếm tỉ lệ thấp là nhỏ để nhận được về sự cải thiện hiệu năng lớn hơn. Kết quả mô phỏng là rất khả quan, tuy nhiên vẫn cần có nghiên cứu chuyên sâu để đánh giá sự đánh đổi giữa năng lượng (EE) và hiệu suất phổ (SE) nhận được thông qua các phân tích bằng toán học và các mô phỏng trên hệ thống thực tế. Bên cạnh đó, tỉ lệ ăng ten hỗn hợp nào là tối ưu để cân bằng giữa EE và SE, từ đó đem đến cải thiện hiệu năng tổng thể tốt nhất cho hệ thống.
- 2) Nghiên cứu thiết kế các mã protograph LDPC cho các tỷ lệ ăng ten hỗn hợp khác nhau để phù hợp giữa bậc của nút biến trong ma trận cơ sở với mức độ phân giải của nhóm ăng ten có độ phân giải thấp và độ phân giải cao, nhằm cải thiện hiệu năng hệ thống hơn nữa. Hướng nghiên cứu này xuất phát từ quan sát rằng giải pháp mã P-LDPC được sử dụng trong nghiên cứu là được tối ưu cho hệ thống MIMO cỡ lớn với ADC độ phân giải đồng nhất 1 bit. Việc thiết kế giải pháp mã protograph LDPC tối ưu cho hệ thống MIMO cỡ lớn với bộ ADC độ phân giải hỗn hợp là rất tiềm năng theo những phân tích trong nghiên cứu của luận án và cũng chưa có công trình nghiên cứu nào trên thế giới thực hiện chủ đề này.
- 3) Quan sát các phân tích hiệu năng trong chương 3, chương 4 đều cho thấy sự suy giảm hiệu năng của hệ thống thông tin MIMO cỡ lớn với cấu hình MIMO có tỉ lệ ăng ten phát trên ăng ten thu nhỏ hơn 1 ($M/N < 1$) khi so sánh với cấu hình MIMO có cùng số lượng ăng ten phát và tỉ lệ tương ứng bằng 1 ($M/N = 1$). Hành vi này của hiệu năng hệ thống MIMO cỡ lớn với bộ ADC độ phân giải thấp là chưa được

lý giải trong các công trình đã được công bố. Trong khi đó, việc xác định cấu hình MIMO phù hợp là một yêu cầu quan trọng trong triển khai các hệ thống truyền thông không dây hiện đại. Do vậy, đây cũng là một hướng nghiên cứu tiềm năng liên quan tới chủ đề nghiên cứu của luận án trong tương lai gần.

DANH MỤC CÔNG TRÌNH ĐÃ CÔNG BỐ

- [CT1] T. V. Nguyen, **H. N. Dang**, and H. T. Nguyen, “Delay-Limited Rate-Compatible Protograph LDPC Codes,” *International Journal of Engineering Trends and Technology*, vol. 67, no. 7, pp. 115–123, Jul. 2019, doi: 10.14445/22315381/IJETT-V67I7P223.
- [CT2] V. Q. Pham, **H. N. Dang**, T. V. Nguyen, and H. T. Nguyen, “Performance of deep learning LDPC coded communications in large scale MIMO channels,” *Proceedings - 2019 6th NAFOSTED Conference on Information and Computer Science, NICS 2019*, pp. 214–218, Dec. 2019, doi: 10.1109/NICS48868.2019.9023820.
- [CT3] **H. N. Dang**, T. V. Nguyen, and H. T. Nguyen, “Improve Uplink Achievable Rate for Massive MIMO Systems with Low-Resolution ADCs,” *ICCE 2020 - 2020 IEEE 8th International Conference on Communications and Electronics*, pp. 99–104, Jan. 2021, doi: 10.1109/ICCE48956.2021.9352104.
- [CT4] **H. N. Dang**, T. V. Nguyen, and H. T. Nguyen, “On The Performance Of 1-Bit ADC In Massive MIMO Communication Systems,” *REV Journal on Electronics and Communications*, vol. 10, no. 3–4, Apr. 2021, doi: 10.21553/REV-JEC.255.
- [CT5] **H. N. Dang** and T. V. Nguyen, “Protograph LDPC Code Design For LS-MIMO 1-bit ADC Systems,” *REV Journal on Electronics and Communications*, vol. 0, no. 0, May 2021, doi: 10.21553/REV-JEC.266.
- [CT6] **H. N. Dang**, H. T. Nguyen, and T. V. Nguyen, “Joint Detection and Decoding of Mixed-ADC Large-Scale MIMO Communication Systems With Protograph LDPC Codes,” *IEEE Access*, vol. 9, pp. 101013–101029, July 2021, doi: 10.1109/ACCESS.2021.3097444.

PHỤ LỤC 1

KIẾN TRÚC HỆ THỐNG PHẦN MỀM MÔ PHỎNG VÀ THIẾT KẾ MÃ P-LDPC CHO HỆ THỐNG LS-MIMO

Trong phụ lục này, đóng góp của luận án về công cụ nghiên cứu là hệ thống phần mềm được xây dựng để tự động hóa quá trình mô phỏng và thiết kế mã P-LDPC cho hệ thống LS-MIMO được trình bày. Hệ thống phần mềm này giải quyết vấn đề về tính toán cho bài toán tối ưu khi thiết kế mã P-LDPC (vốn phức tạp, với tập ma trận protograph đầu vào có thể lên đến hàng triệu ứng viên) và bài toán tự động hóa quá trình mô phỏng kết quả. Từ đó, rút ngắn thời gian tìm kiếm, mô phỏng để tối ưu mã cũng như tăng tính chính xác của việc truyền các tham số giữa các quá trình. Hệ thống có ý nghĩa quan trọng, thực tiễn cho các nhà nghiên cứu độc lập trong thiết kế mã P-LDPC cho các hệ thống LS-MIMO.

Mã nguồn của phần mềm mô phỏng và thiết kế mã P-LDPC cho hệ thống LS-MIMO được công bố tại địa chỉ: <https://github.com/hungdn1701/CDSS>

1. Giới thiệu

Như được trình bày ở phần 3.2.1, bản chất của việc thiết kế các mã protograph LDPC tốt là việc tìm kiếm các ma trận cơ sở B thỏa mã các điều kiện là có ngưỡng giải mã lặp thấp trong khi vẫn đảm bảo được thuộc tính tăng trưởng tối thiểu tuyến tính. Quá trình này được thực hiện thông qua một tiến trình hai bước, gồm:

- Giai đoạn 1: Bước tìm kiếm thô để lọc ra tất cả các ma trận ứng viên có ngưỡng giải mã lặp thấp hơn ngưỡng mong đợi. Tại đây, hàm chi phí như trong (3.18) thu được bằng cách áp dụng thuật toán LS-MIMO-PEXIT như được trình bày trong Phần 3.1. Mặc dù đã áp dụng các hướng dẫn về đặc tính của một ma trận cơ sở tốt [55] để giới hạn miền tìm kiếm của bài toán. Tuy nhiên, tùy thuộc vào tỉ lệ mã, số lượng ma trận ứng viên với tỉ lệ mã $R = 1/2$ thì tập ma trận $B_E = 4^{12} = 16.777.216$ trường hợp. Theo kinh nghiệm của nhóm nghiên cứu, với $n_{PC} = 1$ máy tính bàn thông thường để giải được bài toán tối ưu cho 1000 ma trận đầu vào, thời gian trung bình khoảng 180s (nghĩa là mỗi ma trận cần $t_B \approx 0,18$ s). Thời gian để hoàn thành giai đoạn này có thể đưa ra bởi biểu thức:

$$t_{Search} = \frac{B_E \times t_B}{n_{PC}} \quad (5.1)$$

Như vậy với một máy tính bàn, để thiết kế được mã P-LDPC tỉ lệ $R = 1/2$, với các điều kiện lý tưởng, cũng sẽ cần khoảng hơn 01 tháng ($t_{Search_Total} \approx 35$ ngày) để hoàn thành.

- Giai đoạn 02: Bước lọc, tại đây các mô phỏng chuyên sâu sẽ được thực hiện để lọc ra ma trận các ma trận cơ sở có hành vi lỗi sàn. Từ đó thu được ma trận tối ưu đạt được ngưỡng tỉ lệ lỗi trên khung $FER = 10^{-4}$ với mức SNR thấp nhất. Thông thường để đảm bảo FER là chính xác, quá trình mô phỏng cần thực hiện khi xuất hiện số lượng khung lỗi đạt đến 100. Điều này có nghĩa là cần phải thực hiện trên tổng số khung là: $F_S = 10^6$. Tùy thuộc vào số lượng ma trận ứng viên được lựa chọn B_S khi kết thúc giai đoạn 01, thời gian thực hiện cho quá trình này được cho bởi biểu thức:

$$t_{Filter} = \frac{B_S \times F_S \times t_F}{n_{PC}} \quad (5.2)$$

Trong đó, t_F là thời gian cần thiết để thực hiện xong một tiến trình mô phỏng trên một khung được truyền đi. Về mặt lý thuyết, nếu lựa chọn $B_S = 10$, $F_S = 10^6$, $n_{PC} = 1$ và với $t_F = 0,3$ s, giai đoạn này cần $t_{Filter} = 58$ ngày hay khoảng 02 tháng.

Như vậy, khó khăn ở đây đối với bài toán thiết kế mã P-LDPC là thời gian tìm kiếm, tối ưu mã quá lớn, chưa kể đến các vấn đề rủi ro có thể xảy ra trong quá trình thực hiện. Đặc biệt là khi cần phải thực hiện lại quá trình này từ đầu bởi các sai sót trong lập trình, cấu hình tham số hoặc điều kiện khách quan nào đó.

Nhìn vào biểu thức 5.1 và 5.2, một phương án có thể dễ dàng nghĩ đến để giải quyết vấn đề này đó là tăng số lượng máy n_{PC} , từ đó giảm thời gian thực hiện. Cách này tỏ ra hiệu quả khi có một phòng lab với số lượng $n_{PC} = 30$ máy, quá trình thiết kế có thể giảm thời gian thực hiện xuống khoảng 01 ngày cho giai đoạn 1 và 02 ngày cho giai đoạn 02, với điều kiện phòng lab hoạt động liên tục. Đây là một con số chấp nhận được, tuy nhiên cách làm này có một số hạn chế và thực tế thời gian thực hiện thường mất khoảng 07-10 ngày. Cụ thể, việc thu thập kết quả trên từng máy, tổng hợp kết quả tốn rất nhiều thời gian, chưa kể đến đôi khi có thể có sai sót dẫn đến việc thực hiện lại hoặc giảm độ tin cậy của dữ liệu. Hơn

nữa, cần phải sử dụng phòng lab liên tục trong thời gian dài và đây là điều khó thực hiện được với một nghiên cứu độc lập. Một số cách giải quyết khác như mô hình phân tán mã thực thi cho các máy độc lập hoặc thuê dịch vụ máy chủ ảo cũng vướng phải những hạn chế tương tự, bên cạnh đó là chi phí quá lớn.

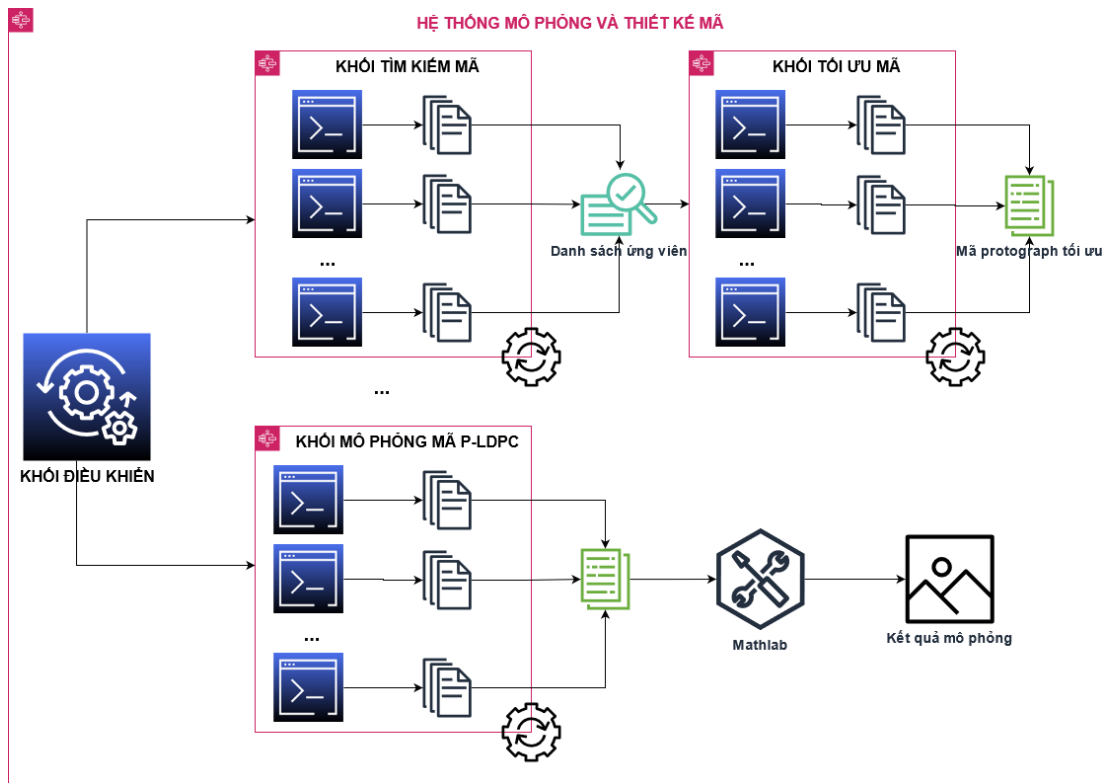
Một hệ thống phần mềm tự động hóa sẽ là một giải pháp hứa hẹn để giải quyết tình trạng này. Trong đó, các tiến trình tìm kiếm, tối ưu mã thay vì được thực hiện đơn tiến trình trên một máy, có thể được thực hiện đa tiến trình tùy thuộc vào năng lực phần cứng của máy trạm. Hơn nữa, các tiến trình nên được chia miền thực hiện để thực thi phân tán trên n_{PC} máy tính với cấu hình tùy ý, tận dụng tối đa tài nguyên rảnh rỗi. Quá trình phân phối này sẽ được tính toán bởi nhà nghiên cứu tùy thuộc vào tài nguyên hiện có. Cuối cùng đối với công việc tốn nhiều nhân lực, thời gian và dễ sai sót đó là thu thập, tổng hợp dữ liệu và vẽ các kết quả mô phỏng cũng sẽ được thực hiện tự động bằng phần mềm.

Kiến trúc phần mềm, các khối chức năng, nguyên tắc hoạt động và các tham số hệ thống được xây dựng cho bài toán thiết kế mô phỏng mã P-LDPC cho hệ thống thông tin MIMO cỡ lớn được trình bày trong phần tiếp theo.

2. Kiến trúc hệ thống

Kiến trúc tổng quan của hệ thống mô phỏng và thiết kế mã P-LDPC cho hệ thống LS-MIMO được trình bày trong Hình 5.1, trong đó có 04 khối chính:

- Khối điều khiển: Khối này cung cấp giao diện để thiết lập các thông số, thực hiện giao tiếp, điều khiển các khối chức năng còn lại và thu thập kết quả.
- Khối tìm kiếm mã: Khối này thực hiện việc tìm kiếm các mã có ngưỡng thấp hơn ngưỡng mong muốn và với tham số đầu vào được thiết lập bởi khối điều khiển.
- Khối tối ưu mã: Khối này thực hiện giai đoạn lọc trong thiết kế mã P-LDPC để cho ra mã tốt nhất từ danh sách ma trận cơ sở ứng viên, là kết quả của khối tìm kiếm mã ở trước đó.
- Khối mô phỏng mã P-LDPC: Khối này thực hiện việc mô phỏng mã P-LDPC với tham số đầu vào cho trước, kết quả đầu ra là giá trị các mức tín hiệu SNR, tỉ lệ lỗi bit BER hoặc tỉ lệ lỗi khung FER. Các kết quả này chính là đầu vào của chương trình Matlab để đưa ra các kết quả mô phỏng được trình bày trong các công trình nghiên cứu ở trên.



Hình PL.1. Kiến trúc của hệ thống thiết kế mã và mô phỏng

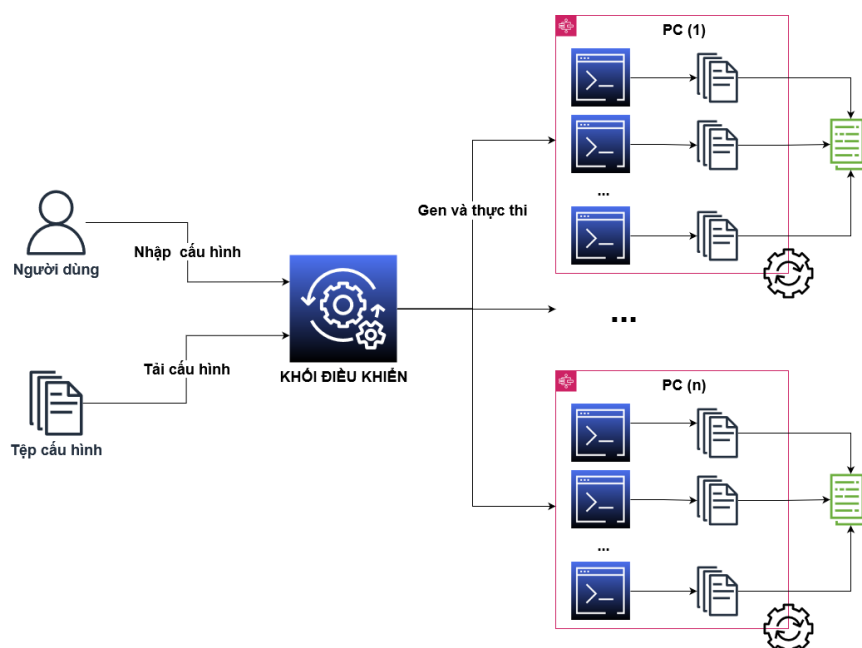
Một số đặc điểm kỹ thuật và yêu cầu chung đối với hệ thống gồm:

- Các tiến trình được thực thi không được vượt quá ngưỡng giới hạn cho phép của vi xử lý CPU_{max} và bộ nhớ sơ cấp RAM_{max} trên máy tính.
- Các tiến trình được khởi chạy một cách tuần tự sau một khoảng thời gian T_i được thiết lập sẵn và sau đó thực thi độc lập với nhau.
- Các tham số đầu vào, kết quả đầu ra của các khối thực thi, cũng như các bước trung gian được ghi xuống tệp văn bản (.txt) để lưu vết. Các tệp này được sử dụng để hỗ trợ việc thực thi tiếp hoặc kiểm tra lại khi các kết quả có xung đột.
- Kết quả cuối cùng của một khối chức năng chỉ có được khi tất cả các tiến trình phân tán của khối chức năng đó hoàn thành.

2.1. Khối điều khiển

Khối điều khiển đóng vai trò là một giao diện tiếp nhận yêu cầu của người dùng, các tham số cấu hình và từ đó thiết lập việc thực thi các thao tác tìm kiếm, thiết kế mã hoặc mô phỏng. Ngoài ra, khối điều khiển này còn hỗ trợ làm việc với bất kỳ một tệp thực thi (.exe,

hoặc .bat) khác nếu được yêu cầu. Mô hình tổng quan của khối điều khiển được trình bày trong Hình PL.2 dưới đây.



Hình PL.2. Kiến trúc tổng quan khối điều khiển

Khối điều khiển là thành phần chịu trách nhiệm trong việc phân phối các chương trình chức năng đến n các máy trạm PC_1, PC_2, \dots, PC_N khác nhau. Trong mô hình này, các máy trạm PC_1, PC_2, \dots, PC_N có thể có cấu hình tùy biến khác nhau, và tùy thuộc vào cấu hình, nếu đáp ứng đủ điều kiện về tính khả dụng của tài nguyên, mỗi máy trạm có thể chạy lần lượt được T_1, T_2, \dots, T_N tiến trình. Biểu thức (5.1) và (5.2) có thể được viết lại như sau:

$$t_{Search} = \frac{B_E \times t_B}{\sum_{n=1}^N PC_N \times T_N} \quad (5.3)$$

Và

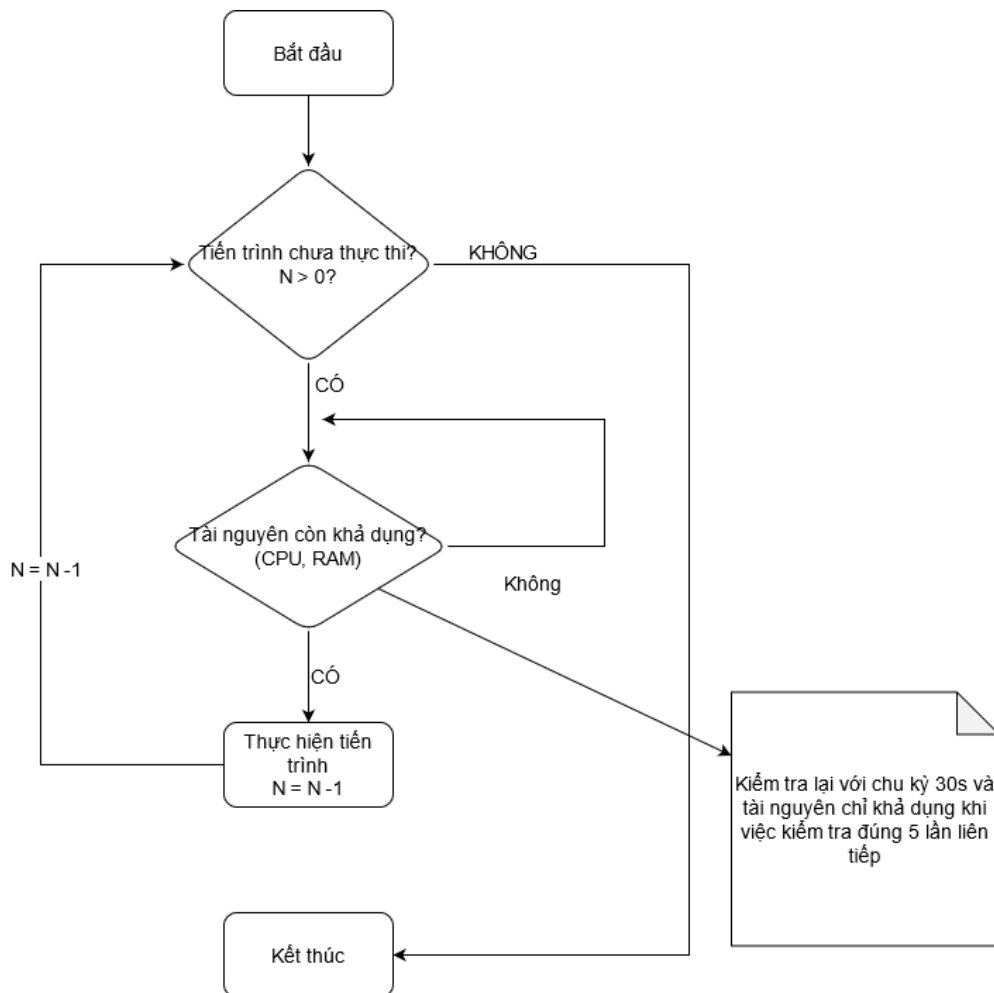
$$t_{Filter} = \frac{B_S \times F_S \times t_F}{\sum_{n=1}^N PC_N \times T_N} \quad (5.4)$$

Trong đó PC_N và T_N lần lượt là máy trạm thứ N và số tiến trình chạy trên máy trạm đó. Có thể thấy khi mẫu số tăng thì thời gian tổng thực hiện các giai đoạn sẽ giảm.

Để thực hiện được điều này đòi hỏi cần phải có sự tích hợp giữa khối điều khiển và các khối chức năng. Trong đó, việc thiết kế tham số đầu vào các khối chức năng và dữ liệu đầu ra của các khối là rất quan trọng. Cần phải đảm bảo không ảnh hưởng đến kết quả thiết kế mã hoặc mô phỏng như trong trường hợp chạy đơn tiến trình các khối chức năng.

Để bắt đầu khối điều khiển, cần có 02 nhóm tham số đầu vào gồm:

- Tham số từ tệp cấu hình, là các tham số hệ thống được cấu hình mặc định và cho phép người dùng có thể hiệu chỉnh nếu cần thay đổi. Danh sách các tham số tùy thuộc vào loại tiến trình cần thực thi là thuộc khối thiết kế mã hay khối mô phỏng hệ thống. Chi tiết các tham số này sẽ được giới thiệu khi trình bày các khối tương ứng. Tệp cấu hình được lưu trữ dưới dạng tệp XML.
- Tham số thiết lập từ người dùng, là các tham số tùy chỉnh khi làm việc với các khối chức năng. Các thông tin này có thể chỉ tồn tại trong phiên làm việc hoặc có thể được lưu lại cho các lần làm việc tiếp theo.



Hình PL.3. Lưu đồ thuật toán tự động thực thi các tiến trình mô phỏng và thiết kế mã

Hai tham số bắt buộc trước khi bắt đầu khối điều khiển là:

1. Đường dẫn tới phân vùng thực thi của các tiến trình trên máy trạm P_{path}

2. Giá trị ngưỡng sử dụng CPU và RAM, được ký hiệu lần lượt là CPU_{max} và RAM_{max}

Khi khối điều khiển được bắt đầu, thuật toán mô tả hoạt động chi tiết của khối điều khiển được trình bày trong Hình PL.3.

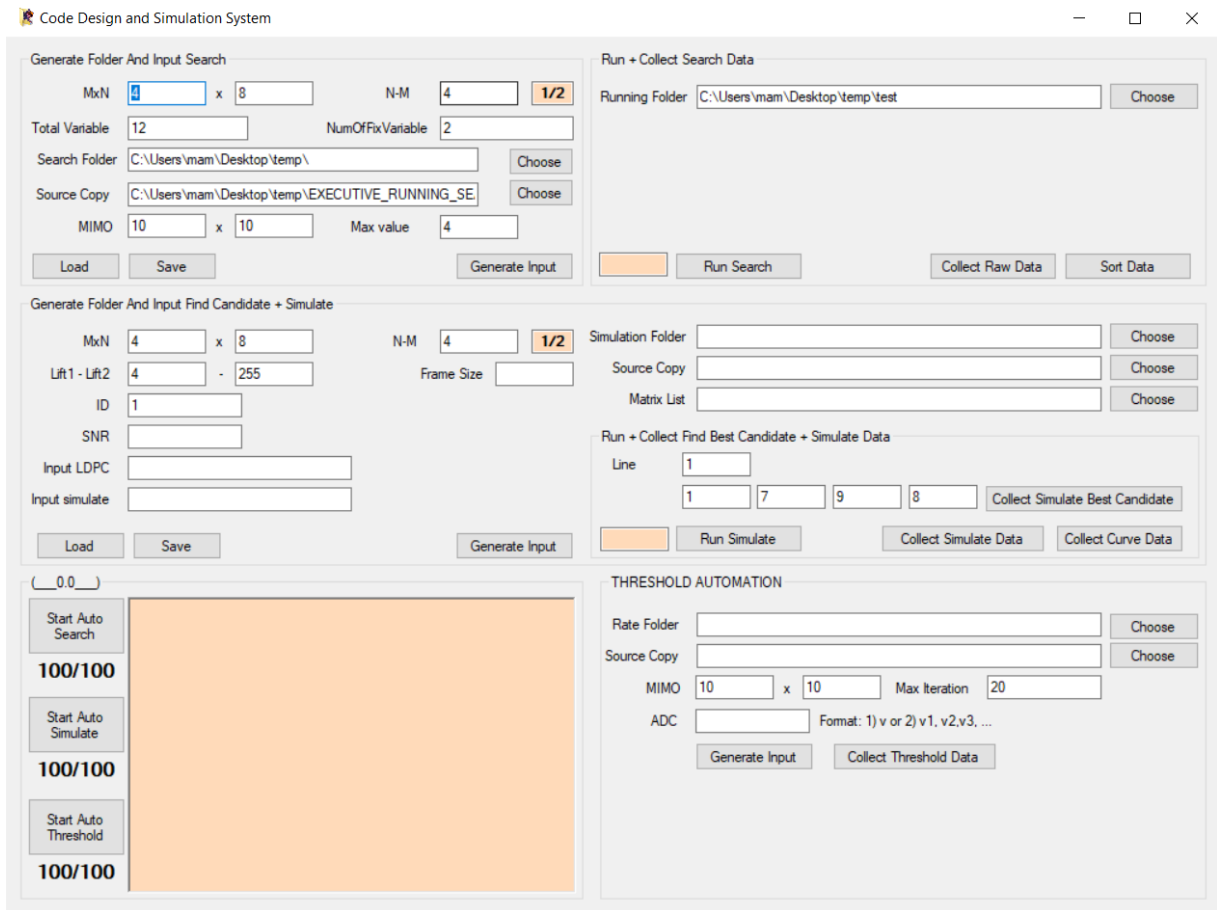
- Bước 1: Thực hiện kiểm tra trong đường dẫn P_{path} có bao nhiêu tiến trình nào chưa thực thi hay không ($N > 0$?). Nếu “CÓ” gán giá trị cho N và chuyển sang thực hiện Bước 2, nếu “KHÔNG” kết thúc.
- Bước 2: Mỗi 30s thực hiện kiểm tra tài nguyên máy trạm còn khả dụng hay không nếu thỏa mã đồng thời 02 điều kiện
 - Điều kiện 1: $CPU_{hiện tại} < CPU_{max} \ \&\& \ RAM_{hiện tại} < RAM_{max}$
 - Điều kiện 2: Điều kiện 1 thỏa mãn 05 lần kiểm tra liên tiếp.

Nếu thỏa mãn 02 điều kiện trên nghĩa là điều kiện tài nguyên còn khả dụng là “CÓ”, chuyển sang thực hiện Bước 3. Nếu không thỏa mãn 02 điều kiện trên, thực hiện lại Bước 02.

- Bước 3: Thực hiện chạy tiến trình cần thực thi và thực hiện gán lại $N = N - 1$. Quay trở lại Bước 1.

Quá trình này lặp đi lặp lại cho đến khi $N = 0$, hay nói cách khác không còn tiến trình nào cần thực thi. Khối điều khiển sử dụng thuật toán này một cách độc lập và không phụ thuộc vào tiến trình cần thực thi là của khối chức năng nào.

Giao diện của khối điều khiển được minh họa ở Hình PL.4 dưới đây, các phân hệ chức năng chi tiết sẽ được trình bày ở các nội dung tiếp theo khi giao tiếp với từng khối chức năng cụ thể.



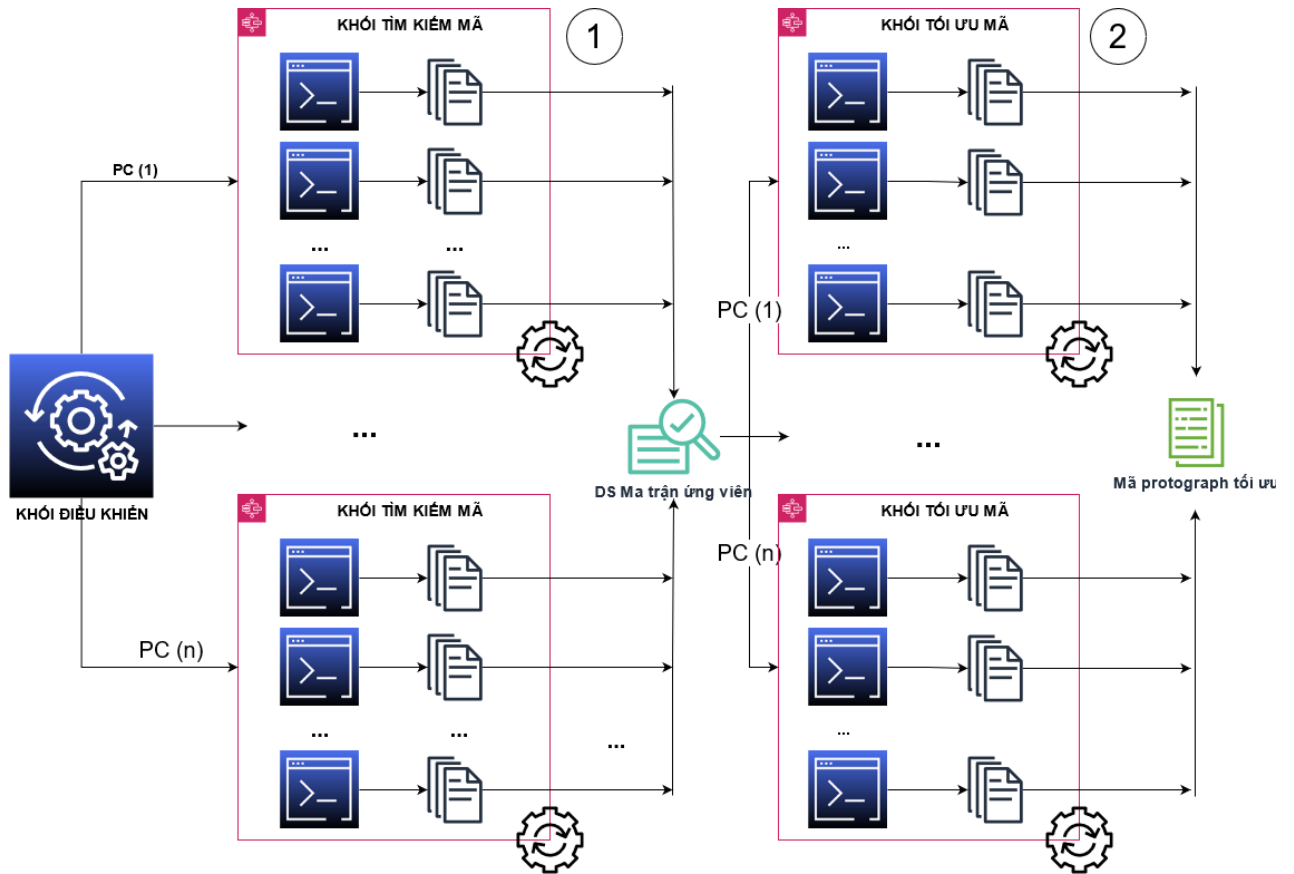
Hình PL.4. Giao diện khởi điều khiển

2.2. Khối thiết kế mã P-LDPC

Khối thiết kế mã P-LDPC là khối chức năng thực hiện việc tìm kiếm và tối ưu mã protograph LDPC. Quá trình thiết kế gồm 02 giai đoạn này đã được trình bày trong Phần 3.2 ở trên. Nội dung tiếp theo sẽ trình bày chi tiết quá trình thực hiện và tương tác của chúng trong tổng thể hệ thống mô phỏng và thiết kế mã P-LDPC. Mô hình tổng quan của khối thiết kế mã P-LDPC được trình bày trong Hình PL.5 dưới đây.

Để minh họa quá trình này, sử dụng các mô tả và yêu cầu đầu vào của bài toán thiết kế mã P-LDPC đã được trình bày chi tiết ở Phần 3.2.1. Trong đó các tham số đầu vào gồm:

1. Một cặp giá trị M và N thể hiện cấu hình LS-MIMO (tương ứng với số ăng ten thu và ăng ten nhận)
2. Một ma trận cơ sở B thể hiện cấu trúc mã hóa cho trước với các ràng buộc tuân theo biểu thức (3.19) và (3.20)
3. Số lần lặp giải mã tối đa $Iter_{max}$



Hình PL.5. Khối thiết kế mã P-LDPC

Giai đoạn 1 về tìm kiếm mã, các tham số đầu vào ở trên được nhập vào giao diện trực quan trên khối điều khiển như Hình PL.6 dưới đây. Quan sát Hình PL.6, ngoài các tham số như đã trình bày ở trên, được thiết lập trên giao diện hoặc thông qua cái tệp dữ liệu đầu vào (.txt), có một nhóm tham số được sử dụng giúp chuyển tiến trình tìm kiếm từ đơn tiến trình sang đa tiến trình. Các tham số này gồm: tổng số biến e_{total} , số biến được sử dụng để chia miền tìm kiếm e_{fix} và giá trị giới hạn ràng buộc tập giá trị là $e_{fix, max}$. Ý tưởng ở đây là thay vì thực hiện đơn tiến trình trên một miền tìm kiếm duy nhất, chúng ta sẽ chia nhỏ miền tìm kiếm thành các miền nhỏ hơn theo nguyên tắc và thực hiện đa nhiệm, phân tán trên nhiều thiết bị khác nhau.

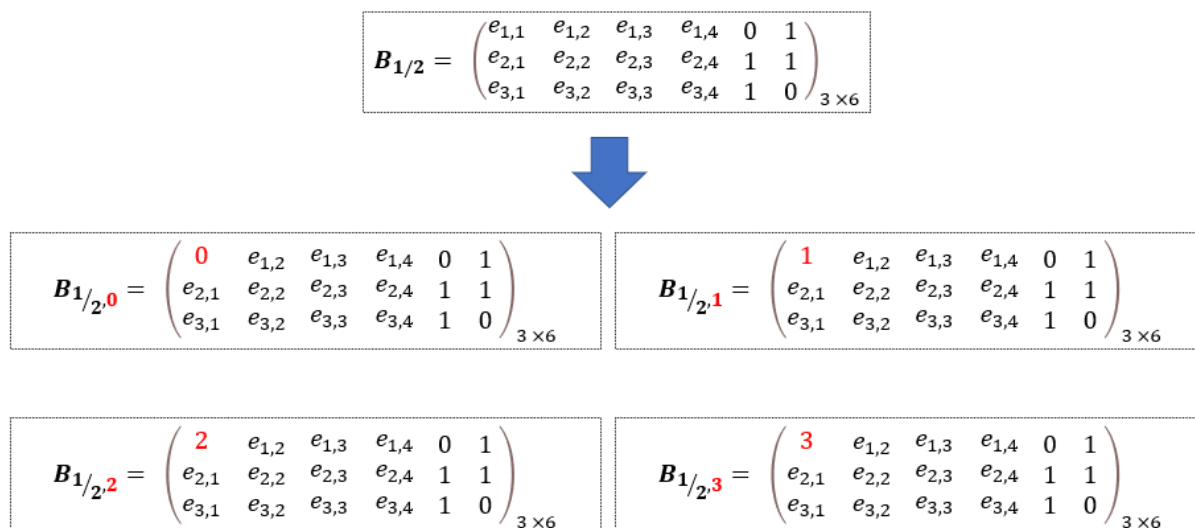
Sử dụng ma trận B cơ sở ban đầu như trong biểu thức (3.19) ta có $e_{total} = 12$, giả sử chọn $e_{fix} = 1$ và $e_{fix, max} < 4$, nghĩa là chúng ta sẽ sử dụng một biến để chia miền và biến này có tập giá trị là $\{0, 1, 2, 3\}$. Với thiết lập này, thay vì thực hiện tìm kiếm đơn tiến trình với một miền duy nhất với tổng số biến cần tối ưu là $e_{total} = 12$, ta sẽ chỉ và thực hiện nó tìm kiếm đa tiến trình với 04 miền $\{0, 1, 2, 3\}$ và mỗi miền cần tối ưu $e_{total} = 11$, được minh

họa trong Hình PL.7. Sự tùy biến số lượng biến e_{fix} và giá trị tương ứng cho các biến này thông qua $e_{fix, max}$ giúp các thử nghiệm thiết kế mã được thuận lợi, linh hoạt về tài nguyên phần cứng cũng như về thời gian. Đây là yếu tố rất quan trọng bởi quá trình thiết kế, cụ thể là tìm kiếm các ma trận ứng viên có ngưỡng giải mã thỏa mãn mong đợi, đôi khi phải thử nghiệm nhiều lần với các thiết lập khác nhau để tìm ra cấu hình phù hợp nhất.

The screenshot shows a software interface titled "Generate Folder And Input Search". It contains several input fields and buttons:

- MxN:** 3 x 6 (with a blue circle 2 next to the 6)
- N-M:** 3 (with a 1/2 button next to it)
- Total Variable:** 12 (with a blue circle 2 next to the field)
- NumOfFixVariable:** 1 (with a blue circle 4 next to the field)
- Search Folder:** C:\Users\mam\Desktop\temp\ (with a "Choose" button)
- Source Copy:** C:\Users\mam\Desktop\temp\EXECUTIVE_RUNNING_SE (with a blue circle 3 next to the field and a "Choose" button)
- MIMO:** 10 x 10 (with a blue circle 1 next to the second 10)
- Max value:** 4 (with a blue circle 4 next to the field)
- Buttons: Load, Save, and Generate Input.

Hình PL.6. Giao diện thiết lập tham số tìm kiếm mã P-LDPC



Hình PL.7. Miền tìm kiếm ma trận với giá trị $e_{total} = 12$, $e_{fix} = 1$ và $e_{fix, max} = 4$

Khối điều khiển sẽ sinh ra các thư mục chứa các tệp cần thiết và thực hiện quá trình thực thi tự động như được mô tả ở phần 1.1 của Phụ lục. Giai đoạn 1 chỉ kết thúc khi tất cả các miền tìm kiếm đã hoàn thành. Điều này gợi ý rằng việc lựa chọn số lượng các biến được thiết lập sẵn e_{Fix} nên được xem xét với hiện trạng tài nguyên hiện có. Cuối cùng, ở mỗi miền tìm kiếm sẽ có các tệp dữ liệu lưu kết quả tìm kiếm là các ma trận ứng viên thỏa mãn cùng ngưỡng giải mã lặp tương ứng của chúng. Khối điều khiển sẽ thực hiện việc thu thập dữ liệu tại tất cả các miền và tổng hợp lại thành một danh sách ứng viên cuối cùng. Danh sách này sẽ được sắp xếp và gán định danh (ID) theo thứ tự giảm dần ngưỡng giải mã lặp, nghĩa là các ma trận có ngưỡng giải mã lặp thấp nhất sẽ nằm ở cuối danh sách. Quá trình này chỉ đơn giản là việc thu thập, đọc tệp văn bản (.txt) và thực hiện sắp xếp để đưa ra tệp kết quả cuối cùng, là danh sách ứng viên cho giai đoạn 2 của việc thiết kế mã.

Giai đoạn 2 thực hiện tìm kiếm ma trận tối ưu dựa trên danh sách các ma trận ứng viên có ngưỡng giải mã lặp thấp nhất. Quá trình này để đảm bảo rằng ma trận ứng viên không có hành vi lỗi sàn tại một mức tỉ lệ lỗi nhất định tùy thuộc vào ứng dụng của mã P-LDPC. Để thực hiện việc này thì cần phải mô phỏng ma trận cơ sở ứng viên trong một mô hình kênh cụ thể, với các thông số đầu vào tương tự như các kết quả mô phỏng đã trình bày ở Chương 3, Chương 4. Do vậy, nội dung này chỉ giới thiệu các tham số đặc trưng cho bài toán thiết kế mã và đa nhiệm các tiến trình tối ưu.

Hình PL.8. Giao diện thiết lập tham số tối ưu mã P-LDPC

Thông thường tại bước này các ma trận ứng viên có ngưỡng giải mã nằm trong nhóm 10 giá trị thấp nhất sẽ được lựa chọn để xem xét hành vi sàn lỗi. Lưu ý rằng việc có nhiều hơn một ma trận ở cùng ngưỡng giải mã là hoàn toàn bình thường. Do vậy, tại bước này nhà nghiên cứu sẽ thực hiện xem xét, quyết định số lượng ma trận ứng viên sẽ thực hiện mô phỏng bằng cách thiết lập các giá trị ID của ma trận cơ sở ứng viên và mức công suất SNR nhất định như minh họa trong Hình PL.8. Giá trị của tham số ID có thể được nhập bằng khoảng giá trị (sử dụng -) hoặc liệt kê (sử dụng ,). Khối điều khiển sẽ sinh ra các thư mục tương ứng với từng ID được lựa chọn, thư mục này chứa các tệp cần thiết và thực hiện quá trình tự động. Trong quá trình này, mỗi ứng viên sẽ được thực thi cho tới khi xuất hiện một số lượng khung lỗi nhất định, thường đặt là 100. Tuy nhiên, do thời gian để đạt được đến giới hạn này là tương đối dài như đã phân tích trong phần mở đầu của phụ lục này, có thể lên đến 58 ngày nếu chạy đơn tiến trình cho 10 ứng viên. Trong khi thực tế để tìm ra được mã P-LDPC tốt nhất, thường con số ứng viên cần xem xét lớn hơn 10 rất nhiều. Do vậy, ngoài việc thực thi đa tiến trình và phân tán trên nhiều máy trạm, khối điều khiển trong hệ thống còn thường xuyên thực hiện kiểm tra để giải phóng các ứng viên có kết quả kém hơn rất nhiều để tiết kiệm thời gian và tài nguyên tiếp tục thực hiện các tiến trình khác.

Kết thúc giai đoạn 02, kết quả sẽ phân tán ở nhiều thư mục, trên nhiều máy trạm khác nhau, lúc này khối điều khiển sẽ thực hiện thu thập và tổng hợp kết quả thành một danh sách cuối cùng. Quá trình thiết kế mã kết thúc khi nhà nghiên cứu đưa ra quyết định cuối cùng về việc ma trận nào sẽ là ma trận tối ưu. Nghĩa là, không phải ma trận cơ sở có kết quả tốt nhất lúc nào cũng là ma trận tối ưu.

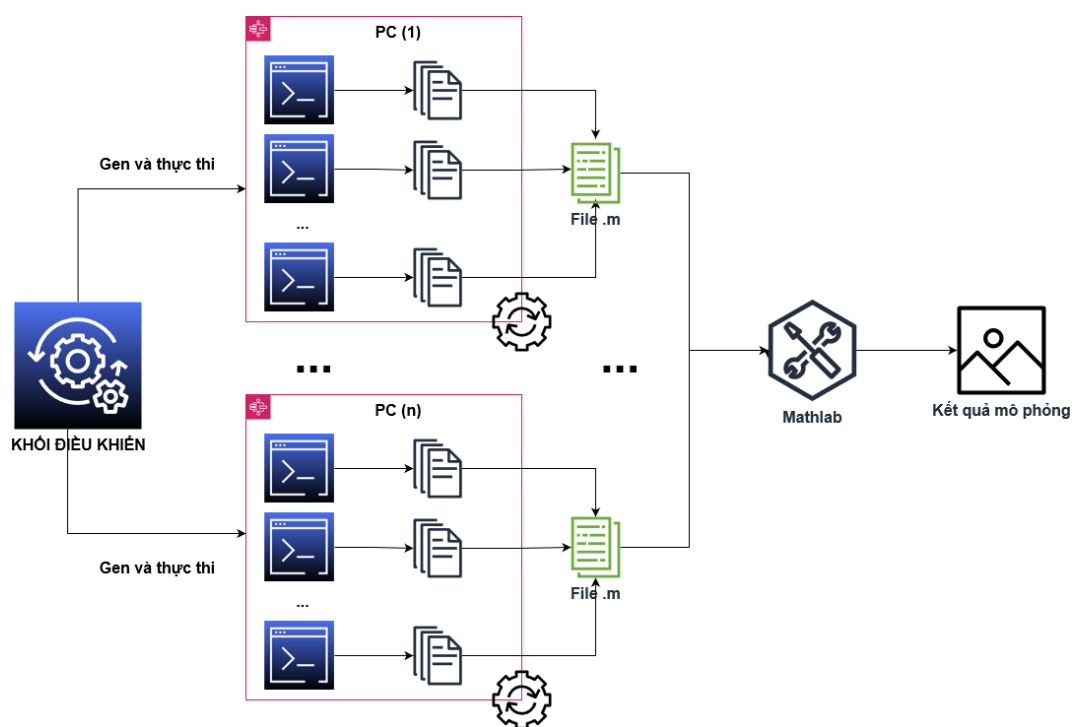
Tiếp theo, để có thể thiết kế các họ mã P-LDPC có tỉ lệ thích ứng từ ma trận tối ưu vừa tìm được ở trên. Toàn bộ quá trình thiết kế mã được thực hiện lại từ đầu với tham số ma trận cơ sở đầu vào $B_{2/3}$, ma trận này được xây dựng sử dụng cấu trúc trong (3.17) từ ma trận tối ưu $B_{1/2}$ vừa tìm được.

2.3. Khối mô phỏng mã P-LDPC

Khối mô phỏng mã P-LDPC có chức năng xem xét hành vi của một mã P-LDPC, cụ thể ở đây là các giá trị BER hoặc FER ở các mức công suất tín hiệu khác nhau. Đây là cách phổ biến để chứng minh một mã P-LDPC được thiết kế là hoạt động tốt và để thể hiện độ

lợi mã khi so sánh với các mã khác. Kiến trúc hoạt động khối chức năng mô phỏng mã P-LDPC được mô tả trong Hình PL.9 dưới đây.

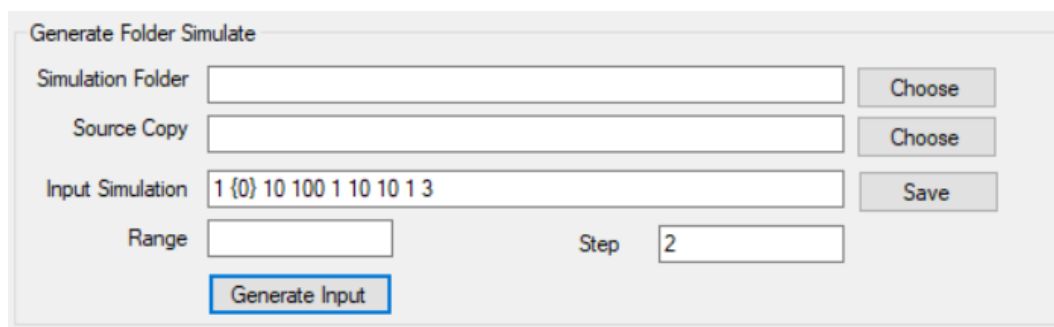
Một giao diện sẽ được cung cấp trên khối điều khiển để thực hiện tương tác với khối chức năng mô phỏng mã như trong Hình 5.10. Tương tự như các khối chức năng khác được trình bày ở trên, các tham số sẽ được thiết lập để chỉ ra môi trường thực thi của các tiến trình mô phỏng như phân vùng, máy trạm. Tiếp theo là các tham số liên quan tới mô hình mô phỏng của hệ thống như cấu hình MIMO, độ phân giải bộ ADC Cuối cùng là các tham số đặc trưng cho chức năng mô phỏng mã P-LDPC.



Hình PL.9. Kiến trúc khối chức năng mô phỏng mã P-LDPC

Về bản chất việc mô phỏng mã P-LDPC được thực hiện tương tự như việc mô phỏng trong giai đoạn 2 của quá trình thiết kế mã. Điểm khác biệt thứ nhất, với mỗi mã P-LDPC được xem xét thì các tham số đặc trưng đầu vào ID là một giá trị cố định và SNR là một miền giá trị. Trong đó, tham số SNR có thể nhập theo định dạng miền giá trị (sử dụng “-”) cùng với tham số SNR_{Step} để thể hiện cho các bước nhảy hay khoảng cách giữa các điểm trong miền này. Điểm khác biệt thứ hai, kết quả đầu ra của quá trình mô phỏng được lưu trữ dưới dạng tệp văn bản, sau đó khối điều khiển sẽ thực hiện việc thu thập, trích rút để lấy ra các dữ liệu cần thiết cho việc mô phỏng trên Matlab. Dữ liệu này được lưu dưới dạng tệp

với phần đuôi mở rộng $.m$, từ đó có thể mở và thao tác trực tiếp trên công cụ Matlab và xuất ra các hình vẽ kết quả tương ứng. Đây là một chức năng rất hữu ích, bởi công việc thu thập dữ liệu và vẽ kết quả mô phỏng là công việc tốn nhiều thời gian, công sức và dễ gây ra nhầm lẫn.



Hình PL.10. Giao diện khối điều khiển tương tác với khối chức năng mô phỏng mã

3. *Đánh giá hệ thống mô phỏng và thiết kế mã P-LDPC*

Nhằm xác minh tính hữu ích của hệ thống mô phỏng và thiết kế mã đề xuất, nội dung này trình bày một tình huống điển hình được áp dụng trong quá trình nghiên cứu. Các số liệu tính toán mang tính định tính sẽ minh họa cho hiệu quả thiết thực mà hệ thống mang lại.

Tình huống được xem xét là sử dụng một tài nguyên cụ thể cho bài toán thiết kế mã P-LDPC như mô tả trong Phần 3.2.1 cho 2 trường hợp: Có sử dụng và không sử dụng hệ thống mô phỏng và thiết kế mã.

Ở giai đoạn 1, tiến trình tìm kiếm ma trận mã được thực hiện với các tham số như sau:

- Thời gian xử lý trung bình cho một ma trận là $t_B = 0,18$ giây và giả sử là bằng nhau ở tất cả các máy trạm
- Tổng số biến $e_{Total} = 12$, như vậy tổng số ma trận cần xem xét là $B_E = 4^{12}$

Ở giai đoạn 2, tiến trình mô phỏng lọc ra ma trận tốt nhất trong danh sách các ứng viên được thực hiện với các tham số:

- Số ma trận xem xét mô phỏng $B_S = 100$
- Số khung xem xét của mỗi ma trận $F_S = 10^6$
- Thời gian xử lý một khung trung bình $t_F = 0,3$ s

Mô tả chi tiết về tài nguyên được sử dụng trong tình huống này được trình bày trong Bảng PL.1 dưới đây.

Bảng PL.1. Mô tả tài nguyên máy trạm

Tên máy trạm	Ngưỡng sử dụng tài nguyên	Số tiến trình
PC_1	$CPU_{1,max} = 90\%, RAM_{1,max} = 80\%$	$T_1 = 8$
PC_2	$CPU_{2,max} = 75\%, RAM_{2,max} = 80\%$	$T_2 = 12$
PC_3	$CPU_{3,max} = 80\%, RAM_{3,max} = 80\%$	$T_3 = 14$

3.1. Không sử dụng hệ thống

Đặt t_{search} và t_{filter} lần lượt là thời gian thực hiện giai đoạn 1 và giai đoạn 2 trong quá trình thiết kế mã được mô tả ở trên. Trong trường hợp đơn tiến trình trên một máy trạm, áp dụng biểu thức (5.1) và (5.2), chúng ta có:

$$t_{search} = \frac{B_E \times t_B}{n_{PC,S}} = \frac{4^{12} \times 0,18 \text{ giây}}{1} = 3019898,88 \text{ (838,8608 giờ)}$$

$$t_{filter} = \frac{B_S \times F_S \times t_F}{n_{PC,F}} = \frac{100 \times 10^6 \times 0,3}{3} = 10^7 \text{ (2777,77 giờ)}$$

Lưu ý rằng, số lượng máy trạm có thể dùng cho giai đoạn tìm kiếm chỉ là $n_{PC,S} = 1$, do đây là một tiến trình nguyên khối với một đầu vào duy nhất là tập ma trận cơ sở ban đầu. Đối với giai đoạn lọc, do B_S là tập các ma trận ứng viên rời rạc nên hoàn toàn có thể chia nhỏ đầu vào để thực hiện trên tất cả máy trạm, cụ thể ở đây là $n_{PC,S} = 3$.

3.2. Có sử dụng hệ thống

Trong trường hợp có sử dụng hệ thống mô phỏng và thiết kế mã, hai kịch bản lựa chọn khác nhau sẽ được xem xét cho giai đoạn tìm kiếm trong thiết kế mã P-LDPC. Sự khác biệt là ở việc lựa chọn số biến được thiết lập trước e_{Fix} như thế nào để phù hợp, tối ưu với tài nguyên hiện có. Trong đó, một ràng buộc cần tuân thủ là kết quả cuối cùng của khối chức năng chỉ có được khi tất cả các tiến trình phân tán, đa nhiệm đều đã hoàn thành. Với Bảng

PL.1 mô tả về tài nguyên máy trạm có thể sử dụng của hệ thống, thì tại một thời điểm số lượng tiến trình có thể thực hiện đồng thời:

$$\sum_{n=1}^N PC_N \times T_N = 1 \times 8 + 1 \times 12 + 1 \times 14 = 34$$

Kịch bản 1: Số biến thiết lập trước $e_{Fix1} = 2$ và miền giá trị của biến $e_{Fix1, max} < 4$. Như vậy miền tìm kiếm sẽ được chia thành $4^2 = 16$, tương ứng tổng số biến tối ưu cho từng miền là $e_{Total, Opt1} = 10$ và $B_{E, Opt1} = 4^{10}$ cho mỗi tiến trình.

Đặt $t_{S, Opt1}$ và $t_{F, Opt1}$ lần lượt là thời gian thực hiện giai đoạn 1 và giai đoạn 2 của quá trình thiết kế mã có sử dụng hệ thống. Do số miền tìm kiếm là $4^2 = 16$, nhỏ hơn số lượng tiến trình khả dụng tại một thời điểm của tài nguyên là 34 như tính toán ở trên. Như vậy là thời gian thực hiện giai đoạn 1 tìm kiếm mã sẽ giảm đi $4^2 = 16$ lần.

$$t_{S, Opt1} = \frac{t_{Search}}{16} = 188743,68 \text{ (52,4288 giờ)}$$

Kịch bản 2: Số biến thiết lập trước $e_{Fix} = 3$ và miền giá trị của biến $e_{Fix, max} < 4$. Như vậy miền tìm kiếm sẽ được chia thành $4^3 = 64$ và tổng số biến tối ưu cho từng miền là $e_{Re} = 9$, tương ứng với $B_E = 4^9$ cho mỗi tiến trình.

Đặt $t_{S, Opt2}$ và $t_{F, Opt2}$ lần lượt là thời gian thực hiện giai đoạn 1 và giai đoạn 2 của quá trình thiết kế mã có sử dụng hệ thống. Do số miền tìm kiếm là $4^3 = 64$, lớn hơn số lượng tiến trình khả dụng tại một thời điểm của tài nguyên là 34 như tính toán ở trên. Nghĩa là chúng ta sẽ cần 02 lần sử dụng tài nguyên để có thể hoàn thành hết 64 miền tìm kiếm. Như vậy thời gian thực hiện giai đoạn 1 tìm kiếm mã là:

$$t_{S, Opt2} = \frac{t_{Search} \times 2}{64} = 94371,84 \text{ (26,2144 giờ)}$$

Cả Kịch bản 1 và Kịch bản 2 đều cho thời gian thực hiện giai đoạn 2, lọc các ma trận ứng viên để tìm ma trận cơ sở tốt nhất là giống nhau. Bởi như đã giải thích trong phần trước, đây là các ứng viên rời rạc có thể thực hiện mô phỏng độc lập. Cụ thể, chúng ta sẽ cần 03 lần sử dụng tài nguyên để có thể hoàn thành việc mô phỏng hết $B_S = 100$ ma trận ứng viên. Thời gian thực hiện giai đoạn 02 của cả hai kịch bản là:

$$t_{F, opt1} = t_{F, opt2} = \frac{t_{Filter} \times 3}{34} = 882352,94 \text{ (245,09 giờ)}$$

Kết quả tổng hợp của tình huống điển hình này được trình bày trong Bảng PL.2 dưới đây.

Bảng PL.2. So sánh thời gian thực hiện thiết kế mã P-LDPC

Công việc	Không sử dụng hệ thống (giờ)	Có sử dụng hệ thống Kịch bản 1 (giờ)	Có sử dụng hệ thống Kịch bản 2 (giờ)
(1) Tìm kiếm mã	838,86	52,428	26,21
(2) Lọc ứng viên	2777,77	245,09	245,09
Tổng	3616,63	299,51	271,3

Quan sát vào Bảng PL.2, với một tài nguyên nhất định (cụ thể 3 máy trạm) các nhà nghiên cứu trước đây cần phải rất khó khăn để có thể thực hiện việc thiết kế mã P-LDPC. Tổng thời gian để thực thi hết toàn bộ quá trình này lên đến khoảng 3616,63 giờ, hay khoảng 150 ngày. Điều này dẫn đến trong một số tình huống, các ý tưởng nghiên cứu bị bỏ dở hoặc các kết quả có thể chưa phải là kết quả tốt nhất mà chỉ là các kết quả đạt được theo mong muốn và cân đối với ngân sách về thời gian. Ngược lại, khi sử dụng hệ thống, dù với kịch bản nào thì tổng thời gian thực thi của toàn bộ quá trình chỉ từ 271,3 tới 299,51 giờ, hay khoảng 11 – 12 ngày. Điều này cho phép các nhà nghiên cứu có thể có kết quả nhanh hơn để kiểm chứng các suy luận lý thuyết cũng như thực hiện thử nghiệm nhiều ý tưởng, cấu hình khác nhau.

Có thể thấy, hệ thống mô phỏng và thiết kế mã đã đem lại những hiệu quả đáng kể về thời gian như trình bày ở trên. Bên cạnh đó, các quá trình tiêu tốn nhiều thời gian, công sức, dễ gây nhầm lẫn và khó định lượng một cách chính xác như thu thập dữ liệu, tổng hợp, trích xuất báo cáo cũng được hỗ trợ.

4. Kết luận

Nội dung Phụ lục 1 trình bày về hệ thống mô phỏng và thiết kế mã P-LPDC cho hệ thống LS-MIMO được xây dựng trong thực tế quá trình nghiên cứu của luận án. Ý tưởng chính trong thiết kế của hệ thống là áp dụng kỹ thuật lập trình phân tán mã lệnh của các chức năng tiêu tốn nhiều tài nguyên, thời gian xử lý. Từ đó, các công việc trước đây đòi hỏi cần phải có phòng lab đủ mạnh, đủ lớn về số lượng mới có thể thực hiện được thì nay có thể thực hiện được với các máy trạm kết hợp với hệ thống được xây dựng mới này.

Trong thiết kế tổng thể của hệ thống, khối điều khiển và các khối chức năng là độc lập với nhau cả về công nghệ lẫn chức năng nhiệm vụ. Cụ thể, khối điều khiển được xây dựng trên ngôn ngữ lập trình C#, các khối chức năng như tìm kiếm, mô phỏng được phát triển bằng C/C++ để tận dụng tối đa ưu điểm trong xử lý và làm việc với phần cứng của ngôn ngữ này. Điều này cũng cho phép khi có các hướng nghiên cứu, chức năng mới thì việc tích hợp vào hệ thống chỉ đơn giản là khai báo các tham số cho phép chương trình này hoạt động ở các phân vùng và máy trạm khác nhau.

Cuối cùng, một tình huống điển hình trong thiết kế mã P-LDPC ở tỉ lệ $R = 1/2$ và cấu hình LS-MIMO 10×10 được thực hiện với các kịch bản khác nhau. Kết quả đã minh chứng cho ưu điểm vượt trội về thời gian thực hiện của hệ thống mô phỏng và thiết kế mã P-LDPC cho hệ thống LS-MIMO được đề xuất.

TÀI LIỆU THAM KHẢO

- [1] G. Davis, “2020: Life with 50 billion connected devices,” pp. 1–1, Mar. 2018, doi: 10.1109/ICCE.2018.8326056.
- [2] “Mobile network traffic update – Mobility Report - Ericsson.” <https://www.ericsson.com/en/mobility-report/dataforecasts/mobile-traffic-update> (accessed Oct. 12, 2021).
- [3] R. Ford, M. Zhang, M. Mezzavilla, S. Dutta, S. Rangan, and M. Zorzi, “Achieving Ultra-Low Latency in 5G Millimeter Wave Cellular Networks,” *IEEE Communications Magazine*, vol. 55, no. 3, pp. 196–203, Mar. 2017, doi: 10.1109/MCOM.2017.1600407CM.
- [4] T. L. Marzetta, “Noncooperative cellular wireless with unlimited numbers of base station antennas,” *IEEE Transactions on Wireless Communications*, vol. 9, no. 11, pp. 3590–3600, Nov. 2010, doi: 10.1109/TWC.2010.092810.091092.
- [5] E. G. Larsson, O. Edfors, F. Tufvesson, and T. L. Marzetta, “Massive MIMO for next generation wireless systems,” *IEEE Communications Magazine*, vol. 52, no. 2, pp. 186–195, 2014, doi: 10.1109/MCOM.2014.6736761.
- [6] J. Hoydis, S. ten Brink, and M. Debbah, “Massive MIMO in the UL/DL of cellular networks: How many antennas do we need?,” *IEEE Journal on Selected Areas in Communications*, vol. 31, no. 2, pp. 160–171, 2013, doi: 10.1109/JSAC.2013.130205.
- [7] J. Zuo, J. Zhang, C. Yuen, W. Jiang, and W. Luo, “Multicell Multiuser Massive MIMO Transmission with Downlink Training and Pilot Contamination Precoding,” *IEEE Transactions on Vehicular Technology*, vol. 65, no. 8, pp. 6301–6314, Aug. 2016, doi: 10.1109/TVT.2015.2475284.
- [8] S. Yu and J. W. Lee, “Channel Sounding for Multi-User Massive MIMO in Distributed Antenna System Environment,” *Electronics*, vol. 8, no. 1, p. 36, Jan. 2019, doi: 10.3390/electronics8010036.
- [9] A. Pitarokoilis, S. K. Mohammed, and E. G. Larsson, “On the optimality of single-carrier transmission in large-scale antenna systems,” *IEEE Wireless Communications Letters*, vol. 1, no. 4, pp. 276–279, 2012, doi: 10.1109/WCL.2012.041612.120046.
- [10] X. Ge, R. Zi, H. Wang, J. Zhang, and M. Jo, “Multi-User Massive MIMO Communication Systems Based on Irregular Antenna Arrays,” *IEEE Transactions on Wireless Communications*, vol. 15, no. 8, pp. 5287–5301, Aug. 2016, doi: 10.1109/TWC.2016.2555911.

- [11] D. Ciuonzo, P. S. Rossi, and S. Dey, “Massive MIMO channel-aware decision fusion,” *IEEE Transactions on Signal Processing*, vol. 63, no. 3, pp. 604–619, Feb. 2015, doi: 10.1109/TSP.2014.2376886.
- [12] A. Shirazinia, S. Dey, D. Ciuonzo, and P. S. Rossi, “Massive MIMO for Decentralized Estimation of a Correlated Source,” *IEEE Transactions on Signal Processing*, vol. 64, no. 10, pp. 2499–2512, May 2016, doi: 10.1109/TSP.2016.2523459.
- [13] G. Ding, X. Gao, Z. Xue, Y. Wu, and Q. Shi, “Massive MIMO for distributed detection with transceiver impairments,” *IEEE Transactions on Vehicular Technology*, vol. 67, no. 1, pp. 604–617, Jan. 2018, doi: 10.1109/TVT.2017.2747772.
- [14] F. Jiang, J. Chen, A. L. Swindlehurst, and J. A. López-Salcedo, “Massive MIMO for wireless sensing with a coherent multiple access channel,” in *IEEE Transactions on Signal Processing*, Jun. 2015, vol. 63, no. 12, pp. 3005–3017. doi: 10.1109/TSP.2015.2417508.
- [15] E. Telatar, “Capacity of Multi-antenna Gaussian Channels,” *European Transactions on Telecommunications*, vol. 10, no. 6, pp. 585–595, Nov. 1999, doi: 10.1002/ett.4460100604.
- [16] E. Björnson, E. G. Larsson, and T. L. Marzetta, “Massive MIMO: Ten myths and one critical question,” *IEEE Communications Magazine*, vol. 54, no. 2, pp. 114–123, Feb. 2016, doi: 10.1109/MCOM.2016.7402270.
- [17] F. Rusek *et al.*, “Scaling up MIMO : Opportunities and challenges with very large arrays,” *IEEE Signal Processing Magazine*, vol. 30, no. 1, pp. 40–60, 2013, doi: 10.1109/MSP.2011.2178495.
- [18] L. Lu, G. Y. Li, A. L. Swindlehurst, A. Ashikhmin, and R. Zhang, “An overview of massive MIMO: Benefits and challenges,” *IEEE Journal on Selected Topics in Signal Processing*, vol. 8, no. 5. Institute of Electrical and Electronics Engineers Inc., pp. 742–758, Oct. 01, 2014. doi: 10.1109/JSTSP.2014.2317671.
- [19] W. Fukuda *et al.*, “Low-complexity detection based on belief propagation in a massive MIMO system,” 2013. doi: 10.1109/VTCSpring.2013.6692622.
- [20] L. Fan, S. Jin, C. K. Wen, and H. Zhang, “Uplink achievable rate for massive MIMO systems with low-resolution ADC,” *IEEE Communications Letters*, vol. 19, no. 12, pp. 2186–2189, Dec. 2015, doi: 10.1109/LCOMM.2015.2494600.
- [21] J. Zhang, L. Dai, X. Li, Y. Liu, and L. Hanzo, “On low-resolution ADCs in practical 5G millimeter-wave massive MIMO systems,” *IEEE Communications Magazine*, vol. 56, no. 7, pp. 205–211, Jul. 2018, doi: 10.1109/MCOM.2018.1600731.
- [22] T. v. Nguyen, H. D. Vu, D. N. Nguyen, and H. T. Nguyen, “Performance Analysis of Protograph LDPC Codes over Large-Scale MIMO Channels with Low-Resolution

- ADCs,” *IEEE Access*, vol. 7, pp. 145145–145160, 2019, doi: 10.1109/ACCESS.2019.2944567.
- [23] Q. Bai and J. A. Nossek, “Energy efficiency maximization for 5G multi-antenna receivers,” *Transactions on Emerging Telecommunications Technologies*, vol. 26, no. 1, pp. 3–14, Jan. 2015, doi: 10.1002/ett.2892.
- [24] H. Q. Ngo, E. G. Larsson, and T. L. Marzetta, “Energy and spectral efficiency of very large multiuser MIMO systems,” *IEEE Transactions on Communications*, vol. 61, no. 4, pp. 1436–1449, 2013, doi: 10.1109/TCOMM.2013.020413.110848.
- [25] R. G. Gallager, “Low-Density Parity-Check Codes,” *IRE Transactions on Information Theory*, vol. 8, no. 1, pp. 21–28, 1962, doi: 10.1109/TIT.1962.1057683.
- [26] T. J. Richardson and R. L. Urbanke, “The capacity of low-density parity-check codes under message-passing decoding,” *IEEE Transactions on Information Theory*, vol. 47, no. 2, pp. 599–618, 2001, doi: 10.1109/18.910577.
- [27] T. J. Richardson, M. A. Shokrollahi, and R. L. Urbanke, “Design of capacity-approaching irregular low-density parity-check codes,” *IEEE Transactions on Information Theory*, vol. 47, no. 2, pp. 619–637, 2001, doi: 10.1109/18.910578.
- [28] A. G. D. Uchoa, C. T. Healy, and R. C. de Lamare, “Iterative detection and decoding algorithms for MIMO systems in block-fading channels using LDPC codes,” *IEEE Transactions on Vehicular Technology*, vol. 65, no. 4, pp. 2735–2741, Apr. 2016, doi: 10.1109/TVT.2015.2432099.
- [29] S. ten Brink, G. Kramer, and A. Ashikhmin, “Design of low-density parity-check codes for modulation and detection,” *IEEE Transactions on Communications*, vol. 52, no. 4, pp. 670–678, Apr. 2004, doi: 10.1109/TCOMM.2004.826370.
- [30] B. Lu, G. Yue, and X. Wang, “Performance analysis and design optimization of LDPC-coded MIMO OFDM systems,” *IEEE Transactions on Signal Processing*, vol. 52, no. 2, pp. 348–361, Feb. 2004, doi: 10.1109/TSP.2003.820991.
- [31] J. Zheng and B. D. Rao, “LDPC-coded MIMO systems with unknown block fading channels: Soft MIMO detector design, channel estimation, and code optimization,” *IEEE Transactions on Signal Processing*, vol. 54, no. 4, pp. 1504–1518, Apr. 2006, doi: 10.1109/TSP.2006.870565.
- [32] A. Sanderovich, M. Peleg, and S. Shamai, “LDPC coded MIMO multiple access with iterative joint decoding,” *IEEE Transactions on Information Theory*, vol. 51, no. 4, pp. 1437–1450, Apr. 2005, doi: 10.1109/TIT.2005.844064.
- [33] Cisco, *Cisco Visual Networking Index: Forecast and Trends, 2017–2022*, ONLINE. 2018. [Online]. Available: <https://networking.report/whitepapers/cisco-visual-networking-index-forecast-and-trends-2017%e2%80%932022>

- [34] S. Zhang, Q. Wu, S. Xu, and G. Y. Li, “Fundamental Green Tradeoffs: Progresses, Challenges, and Impacts on 5G Networks,” *IEEE Communications Surveys and Tutorials*, vol. 19, no. 1. Institute of Electrical and Electronics Engineers Inc., pp. 33–56, Jan. 01, 2017. doi: 10.1109/COMST.2016.2594120.
- [35] F. Boccardi, R. Heath, A. Lozano, T. L. Marzetta, and P. Popovski, “Five disruptive technology directions for 5G,” *IEEE Communications Magazine*, vol. 52, no. 2, pp. 74–80, 2014, doi: 10.1109/MCOM.2014.6736746.
- [36] E. Björnson, J. Hoydis, and L. Sanguinetti, “Massive MIMO has Unlimited Capacity,” *IEEE Transactions on Wireless Communications*, vol. 17, no. 1, pp. 574–590, May 2017, doi: 10.1109/TWC.2017.2768423.
- [37] E. Björnson, E. G. Larsson, and M. Debbah, “Massive MIMO for Maximal Spectral Efficiency: How Many Users and Pilots Should Be Allocated?,” in *IEEE Transactions on Wireless Communications*, Feb. 2016, vol. 15, no. 2, pp. 1293–1308. doi: 10.1109/TWC.2015.2488634.
- [38] Ericsson, “Massive MIMO highlights,” *ONLINE*, 2018. <https://www.ericsson.com/en/news/2018/1/massive-mimo-highlights>
- [39] Emil Björnson, “Commercial 5G Networks,” *ONLINE*, 2019. <https://ma-mimo.ellintech.se/2019/03/05/commercial-5g-networks/> (accessed Jun. 16, 2021).
- [40] Daryl Schoolar, “Massive MIMO Comes of Age | Networks Insights | Samsung Business Global,” *ONLINE*, 2017. <https://www.samsung.com/global/business/networks/insights/white-papers/massive-mimo-comes-of-age/> (accessed Jun. 16, 2021).
- [41] C. E. Shannon, “A mathematical theory of communication,” *The Bell System Technical Journal*, vol. 27, no. 3, pp. 379–423, 1948, doi: 10.1002/j.1538-7305.1948.tb01338.x.
- [42] D. Hummels, “Performance improvement of all-digital wide-bandwidth receivers by linearization of ADCs and DACs,” *Measurement: Journal of the International Measurement Confederation*, vol. 31, no. 1, pp. 35–45, Jan. 2002, doi: 10.1016/S0263-2241(01)00012-4.
- [43] P. M. Aziz, H. v. Sorensen, and J. van der Spiegel, “An overview of sigma-delta converters: How a 1-bit ADC achieves more than 16-bit resolution,” *IEEE Signal Processing Magazine*, vol. 13, no. 1, pp. 61–84, 1996, doi: 10.1109/79.482138.
- [44] C. Berrou and A. Glavieux, “Near optimum error correcting coding and decoding: Turbo-codes,” *IEEE Transactions on Communications*, vol. 44, no. 9, pp. 1261–1271, 1996, doi: 10.1109/26.539767.

- [45] D. J. C. MacKay and R. M. Neal, “Near Shannon limit performance of low density parity check codes,” *Electronics Letters*, vol. 32, no. 18, p. 1645, 1996, doi: 10.1049/el:19961141.
- [46] W. E. Ryan and S. Lin, *Channel codes: Classical and modern*, vol. 9780521848688. Cambridge University Press, 2009. doi: 10.1017/CBO9780511803253.
- [47] T. Richardson and R. Urbanke, *Modern Coding Theory*. USA: Cambridge University Press, 2008.
- [48] Z. Li, L. Chen, L. Zeng, S. Lin, and W. H. Fong, “Efficient encoding of quasi-cyclic low-density parity-check codes,” *IEEE Transactions on Communications*, vol. 54, no. 1, pp. 71–81, Jan. 2006, doi: 10.1109/TCOMM.2005.861667.
- [49] X. Y. Hu, E. Eleftheriou, and D. M. Arnold, “Regular and irregular progressive edge-growth tanner graphs,” *IEEE Transactions on Information Theory*, vol. 51, no. 1, pp. 386–398, Jan. 2005, doi: 10.1109/TIT.2004.839541.
- [50] T. van Nguyen and A. Nosratinia, “Rate-compatible short-length protograph LDPC codes,” *IEEE Communications Letters*, vol. 17, no. 5, pp. 948–951, 2013, doi: 10.1109/LCOMM.2013.031313.122046.
- [51] T. J. Richardson, “Error floors of LDPC codes,” 2003.
- [52] D. Divsalar, S. Dolinar, C. R. Jones, and K. Andrews, “Capacity-approaching protograph codes,” *IEEE Journal on Selected Areas in Communications*, vol. 27, no. 6, pp. 876–888, Aug. 2009, doi: 10.1109/JSAC.2009.090806.
- [53] W. E. Ryan and S. Lin, *Channel codes: Classical and modern*, vol. 9780521848688. Cambridge University Press, 2009. doi: 10.1017/CBO9780511803253.
- [54] G. Liva and M. Chiani, “Protograph LDPC codes design based on EXIT analysis,” in *GLOBECOM - IEEE Global Telecommunications Conference*, 2007, pp. 3250–3254. doi: 10.1109/GLOCOM.2007.616.
- [55] T. van Nguyen, A. Nosratinia, and D. Divsalar, “The design of rate-compatible protograph LDPC codes,” *IEEE Transactions on Communications*, vol. 60, no. 10, pp. 2841–2850, 2012, doi: 10.1109/TCOMM.2012.081012.110010.
- [56] T. Koike-Akino *et al.*, “Iteration-Aware LDPC Code Design for Low-Power Optical Communications,” *Journal of Lightwave Technology*, vol. 34, no. 2, pp. 573–581, Jan. 2016, doi: 10.1109/JLT.2015.2477881.
- [57] T. Richardson and S. Kudekar, “Design of Low-Density Parity Check Codes for 5G New Radio,” *IEEE Communications Magazine*, vol. 56, no. 3, pp. 28–34, Mar. 2018, doi: 10.1109/MCOM.2018.1700839.
- [58] L. Buccheri, S. Mandelli, S. Saur, L. Reggiani, and M. Magarini, “Hybrid retransmission scheme for QoS-defined 5G ultra-reliable low-latency

- communications,” *IEEE Wireless Communications and Networking Conference, WCNC*, vol. 2018-April, pp. 1–6, Jun. 2018, doi: 10.1109/WCNC.2018.8377097.
- [59] S. ten Brink, “Convergence behavior of iteratively decoded parallel concatenated codes,” *IEEE Transactions on Communications*, vol. 49, no. 10, pp. 1727–1737, Oct. 2001, doi: 10.1109/26.957394.
- [60] S. Abu-Surra, D. Divsalar, and W. E. Ryan, “On the existence of typical minimum distance for protograph-based LDPC Codes,” in *2010 Information Theory and Applications Workshop, ITA 2010 - Conference Proceedings*, 2010, pp. 100–106. doi: 10.1109/ITA.2010.5454136.
- [61] T. van Nguyen and H. T. Nguyen, “The design of optimized fast decoding protograph LDPC codes,” in *International Conference on Advanced Technologies for Communications*, Dec. 2016, pp. 282–286. doi: 10.1109/ATC.2016.7764790.
- [62] H. D. Vu, T. v. Nguyen, D. N. Nguyen, and H. T. Nguyen, “On Design of Protograph LDPC Codes for Large-Scale MIMO Systems,” *IEEE Access*, vol. 8, pp. 46017–46029, 2020, doi: 10.1109/ACCESS.2020.2979156.
- [63] K. N. R. S. V. Prasad, E. Hossain, and V. K. Bhargava, “Energy Efficiency in Massive MIMO-Based 5G Networks: Opportunities and Challenges,” *IEEE Wireless Communications*, vol. 24, no. 3, pp. 86–94, Jan. 2017, doi: 10.1109/MWC.2016.1500374WC.
- [64] A. Zappone, E. Björnson, L. Sanguinetti, and E. Jorswieck, “Globally Optimal Energy-Efficient Power Control and Receiver Design in Wireless Networks,” *IEEE Transactions on Signal Processing*, vol. 65, no. 11, pp. 2844–2859, Jun. 2017, doi: 10.1109/TSP.2017.2673813.
- [65] R. Mahapatra, Y. Nijsure, G. Kaddoum, N. Ul Hassan, and C. Yuen, “Energy efficiency tradeoff mechanism towards wireless green communication: A survey,” *IEEE Communications Surveys and Tutorials*, vol. 18, no. 1. Institute of Electrical and Electronics Engineers Inc., pp. 686–705, Jan. 01, 2016. doi: 10.1109/COMST.2015.2490540.
- [66] E. Björnson, M. Matthaiou, and M. Debbah, “Massive MIMO with non-ideal arbitrary arrays: Hardware scaling laws and circuit-aware design,” *IEEE Transactions on Wireless Communications*, vol. 14, no. 8, pp. 4353–4368, Aug. 2015, doi: 10.1109/TWC.2015.2420095.
- [67] Y. Li, B. Bakaloglu, and C. Chakrabarti, “A system level energy model and energy-quality evaluation for integrated transceiver front-ends,” *IEEE Transactions on Very Large Scale Integration (VLSI) Systems*, vol. 15, no. 1, pp. 90–102, Jan. 2007, doi: 10.1109/TVLSI.2007.891095.

- [68] M. Sarajlic, L. Liu, and O. Edfors, “When Are Low Resolution ADCs Energy Efficient in Massive MIMO?,” *IEEE Access*, vol. 5, pp. 14837–14853, Jul. 2017, doi: 10.1109/ACCESS.2017.2731420.
- [69] D. Feng, C. Jiang, G. Lim, L. J. Cimini, G. Feng, and G. Y. Li, “A survey of energy-efficient wireless communications,” *IEEE Communications Surveys and Tutorials*, vol. 15, no. 1, pp. 167–178, 2013, doi: 10.1109/SURV.2012.020212.00049.
- [70] C. Zhang, Y. Jing, Y. Huang, and X. You, “Massive MIMO with Ternary ADCs,” *IEEE Signal Processing Letters*, vol. 27, pp. 271–275, 2020, doi: 10.1109/LSP.2020.2967997.
- [71] T. Liu, J. Tong, Q. Guo, J. Xi, Y. Yu, and Z. Xiao, “Energy efficiency of massive MIMO systems with low-resolution ADCs and successive interference cancellation,” *IEEE Transactions on Wireless Communications*, vol. 18, no. 8, pp. 3987–4002, Aug. 2019, doi: 10.1109/TWC.2019.2920129.
- [72] J. Dai, J. Liu, J. Wang, J. Zhao, C. Cheng, and J. Y. Wang, “Achievable Rates for Full-Duplex Massive MIMO Systems with Low-Resolution ADCs/DACs,” *IEEE Access*, vol. 7, pp. 24343–24353, 2019, doi: 10.1109/ACCESS.2019.2900273.
- [73] S. Gao, P. Dong, Z. Pan, and G. Y. Li, “Deep Learning based Channel Estimation for Massive MIMO with Mixed-Resolution ADCs,” *IEEE Communications Letters*, vol. 23, no. 11, pp. 1989–1993, Aug. 2019, Accessed: Apr. 13, 2021. [Online]. Available: <http://arxiv.org/abs/1908.06245>
- [74] L. v. Nguyen, D. T. Ngo, N. H. Tran, A. L. Swindlehurst, and D. H. N. Nguyen, “Supervised and Semi-Supervised Learning for MIMO Blind Detection with Low-Resolution ADCs,” *IEEE Transactions on Wireless Communications*, vol. 19, no. 4, pp. 2427–2442, Jun. 2019, Accessed: Apr. 13, 2021. [Online]. Available: <http://arxiv.org/abs/1906.04090>
- [75] L. Xu, X. Lu, S. Jin, F. Gao, and Y. Zhu, “On the Uplink Achievable Rate of Massive MIMO System With Low-Resolution ADC and RF Impairments,” *IEEE Communications Letters*, vol. 23, no. 3, pp. 502–505, Jan. 2019, doi: 10.1109/LCOMM.2019.2895823.
- [76] Y. Cho and S. N. Hong, “One-Bit Successive-Cancellation Soft-Output (OSS) Detector for Uplink MU-MIMO Systems With One-Bit ADCs,” *IEEE Access*, vol. 7, pp. 27172–27182, 2019, doi: 10.1109/ACCESS.2019.2901942.
- [77] F. Mousavi and A. Tadaion, “A Simple Two-stage detector for Massive MIMO Systems with one-bit ADCs,” in *ICEE 2019 - 27th Iranian Conference on Electrical Engineering*, Apr. 2019, pp. 1674–1678. doi: 10.1109/IranianCEE.2019.8786629.

- [78] J. Zhang, L. Dai, S. Sun, and Z. Wang, “On the Spectral Efficiency of Massive MIMO Systems with Low-Resolution ADCs,” *IEEE Communications Letters*, vol. 20, no. 5, pp. 842–845, May 2016, doi: 10.1109/LCOMM.2016.2535132.
- [79] W. Liu, S. Han, and C. Yang, “Energy Efficiency Scaling Law of Massive MIMO Systems,” *IEEE Transactions on Communications*, vol. 65, no. 1, pp. 107–121, Jan. 2017, doi: 10.1109/TCOMM.2016.2613535.
- [80] E. Björnson, M. Matthaiou, and M. Debbah, “Massive MIMO with non-ideal arbitrary arrays: Hardware scaling laws and circuit-aware design,” *IEEE Transactions on Wireless Communications*, vol. 14, no. 8, pp. 4353–4368, Aug. 2015, doi: 10.1109/TWC.2015.2420095.
- [81] D. Verenzuela, E. Bjornson, and M. Matthaiou, “Hardware design and optimal ADC resolution for uplink massive MIMO systems,” in *Proceedings of the IEEE Sensor Array and Multichannel Signal Processing Workshop*, Sep. 2016, vol. 2016-September. doi: 10.1109/SAM.2016.7569654.
- [82] J. Zhang, L. Dai, Z. He, S. Jin, and X. Li, “Performance analysis of mixed-ADC massive MIMO systems over rician fading channels,” *IEEE Journal on Selected Areas in Communications*, vol. 35, no. 6, pp. 1327–1338, Jun. 2017, doi: 10.1109/JSAC.2017.2687278.
- [83] K. Zhang, X. Huang, and Z. Wang, “A high-throughput LDPC decoder architecture with rate compatibility,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 4, pp. 839–847, 2011, doi: 10.1109/TCSI.2010.2089551.
- [84] X. Peng, Z. Chen, X. Zhao, D. Zhou, and S. Goto, “A 115mW 1Gbps QC-LDPC decoder ASIC for WiMAX in 65nm CMOS,” *2011 Proceedings of Technical Papers: IEEE Asian Solid-State Circuits Conference 2011, A-SSCC 2011*, pp. 317–320, 2011, doi: 10.1109/ASSCC.2011.6123576.
- [85] C. Roth, A. Cevrero, C. Studer, Y. Leblebici, and A. Burg, “Area, throughput, and energy-efficiency trade-offs in the VLSI implementation of LDPC decoders,” in *Proceedings - IEEE International Symposium on Circuits and Systems*, 2011, pp. 1772–1775. doi: 10.1109/ISCAS.2011.5937927.
- [86] I. S. Comsa, A. De-Domenico, and D. Ktenas, “QoS-Driven Scheduling in 5G Radio Access Networks - A Reinforcement Learning Approach,” *2017 IEEE Global Communications Conference, GLOBECOM 2017 - Proceedings*, vol. 2018-January, pp. 1–7, Jul. 2017, doi: 10.1109/GLOCOM.2017.8254926.
- [87] E. Björnson, J. Hoydis, and L. Sanguinetti, “Massive MIMO networks: Spectral, energy, and hardware efficiency,” *Foundations and Trends in Signal Processing*, vol. 11, no. 3–4. Now Publishers Inc, pp. 154–655, 2017. doi: 10.1561/20000000093.

- [88] S. Wang, Y. Li, and J. Wang, "Multiuser Detection in Massive Spatial Modulation MIMO With Low-Resolution ADCs," *IEEE Transactions on Wireless Communications*, vol. 14, no. 4, pp. 2156–2168, Apr. 2015, doi: 10.1109/TWC.2014.2382098.
- [89] N. Liang and W. Zhang, "Mixed-ADC Massive MIMO," *IEEE Journal on Selected Areas in Communications*, vol. 34, no. 4, pp. 983–997, Apr. 2016, doi: 10.1109/JSAC.2016.2544604.
- [90] C. Mollen, J. Choi, E. G. Larsson, and R. W. Heath, "Uplink Performance of Wideband Massive MIMO with One-Bit ADCs," *IEEE Transactions on Wireless Communications*, vol. 16, no. 1, pp. 87–100, Jan. 2017, doi: 10.1109/TWC.2016.2619343.
- [91] J. Max, "Quantizing for Minimum Distortion," *IRE Transactions on Information Theory*, vol. 6, no. 1, pp. 7–12, 1960, doi: 10.1109/TIT.1960.1057548.
- [92] A. K. Fletcher, S. Rangan, V. K. Goyal, and K. Ramchandran, "Robust predictive quantization: Analysis and design via convex optimization," *IEEE Journal on Selected Topics in Signal Processing*, vol. 1, no. 4, pp. 618–632, Dec. 2007, doi: 10.1109/JSTSP.2007.910622.
- [93] "On the Optimization of ADC Resolution in Multi-antenna Systems | VDE Conference Publication | IEEE Xplore." <https://ieeexplore.ieee.org/document/6629770> (accessed Jun. 16, 2021).
- [94] O. Orhan, E. Erkip, and S. Rangan, "Low power analog-to-digital conversion in millimeter wave systems: Impact of resolution and bandwidth on performance," in *2015 Information Theory and Applications Workshop, ITA 2015 - Conference Proceedings*, Oct. 2015, pp. 191–198. doi: 10.1109/ITA.2015.7308988.
- [95] J. Zhang, L. Dai, X. Li, Y. Liu, and L. Hanzo, "On low-resolution ADCs in practical 5G millimeter-wave massive MIMO systems," *IEEE Communications Magazine*, vol. 56, no. 7, pp. 205–211, Jul. 2018, doi: 10.1109/MCOM.2018.1600731.
- [96] J. Singh, O. Dabeer, and U. Madhow, "On the limits of communication with low-precision analog-to-digital conversion at the receiver," *IEEE Transactions on Communications*, vol. 57, no. 12, pp. 3629–3639, Dec. 2009, doi: 10.1109/TCOMM.2009.12.080559.
- [97] A. Gersho and R. M. Gray, "Vector Quantization and Signal Compression," *Vector Quantization and Signal Compression*, 1992, doi: 10.1007/978-1-4615-3626-0.
- [98] D. Hui and D. L. Neuhoff, "Asymptotic analysis of optimal fixed-rate uniform scalar quantization," *IEEE Transactions on Information Theory*, vol. 47, no. 3, pp. 957–977, 2001, doi: 10.1109/18.915652.

- [99] H. D. Vu, T. V. Nguyen, T. B. T. Do, and H. T. Nguyen, “Belief Propagation Detection for Large-Scale MIMO Systems with Low-Resolution ADCs,” in *International Conference on Advanced Technologies for Communications*, Oct. 2019, vol. 2019-October, pp. 68–73. doi: 10.1109/ATC.2019.8924512.